

Interner Bericht
DESY F35-91-02
April 1991

Untersuchungen von Strahlenschäden an Feldeffekttransistoren und an CMOS-Speicherbausteinen

von

C. Coldewey

Eigentum der	DESY	Bibliothek
Property of		Library
Zugriff		
Accession	18. JUNI 1991	
Leihfrist		
Loan period:		days



Untersuchungen von Strahlenschäden an Feldeffekttransistoren und an CMOS-Speicherbausteinen

Experimentelle physikalische Diplomarbeit
am Fachbereich Physik
der Universität Hamburg

angefertigt am
Deutschen Elektronen-Synchrotron (DESY)
Hamburg

vorgelegt von
Carsten Coldewey

April 1991

Kurzfassung

Im analogen Teil der Ausleseelektronik des ZEUS-Präzisionskalorimeters werden zwei in CMOS gefertigte integrierte Speicherbausteine, Pipeline und Buffer/Multiplexer genannt, zur Zwischenspeicherung der vom Kalorimeter gelieferten Signale verwendet. Die Speicherbausteine bestehen im wesentlichen aus einer Anordnung von Speicherzellen, die jeweils aus einem Speicherkondensator und einem Selektionsschalter bestehen, die seriell mit einer Taktzeit von 96 ns beschrieben und ausgelesen werden. Es werden Messungen zur Strahlenempfindlichkeit der von den zwei Firmen IMEC und ELMOS gefertigten Buffer/Multiplexer bezüglich γ -Strahlung bis zu Strahlungsdosen von 3 kGy vorgestellt. Zusätzlich werden Untersuchungen an MOS-Transistoren, die die Grundstrukturen von integrierten CMOS-Schaltungen bilden, diskutiert. Aus diesen Messungen werden Rückschlüsse zur Analyse der bei den Buffer/Multiplexern beobachteten Schädigungen gezogen. Der für die Theorie der MOS-Transistoren wichtige Parameter *Schwellesspannung* sowie die *Schwellesspannungsverschiebung* als Resultat strahlungsverursachter Strukturveränderungen des Gateoxydes werden ausführlich dargestellt.

Abstract

In the analog read-out electronics of the ZEUS-Calorimeter two CMOS-integrated components are used for temporary storage of the signals from the calorimeter. These storage components are made of a number of storage cells. Each cell consist of one capacitor and one switch. The serial read-out of the storage chips is operated by a clock having a 96 ns period. Radiation damage by γ -rays is measured and compared for chips produced by IMEC and ELMOS with doses up to 3 kGy. Additional experiments with MOS-Transistors, which form the basis structures of integrated CMOS-circuits, are presented. Conclusions are drawn from the analysis of the damage observed in the MOS-Transistors for a better understanding of the radiation damage of the storage components. The threshold voltage is an important parameter in the theory of the MOS-Transistor. Damages in the threshold voltage resulting from structural changes in the gateoxide created by radiation are described in detail.

Inhaltsverzeichnis

1	Der ZEUS-Detektor am HERA-Speicherring	1
1.1	Der Speicherring HERA	1
1.1.1	Das Einschußsystem des HERA-Speicherringes	2
1.1.2	Energieverlust im Elektronenring durch Synchrotronstrahlung	2
1.1.3	Physik am HERA-Speicherring	3
1.2	Der ZEUS-Detektor	5
1.2.1	Die Spurdetektoren	7
1.2.2	Das ZEUS-Präzisionskalorimeter	8
1.3	Ausleseelektronik	13
1.3.1	Der dynamische Bereich der Ausleseelektronik	13
1.3.2	Rauschen	14
1.3.3	Informationsgewinnung aus den Photomultiplier-Signalen	14
1.3.4	Das Trigger-System	16
1.3.5	Speicherung im Pipeline-Chip	16
1.3.6	Zwischenspeicherung im Buffer/Multiplexer-Chip	18
1.3.7	Unterschiede zwischen den Pipeline- und Bufferkanälen	19
1.4	Die Strahlenbelastung der analogen Ausleseelektronik	20
2	Feldeffekttransistoren	21
2.1	Der MOS-Kondensator	22
2.2	Der MOS-Transistor	27
2.3	Die CMOS-Technologie	33
2.4	Der Feldtransistor	35
3	Strahlenschäden an MOS-Strukturen	37
3.1	Allgemeines	37
3.2	Elektron/Loch-Paar-Erzeugung	38
3.3	Löcher-Transport	39
3.4	Löcher-Einfang	39
3.5	Aufbau der Grenzflächenzustände	43
3.6	Auswirkungen von Strahlenschädigungen auf MOS-Kennlinien	43
3.7	Die mikroskopische Natur strahlungsverursachter Defekte	44
3.8	Leckströme	45
4	Untersuchungen an Teststrukturen	47
4.1	Teststrukturen	47
4.1.1	Die IMEC-Teststrukturen	48
4.1.2	Die ELMOS-Teststrukturen	48
4.2	Zielsetzung	49
4.3	Meßaufbau	50

4.4	Die Strahlenquelle	53
4.5	Fehlerbetrachtungen	54
4.5.1	Einfluß der Ausleseelektronik auf die Meßgenauigkeit	54
4.5.2	Der Einfluß thermischer Schwankungen auf die Meßgenauigkeit	55
4.5.3	Der durch den Fit der Regressionsgeraden verursachte Fehler	56
4.6	Verzeichnis der durchgeführten Messungen	57
4.7	Untersuchungen an den IMEC-Teststrukturen	58
4.7.1	Der Einfluß der Gatedimensionen auf die Schwellenspannungsabnahme	58
4.7.2	Die Abhängigkeit der Schwellenspannungsverschiebung von der bei der Bestrahlung anliegenden Gate-Spannung	60
4.7.3	Schwellenspannungsverschiebungen bei unterschiedlichen Dosisraten	60
4.7.4	Ausheilung der Schwellenspannungsschädigung	61
4.7.5	Die strahlungsverursachte Abnahme der Beweglichkeit und deren Ausheilung	63
4.7.6	Auswirkungen hoher Gate-Spannungsimpulse auf die Schwellenspannung und die Beweglichkeit	63
4.8	Untersuchungen an den ELMOS-Teststrukturen	66
4.8.1	Schwellenspannung	66
4.8.2	Ausheilung der Schwellenspannungsverschiebung	67
4.8.3	Reduktion der Beweglichkeit	67
4.9	Vergleich der IMEC- und ELMOS-Transistoren	68
4.9.1	Vergleich der Schwellenspannungsverschiebung	68
4.9.2	Schwellenspannungsverschiebungen bei Feldoxydtransistoren	70
4.9.3	Vergleich der Ströme im Sub-Threshold-Bereich	73
4.10	Analyse der Leckströme in den ELMOS-Teststrukturen	78
4.11	Zusammenfassung der Ergebnisse	81
5	Strahlenschäden am Buffer/Multiplexer-Chip	82
5.1	Messungen	86
5.1.1	Vorgehen	86
5.1.2	Übersicht der gemessenen Schädigungen	88
5.1.3	Bestrahlung der IMEC-Buffer/Multiplexer	88
5.1.4	Bestrahlung der ELMOS-Buffer/Multiplexer	94
5.2	Erklärung der bei ELMOS-Buffern im Auslesekreis auftretenden Leckströme	98
5.3	Schlußfolgerungen	99
6	Zusammenfassung	101
A	Formeln zur Physik der Halbleiter	103
A.1	Ladungsträgerdichten im Leitungs- und Valenzband	103
A.2	Die Depletion-Tiefe	105
	Literaturverzeichnis	107
	Danksagung	110

Abbildungsverzeichnis

1.1	Anordnung des HERA-Speicherringes	1
1.2	Lepton-Proton-Streuung mit HERA	3
1.3	Topologie der tief inelastischen Elektron-Proton-Streuung	4
1.4	Schnitt durch den ZEUS-Detektor längs der Strahlachse	6
1.5	Schnitt durch den ZEUS-Detektor quer zur Strahlachse	6
1.6	Das System der Spurdetektoren	7
1.7	Schema eines Sampling-Kalorimeters	8
1.8	Längs- und Querschnitt des ZEUS-Kalorimeters	11
1.9	Aufbau eines FCAL-Modules	11
1.10	Aufbau eines Kalorimeter-Turmes (schematisch)	12
1.11	Modellierung des Photomultipliersignales durch den Signalumformer	15
1.12	Schema eines analogen Speicherkanales	17
1.13	Schema der analogen Ausleseelektronik	19
2.1	Schnitt durch einen MOS-Transistor	21
2.2	Bänderdiagramm der fünf Zustände eines MOS-Kondensators	23
2.3	I_d - U_d -Kennlinien	28
2.4	Schema eines MOS-Transistors	29
2.5	$I_d - U_{Gate}$ Kennlinien NMOS-Transistor mit $\frac{W}{L} = \frac{300}{100}$	31
2.6	$I_d - U_{Gate}$ Kennlinien NMOS-Kennlinien in Sättigung	31
2.7	$I_d - U_{Gate}$ Kennlinien PMOS-Kennlinien in Sättigung	32
2.8	CMOS-Inverter	33
2.9	Komplementäres Transistorpaar	34
2.10	PMOS- und NMOS-Transistoren in SOI-Technologie	35
2.11	Parasitärer Feldtransistor	36
3.1	Strahlungsverursachte Effekte im Gateoxyd	38
3.2	Strahlungsverursachte Ladungen im Gateoxyd	39
3.3	Bänderdiagramm der SiO_2/Si -Grenzschicht	40
3.4	Ladungszustände der Grenzflächenzustände bei NMOS-FETs	42
3.5	Ladungszustände der Grenzflächenzustände bei PMOS-FETs	42
3.6	Schwellenspannung als Funktion der Strahlungsdosis	44
3.7	Physikalische Natur der Grenzflächenzustände	45
3.8	Leckströme in CMOS-Schaltungen	46
4.1	Source-Strom-Messung	50
4.2	Strom-Spannungswandler (I)	51
4.3	Strom-Spannungswandler (II)	51
4.4	Blockschaltbild des Meßaufbaus	52
4.5	Drain/Source-Strom als Funktion der Gate-Spannung	55
4.6	Bestimmung der Schwellenspannung	55

4.7	Drei I_D - U_{gs} -Kennlinien bei verschiedenen Strahlendosen	58
4.8	Schwellenspannung als Funktion der Dosis für verschiedene PMOS-Transistoren	59
4.9	Schwellenspannung als Funktion der Dosis für verschiedene NMOS-Transistoren	59
4.10	U_{Th} als Funktion der Dosis für zwei Gate-Spannungen während der Bestrahlung	60
4.11	Ausheilung eines 30/3-PMOS-FETs nach unterschiedlichen Dosen	61
4.12	Ausheilung eines 30/10-NMOS-FETs nach einer Dosis von 140krad	62
4.13	Ausheilung zweier FETs bei unterschiedlichen Gate-Spannungen	62
4.14	Reduktion der Beweglichkeit während und nach der Bestrahlung	63
4.15	Durch hohe Gate-Spannungsimpulse verursachter Schwellenspannungsanstieg	64
4.16	Durch hohe Gate-Spannungsimpulse verursachte Abnahme der Beweglichkeit	64
4.17	Durch hohe Gate-Spannungsimpulse verursachte Zunahme als U_{Th} als Funktion der Dosis	65
4.18	Schwellenspannungsverschiebung eines PMOS-Transistors als Funktion der Dosis für unterschiedliche bei der Bestrahlung anliegende U_{gs}	66
4.19	Schwellenspannungsverschiebung eines NMOS-Transistors als Funktion der Dosis für unterschiedliche bei der Bestrahlung anliegende U_{gs}	67
4.20	Ausheilung der Schwellenspannungsabnahme eines NMOS-Transistors	68
4.21	Schwellenspannungsverschiebung eines ELMOS- und eines IMEC-NMOS-Transistors, die mit $U_{gs} = 0V$ bestrahlt wurden	69
4.22	Schwellenspannungsverschiebung eines ELMOS- und eines IMEC-NMOS-Transistors, die mit $U_{gs} = 5V$ bestrahlt wurden	69
4.23	U_{Th} als Funktion der Dosis für NMOS-Feldtransistoren von IMEC	70
4.24	U_{Th} als Funktion der Dosis für 3 PMOS-Feldtransistoren von IMEC	71
4.25	U_{Th} als Funktion der Dosis für einen PMOS-Feldoxydtransistor von IMEC	71
4.26	U_{Th} als Funktion der Dosis für einen PMOS-Feldoxydtransistor von ELMOS, der bei $U_{gs} = 0V$ bestrahlt wurde	72
4.27	U_{Th} als Funktion der Dosis für zwei NMOS-Feldtransistoren von ELMOS, die mit $U_{gs} = 0V$ und $U_{gs} = 5V$ bestrahlt wurden	72
4.28	ELMOS Sub-Threshold-Kennlinien für einen PMOS-FET bei $U_{gs} = -5V$	74
4.29	ELMOS Sub-Threshold-Kennlinien für einen PMOS-FET bei $U_{gs} = 0V$	75
4.30	ELMOS Sub-Threshold-Kennlinien für einen PMOS-FET bei $U_{gs} = +5V$	75
4.31	ELMOS Sub-Threshold-Kennlinien für einen NMOS-FET bei $U_{gs} = -5V$	76
4.32	ELMOS Sub-Threshold-Kennlinien für einen NMOS-FET bei $U_{gs} = 0V$	76
4.33	ELMOS Sub-Threshold-Kennlinien für einen NMOS-FET bei $U_{gs} = +5V$	77
4.34	IMEC Sub-Threshold-Kennlinien für einen NMOS-FET bei $U_{gs} = +5V$	77
4.35	Leckstrommessung einer CMOS-Struktur	78
4.36	Wannenstrom als Funktion der Wannenspannung mit U_{gs} als Parameter	79
4.37	Ausschnitt aus dem Layout der ELMOS-Strukturen	80
5.1	Kanal eines Buffer/Multiplexers	82
5.2	Transmission-Gate	84
5.3	Abweichung des Ausgangssignales von der Regressionsgeraden als Funktion der Eingangsspannung	86
5.4	Versorgungsstrom als Funktion der Strahlendosis	87
5.5	Pedestal-Änderungen bei verschiedenen Strahlendosen	90
5.6	Ausheilung der Strahlenschäden	90
5.7	Verstärkung bei verschiedenen Strahlungsdosen	91
5.8	Linearitätsfehler bei verschiedenen Strahlungsdosen	91
5.9	Ausgangsspannung als Funktion der Verzögerungszeit	92
5.10	Pedestal als Funktion der Verzögerungszeit nach unterschiedlichen Strahlungsdosen	92
5.11	Abhängigkeit der Verstärkung von der Verzögerungszeit für verschiedene Dosen	93

5.12	Schädigung des Pedestals bei ELMOS-Buffern	95
5.13	Verstärkung nach verschiedenen Strahlendosen	95
5.14	Ausheilung der Schädigung der Verstärkung	96
5.15	Ausgangssignal als Funktion der Read-Zeit für drei Strahlungsdosen bei einer Rate von 500 rad/h	97
5.16	Ausgangssignal als Funktion der Read-Zeit für drei Strahlungsdosen bei einer Rate von 4400 rad/h	97
5.17	Anordnung der Transmission-Gates im Buffer/Multiplexer	98
A.1	Potentialabfall über der Raumladungszone	105

Tabellenverzeichnis

1.1	Wichtige Daten des HERA-Speicherringes	2
2.1	Die fünf Zustände eines MOS-Transistors	22
2.2	Schwellenspannung für p- und n-Kanal Transistoren	26
4.1	IMEC-Testtransistoren	48
4.2	ELMOS-Testtransistoren	49
4.3	Einfluß des Fit-Bereiches auf U_{Th} und k	56
4.4	Gradient der Schwellenspannung bei $D = 10$ krad	66
5.1	Zeitkonstanten	93

Einleitung

Seit der Entdeckung der Atomkerne durch Ernest Rutherford zu Anfang dieses Jahrhunderts sind Streuexperimente hochenergetischer Teilchen die bedeutendste Methode zur Strukturuntersuchung der Materie im subatomaren Bereich geworden. Während Rutherford die aus radioaktiven Zerfällen stammenden Heliumkerne mit Energien von einigen MeV für seine Streuversuche an den Atomkernen einer Goldfolie verwendete, werden heutzutage die Grundbausteine der Materie in riesigen Beschleunigeranlagen zur Kollision gebracht und die dabei entstehenden Reaktionsprodukte in komplexen Detektoren analysiert. Tiefinelastische Elektron-Proton-Streuungen, die zur experimentellen Begründung des Quark-Parton-Bildes führten und eine konsequente Fortsetzung der Streuexperimente Rutherfords für hohe Energie im GeV-Bereich bilden, sind auch heute noch von großer Bedeutung.

Im November 1990 wurde in Hamburg am DESY die zur Zeit einzige Elektron-Proton-Ringanlage (HERA) der Welt eingeweiht, an der ab Herbst 1991 an den zwei Experimenten H1 und ZEUS mit der Untersuchung von Quarks, schweren Leptonen und deren möglichen Substrukturen begonnen wird. Am HERA-Speicherring werden Elektronen mit 30 GeV und Protonen mit einer Energie von 820 GeV alle 96 ns zur Kollision gebracht. Zur Analyse der Kollisionen sind 2 Detektoren, H1 und ZEUS, gebaut worden. Der ZEUS-Detektor hat als Kernstück ein Sampling-Kalorimeter aus Uran und signalerzeugenden Plastikszintillatoren, welches zur Messung der Energie der gestreuten Teilchen verwendet wird. Im Kalorimeter befinden sich 10 000 Photomultiplier, die aus dem in den Szintillatoren freigesetzten Licht elektrische Signale erzeugen. Die 10 000 Photomultiplier liefern im Prinzip alle 96 ns ein Signal, wodurch sich ein gewaltiger Datenfluß ergibt. Da das Kalorimeter ohne Totzeit arbeiten soll, und die 96 ns sehr viel kleiner als die Entscheidungszeit zur Überprüfung der Signale sind, müssen die Kalorimetersignale in einer Verzögerungsleitung zwischengespeichert werden.

Den mit einer Rate von 2-3 Hz auftretenden interessanten Ereignissen aus tiefinelastischer ep-Streuung überlagern sich Untergrundereignisse aus den Wechselwirkungen des Protonenstrahls mit dem Restgas und dem Strahlrohr mit einer mittleren Frequenz in der Größenordnung von 100 kHz. Dies macht es notwendig, ein Triggersystem zu installieren, welches die vom Detektor gelieferten Signale analysiert und die interessierenden Signale der Elektron-Proton-Streuung selektiert. Eine erste Triggerentscheidung 5 μ s nach der e-p-Kollision reduziert die Rate der Signale auf eine Frequenz von 1 kHz. Signale von Ereignissen, die von der ersten Triggerstufe akzeptiert sind, werden digitalisiert und dann von zwei weiteren Triggerstufen analysiert.

Bis zum Vorliegen der ersten Triggerentscheidung müssen die analogen Kalorimetersignale zwischengespeichert werden. Zu diesem Zweck wurden zwei in CMOS gefertigte integrierte Speicherbausteine, Pipeline und Buffer/Multiplexer genannt, zur Zwischenspeicherung und Weitergabe der vom Kalorimeter gelieferten Signale vom Fraunhofer-Institut für Mikroelektronische Schaltungen und Systeme in Zusammenarbeit mit der ZEUS-Gruppe am DESY entwickelt. Beide Speicherbausteine bestehen aus einer Anordnung mehrerer Kanäle aus Speicherzellen und integrierter Ausleseelektronik. Jede

Speicherzelle wird aus einem Speicherkondensator und einem Selektionsschalter gebildet. Der Pipeline-Chip hat 4 Kanäle mit je 58 Speicherzellen, die seriell mit einer Taktzeit von 96 ns beschrieben und ausgelesen werden, während der Buffer/Multiplexer 12 Kanäle mit je 8 Speicherzellen und einem zusätzlichen Multiplexer besitzt. Diese beiden zum analogen Ausleseteil der Elektronik gehörenden Chips sind, um das Rauschen durch möglichst kurze Signalwege gering zu halten, im Detektor angebracht. Dort sind sie einer Strahlenbelastung von etwa 10 Gy/Jahr durch γ -Strahlung und 50-100 Gy/Jahr durch Neutronen ausgesetzt.

Aus diesem Grund sind Untersuchungen der Strahlenempfindlichkeit dieser CMOS-Bausteine erforderlich. Neben der Messung der Strahlenempfindlichkeit der Speicherbausteine selbst wurden auch MOS-Transistoren, die die Basisstrukturen der CMOS-Technologie sind, untersucht. Von besonderem Interesse bei MOS-Transistoren ist die Verschiebung der Schwellenspannung und das Auftreten von Leckströmen im geöffneten Schaltzustand. Leckströme und starke Schwellenspannungsverschiebungen sind häufige Ursachen für die Zerstörung integrierter CMOS-Schaltungen. Die an den Transistoren ermittelten Resultate sollen Aufschlüsse über das Verhalten der komplexen CMOS-Speicherbausteine ermöglichen.

Gegenstand dieser Arbeit ist die Untersuchung und der Vergleich der Strahlenempfindlichkeit der von den Firmen ELMOS und IMEC hergestellten Buffer/Multiplexer und der Feldeffekttransistoren. Im ersten Kapitel wird eine Übersicht des ZEUS-Detektors, des darin befindlichen Präzisionskalorimeters sowie der für die Datenauslese benötigten Elektronik gegeben. Im zweiten Kapitel folgt eine ausführliche Beschreibung des MOS-Transistors und die Herleitung der Kennlinien und des wichtigsten Parameters, die Schwellenspannung, zur Charakterisierung der Strahlenempfindlichkeit. In Kapitel 3 werden die durch ionisierende Strahlung verursachten Effekte und Schädigungen an MOS-Strukturen beschrieben. Im vierten und fünften Kapitel werden dann die Untersuchungen der Feldeffekttransistoren und der Buffer/Multiplexer zur Strahlenempfindlichkeit vorgestellt.

Kapitel 1

Der ZEUS-Detektor am HERA-Speicherring

1.1 Der Speicherring HERA

Der HERA-Speicherring (Abb.1.1) besteht aus zwei getrennten Speicherringen, einem Protonen-Ring und einem Elektronen-Ring, mit vier Wechselwirkungszone, an denen die Elektronen und Protonen zur Kollision gebracht werden können. Die beiden Ringanlagen sind in einem gemeinsamen Tunnel angebracht, der sich in einer Tiefe von 15 m bis 20 m befindet. Zwei getrennte Magnetsysteme führen die Elektronen und Protonen auf ihrer 6.3 km langen kreisähnlichen Bahn und erlauben die Beschleunigung der Protonen auf 820 GeV und der Elektronen auf 30 GeV, was einer maximalen Schwerpunktsenergie von 314 GeV entspricht.

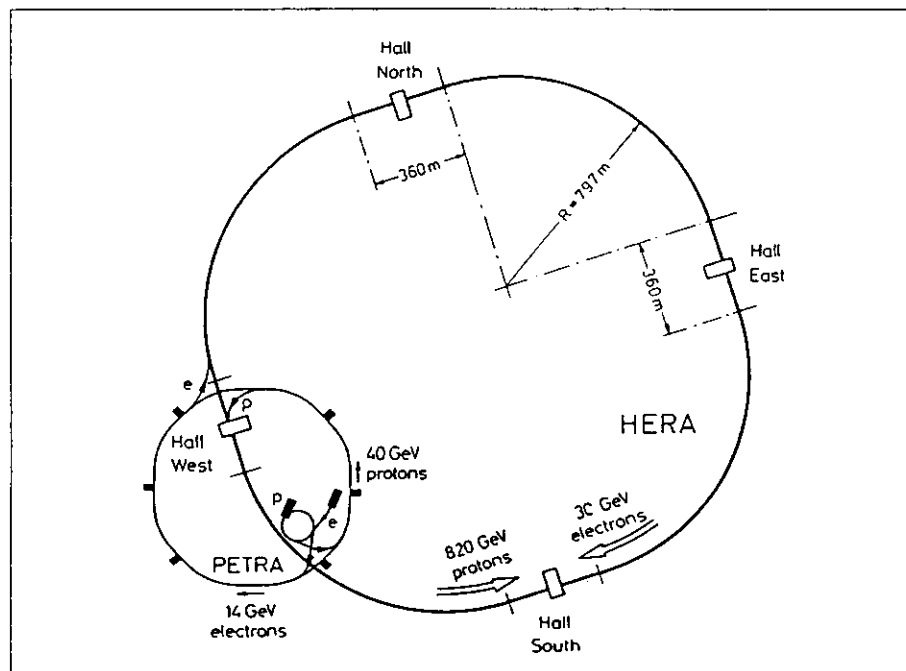


Abbildung 1.1: Anordnung des HERA-Speicherringes [WOL1]

In Tab.1.1 sind wichtige Parameter des HERA-Speicherringes angegeben, von denen einige im folgenden näher beschrieben werden.

	Proton-Ring	Elektron-Ring
Nominalenergie	820 GeV	30 GeV
Schwerpunktsenergie	314 GeV	
Luminosität	$1.5 \cdot 10^{31} \text{ cm}^{-2} \text{ s}^{-1}$	
Injektionsenergie	40 GeV	14 GeV
Umfang	6.336 km	
Totale Anzahl der Teilchen	$2.1 \cdot 10^{13}$	$0.8 \cdot 10^{13}$
Umlaufende Pakete	210	
Strahlstrom	163 mA	58 mA
Zeit zwischen Kollisionen	96 ns	
Polarisationszeit	-	25 min

Tabelle 1.1: Wichtige Daten des HERA-Speicherringes [WOL2]

1.1.1 Das Einschußsystem des HERA-Speicherringes

In Abb.1.1 wird die Anordnung des Speicherringes und der benötigten Vorbeschleuniger gezeigt. Bei den Vorbeschleunigern handelt es sich um ältere für ihre neue Verwendung modifizierte Beschleunigersysteme. Die Protonen werden von einem neu errichteten Linearbeschleuniger mit einer Energie von 50 MeV in den Ringbeschleuniger DESY III eingeschossen und dort auf 7.5 GeV beschleunigt. In der PETRA-Ringanlage erfolgt eine weitere Beschleunigung der Protonen auf eine Energie von 40 GeV, die dann im HERA-Speicherring auf 820 GeV angehoben wird. Die Vorbeschleunigung der Elektronen verläuft ähnlich. Ein Linearbeschleuniger bringt die Elektronen auf bis zu 400 MeV, im folgenden Ringbeschleuniger DESY II folgt die Beschleunigung auf 9 GeV, in PETRA auf 14 GeV, und in HERA erreichen die Elektronen ihre endgültige Energie von 30 GeV.

Die Elektronen und Protonen werden als Teilchenpakete in die Ringanlage eingeschossen. Ein Teilchenpaket besteht aus etwa 10^{11} Teilchen. Im Elektronenring und im Protonenring sind je 210 Teilchenpakete im Umlauf, die alle 96 ns in den Wechselwirkungspunkten zusammenstoßen. Mit diesem Zeitintervall soll auch die Ausleseelektronik der Detektoren getaktet werden.

1.1.2 Energieverlust im Elektronenring durch Synchrotronstrahlung

Es fällt auf, daß die Elektronenenergie deutlich unterhalb der Protonenenergie liegt. Die Ursache der Differenz von 790 GeV findet sich in den unterschiedlichen Energieverlusten durch Synchrotronstrahlung. Beschleunigte Ladungen strahlen elektromagnetische Strahlung ab. Die Elektronen und Protonen bewegen sich auf Kreisbögen, die durch lineare Teilstücke bei den Wechselwirkungszonen verbunden sind, und strahlen daher permanent elektromagnetische Strahlung, Synchrotronstrahlung genannt, ab. Die abgestrahlte Leistung P ist dabei proportional zur vierten Potenz der Energie E und indirekt proportional zur vierten Potenz der Ruhemasse m_0 der beschleunigten Ladung.

$$P \sim \frac{1}{R} \cdot \frac{E^4}{m_0^4}$$

R ist der Radius der Kreisbahn. Die Ruhemasse des Protons ist um einen Faktor 2000 größer als die des Elektrons, womit sich eine um den Faktor 10^{13} geringere Verlustleistung für Protonen im Vergleich zu Elektronen ergibt. Die Abstrahlung von Synchrotronstrahlung kann daher bei Protonen vernachlässigt werden. Bei Elektronen setzt diese Abstrahlung der Elektronenenergie E eine obere Grenze, die durch Vergrößerung des Kreisradius nur geringfügig beeinflusst wird und in keinem Verhältnis zu den dadurch verursachten Kosten steht. Die Verlustleistung bei einem Elektronenstrom von 58 mA beträgt 6.5 MW.

Polarisation des Elektronenspins

Die Elektronenenergie spielt in zweifacher Hinsicht eine bedeutende Rolle. Zum einen ist die Schwerpunktsenergie E_s in guter Näherung proportional zum Produkt aus Elektronen- und Protonenenergie $E_s = 4E_e E_p$, und zum anderen hängt die Zeitkonstante mit der sich die Polarisation der Elektronen einstellt von der Elektronenenergie ab. Für viele Untersuchungen in der Hochenergiephysik ist die Orientierung des Elektronenspins eine wichtige Größe. Die auf den Kreisbahnen rotierenden Elektronen richten ihre Spins senkrecht zur Bahnebene aus. Die Polarisation \mathcal{P} der Elektronenspins ist zeitabhängig und wird durch die folgende Gleichung mit $\mathcal{P}_0 = 92\%$ und $\tau = \text{const} \cdot 1/E^5$ beschrieben:

$$\mathcal{P}(t) = \mathcal{P}_0(1 - e^{-t/\tau})$$

Durch eine Anhebung der Elektronenenergie kann eine erhebliche Verringerung der Polarisationszeit τ erreicht werden. Bei einer Elektronenenergie von 27 GeV beträgt $\tau = 43$ min, im Vergleich dazu ist $\tau = 12$ min bei einer Energie von $E = 35$ GeV.

1.1.3 Physik am HERA-Speicherring

Elektron-Proton-Streuungen werden bei HERA an zwei der vier möglichen Wechselwirkungszone untersucht. Die Elektronen und Protonen treffen dort frontal unter einem Winkel von null Grad aufeinander. Die Wechselwirkungsprozesse, die bei diesen Streuungen möglich sind, werden durch Feynman-Diagramme beschrieben. Abb.1.2 zeigt zwei Feynman-Diagramme niedrigster Ordnung.

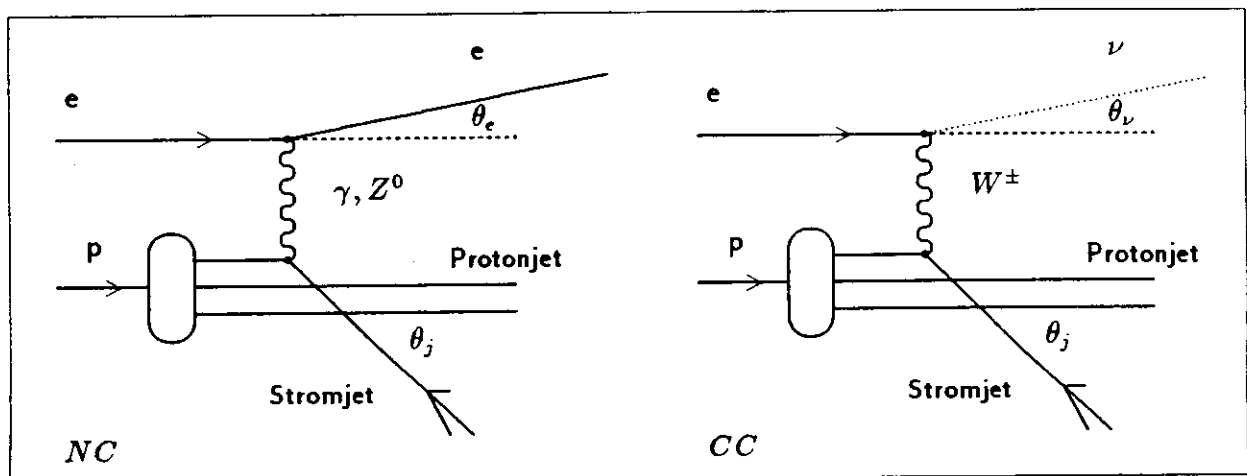


Abbildung 1.2: Lepton-Proton-Streuung mit HERA [KHB3]

Das Elektron wird durch Austausch eines γ , Z^0 , W^+ oder W^- an einem Quark des Protons gestreut. Bei einem Austausch eines ungeladenen γ oder Z^0 geht das einfallende Elektron als gestreutes Elektron aus dem Streuprozess hervor. Bei dem Austausch eines geladenen W^\pm -Bosons wird an Stelle des Elektrons ein Neutrino emittiert. Man unterscheidet je nach Ladungszustand des ausgetauschten Feldquants zwischen einer *Neutral-Current-Reaktion* (NC) und einer *Charged-Current-Reaktion* (CC).

Aus dem gestreuten Quark und den Resten des Protons entwickeln sich zwei Jets. Der Protonjet wird unter sehr kleinen Winkeln ($\theta \simeq 10 \text{ mrad}$) gestreut und verbleibt im Strahlrohr. Der sich aus dem gestreuten Quark entwickelte Stromjet entfernt sich aufgrund des Impulübertrages unter einem Winkel θ_{jet} von der Strahlachse und kann von einem Detektor nachgewiesen werden. Das Neutrino erzeugt keinen Jet und entweicht dem Detektor ohne nachgewiesen zu werden. Abb.1.3 illustriert die Jet-Entwicklungen für NC- und CC-Reaktionen. Die kinematische Beschreibung der Elektron-Proton-Streuungen kann bei [WOL1] nachgelesen werden.

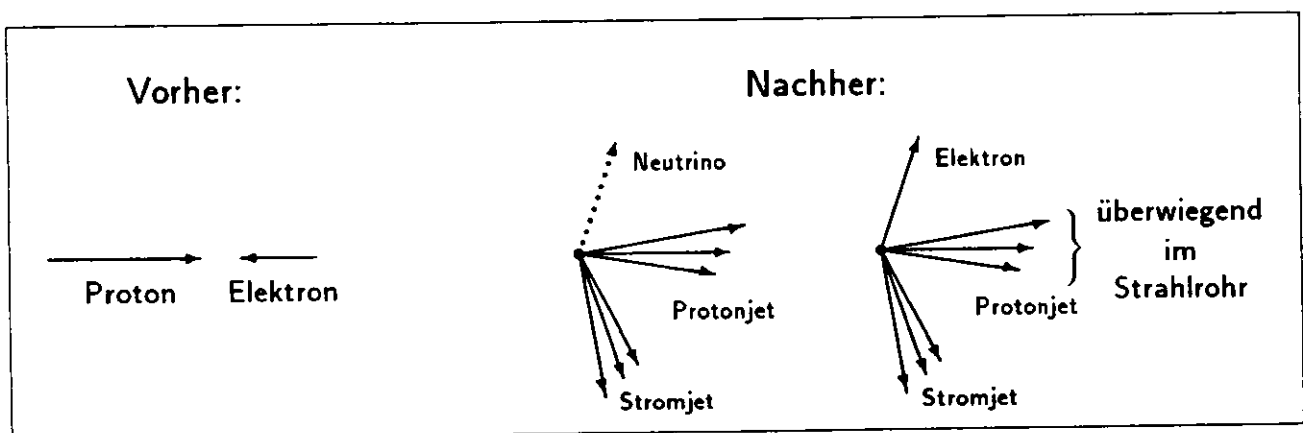


Abbildung 1.3: Topologie der tief inelastischen Elektron-Proton-Streuung [KHB3]

Am HERA-Speicherring werden bei bisher unerreichten Energien Quark-Lepton-Wechselwirkungen, schwere Quarks, schwere Leptonen und deren eventuell vorhandenen Unterstrukturen erforscht.

Die an HERA durchgeführten physikalischen Untersuchungen werden sich mit folgenden Themen [WOL1] befassen:

- Test der Quantenchromodynamik,
- Suche nach einer Struktur in Elektronen und Quarks bis zu einer Distanz von $3 \cdot 10^{-18} \text{ cm}$,
- Suche nach weiteren Austauschbosonen der elektroschwachen Wechselwirkung bis zu einer Masse von 800 GeV ,
- Suche nach rechtshändigen Neutrinos und W-Bosonen
- Paarproduktion schwerer Quarks und Suche nach dem top-Quark,
- Produktion angeregter Quark- und Leptonzustände,
- Suche nach Higgs-Teilchen, unbekanntem Quarks und neuen Leptonen.

Die CC-Reaktionen stellen eine besondere Herausforderung an die Genauigkeit eines Detektors, da nur der Stromjet für eine Analyse der e-p-Streuung zur Verfügung steht. Zur Bestimmung der Reaktionskinematik müssen die Energie E_{jet} und der Streuwinkel θ_{jet} des Stromjets mit möglichst hoher Genauigkeit bestimmt werden.

Weiterhin ist es von großer Bedeutung, eine nahezu vollständige Erfassung des Raumwinkels zu gewährleisten, sowie eine exzellente Identifikation von Elektronen und Myonen zu erhalten. Die zwei am HERA-Speicherring eingesetzten Detektoren bestehen jeweils aus einer Vielzahl unterschiedlicher Detektorkomponenten, um den genannten Anforderungen zu genügen.

1.2 Der ZEUS-Detektor

Am HERA-Speicherring werden die zwei Detektoren H1 und ZEUS zur Analyse der e-p-Streuprozesse eingesetzt. Beide Detektoren besitzen als eine wesentliche Komponente ein Kalorimeter, das im Zusammenspiel mit weiteren Detektorkomponenten zur Energie und Impulsmessung verwendet wird.

In diesem Abschnitt wird das ZEUS-Kalorimeter, dessen Ausleseelektronik Gegenstand dieser Arbeit ist, beschrieben. Zusätzlich wird eine kurze Übersicht weiterer Detektorkomponenten gegeben.

Die präzise Messung der Jetenergien über den nahezu ganzen Raumwinkel wird durch das hochauflösende Präzisionskalorimeter vorgenommen. Zusätzlich werden Messungen zur Teilchenidentifikation und Spurenvermessung mit folgenden Detektorelementen vorgenommen:

- dem Vertex-Detektor (VXD)
- der Zentralen Spurenkammer (CTD)
- der Spurenkammer in Vorwärts- und Rückwärtsrichtung (FTD,RTD)
- dem Übergangsstrahlungsdetektor (TRD)
- dem Myonendetektor-Komplex (MUO)
- dem Backing-Kalorimeter (BAC)
- dem Hadron-Elektron-Separator (HES)

Zwei weitere Elemente, die keine Informationen an den Detektor liefern, sind:

- Die supraleitende Magnetspule (Coil): Zur Messung der Impulse und des Ladungsvorzeichens wird die Zentrale Driftkammer von einer supraleitenden Magnetspule umgeben, die ein 1.8 Tesla starkes Magnetfeld parallel zur Strahlachse liefert.
- Die Kompensationsspule (Compensator): Die supraleitende Kompensationsspule ist 4 m vor dem Wechselwirkungspunkt (Abb.1.4) angebracht mit einem zur Feldrichtung der supraleitenden Magnetspule entgegengesetzt gerichtetem Feld. Die beiden Magnetfelder kompensieren sich derart, daß $\oint Bdl = 0$ gilt.

Abb.1.4 zeigt den Querschnitt längs der Strahlachse und Abb.1.5 den Querschnitt senkrecht dazu. Die Bewegungsrichtung der Protonen wird wegen des hohen Impulses der Protonen als Vorwärtsrichtung definiert.

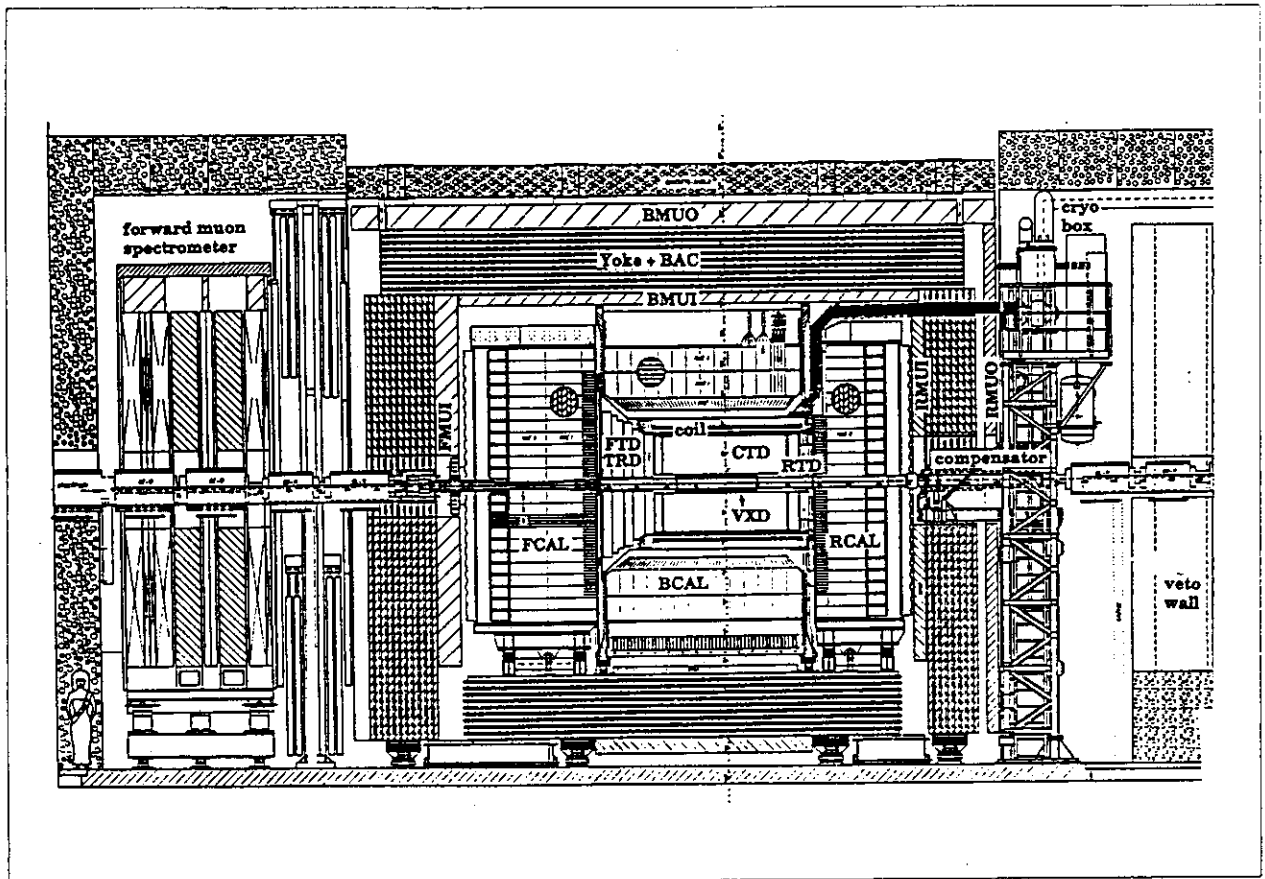


Abbildung 1.4: Schnitt durch den ZEUS-Detektor längs der Strahlachse [ZEU4]

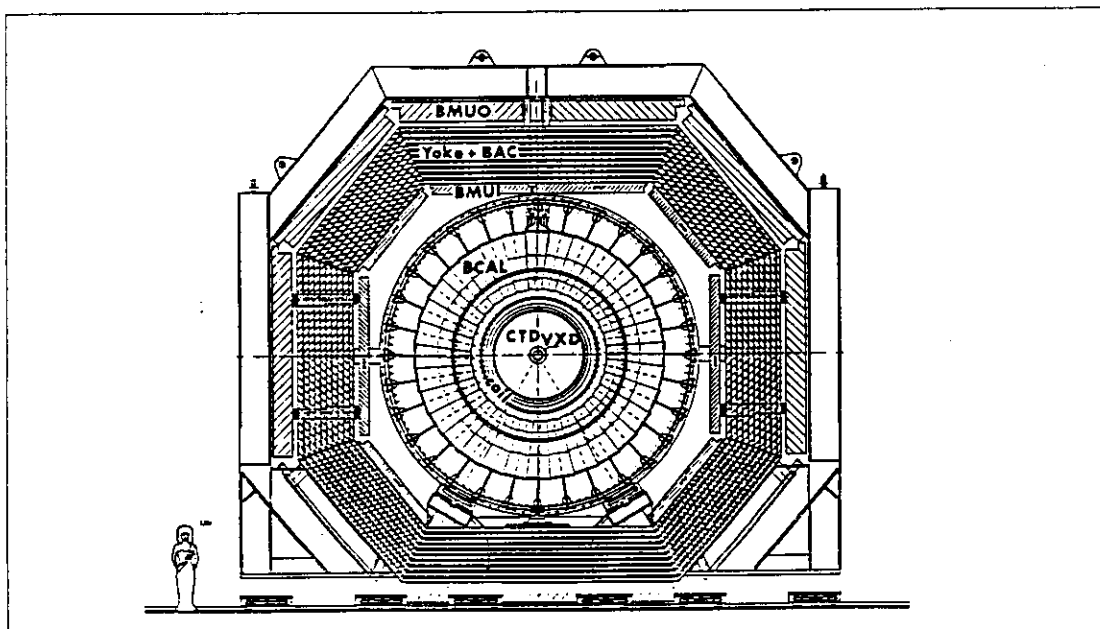


Abbildung 1.5: Schnitt durch den ZEUS-Detektor quer zur Strahlachse [ZEU4]

Im folgenden werden die zur Rekonstruktion der Teilchenspur und zur Messung der Energie verwendeten Detektorelemente näher beschrieben.

1.2.1 Die Spurdetektoren

Das System der Spurdetektoren (Abb.1.6) soll die Bahnen der geladenen Teilchen rekonstruieren, um Richtung und Impuls zu ermitteln. Die verschiedenen Detektoren decken unterschiedliche Raumbereiche ab. Das CTD erfasst den Winkelbereich von 15° bis 164° , das FTD den Winkelbereich zwischen 7.5° und 28° , und das RTD misst den rückwärtigen Bereich von 159° bis 170° .

Der Vertex-Detektor (VXD) umgibt das Strahlrohr bis zu einer Entfernung von 16 cm. Es handelt sich hier um eine Jet-Driftkammer zum Nachweis kurzlebiger Teilchen und besitzt eine Ortsauflösung von $35 \mu\text{m}$. Die Zentrale Spurekammer (CTD), bestehend aus 4608 zylindrisch verdrehten Signaldrähten, ermittelt aus den Krümmungen der sich im Magnetfeld der supraleitenden Magnetspule bewegenden Teilchen die Impulse mit einer Auflösung von $\sigma(p)/p = 0.18\% \cdot p/(GeV/c)$. Die Spuren werden dabei mit einer Ortsauflösung von $100 \mu\text{m}$ rekonstruiert.

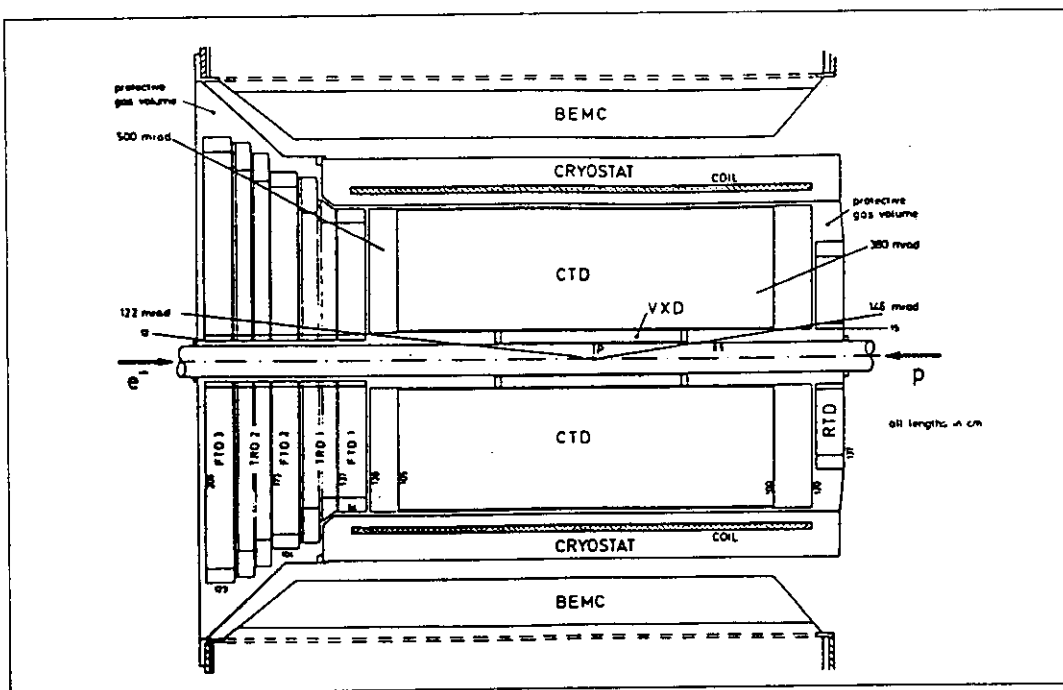


Abbildung 1.6: Das System der Spurdetektoren [WOL1]

Die Messung kleiner Streuwinkel, die von der zentralen Spurekammer nicht oder nur mit geringerer Auflösung gemessen werden, wird durch drei planare Driftkammern, die den *Forward Tracking Detector* FTD bilden, ermöglicht. Eine vierte Driftkammer, der *Rear Tracking Detector* RTD, ist zur Messung von Elektronen, die nur mit einem geringen Impulsübertrag gestreut werden und sich daher in Richtung des Elektronenstrahles fortbewegen, angebracht.

Der Übergangsstrahlungsdetektor (TRD) wird zur Trennung von Teilchen gleicher Energie aber unterschiedlicher Ruhemasse eingesetzt, wodurch Elektronen und Hadronen separiert werden können. Die Trennung dieser Teilchen beruht auf der Messung der Übergangsstrahlung, die ein geladenes Teilchen beim Durchqueren einer Grenzschicht von Materialien mit unterschiedlichen Dielektrizitätskonstanten abgibt. Für relativistische Teilchen hängt die Intensität der Strahlung von dem Dilatationsfaktor

$\gamma = E/m_0c^2$ ab. Der TRD besteht aus vier Kammern, die sich zwischen den Driftkammern des FTD befinden. Im Energiebereich zwischen 1-30 GeV werden 90 % der Elektronen bei einer Hadron-Fehlidentifikation von 5 % erkannt.

1.2.2 Das ZEUS-Präzisionskalorimeter

Bei einem Kalorimeter im herkömmlichen Sinn handelt es sich um ein Nachweisgerät, das die von hochenergetischen Teilchen in Materie deponierte Energie mittels Messung einer Temperaturdifferenz bestimmt. Auf diese Weise wurde die mittlere Energie der β -Energie von ^{210}Bi bestimmt, die zur Formulierung der Neutrino-Hypothese durch W. Pauli führte. Die Energiemessung eines einzelnen hochenergetischen Teilchens, läßt sich wegen der zu geringen Temperaturänderung auf diese Weise nicht durchführen.

Kalorimeter in der Hochenergiephysik

Photonen, Elektronen und Hadronen erzeugen bei dem Durchgang durch Materie Kaskadenschauer, mit einer zur Primärenergie E_{pri} des einfallenden Teilchens proportionalen Anzahl von Schauerteilchen.

$$N \sim E_{pri}$$

Die Teilchen des Schauers setzen durch Ionisation oder Anregung von Absorberatomen elektromagnetische Strahlung frei, die nachgewiesen werden kann, und die ein Maß für die im Material deponierte Energie ist. Es werden zwei Arten von Kalorimetern unterschieden: *Homogene* Kalorimeter erzeugen das meßbare Signal in einem Absorbermaterial, in dem auch die Schauerentwicklung stattfindet.

Die zweite mögliche Realisierung eines Kalorimeters ist das *Sampling*-Kalorimeter (Abb.1.7). In einem Sampling-Kalorimeter wechseln sich passive Absorberplatten und signalerzeugende Schichten ab. Im ZEUS-Kalorimeter wurden Plastiksintillatoren und Uranabsorber zur Erzeugung der Signale gewählt. Man erhält auf diese Weise eine Sandwich-Struktur aus Absorberplatten, die aus einem Material mit hoher Ordnungszahl, in denen sich die Schauer entwickeln, und Szintillatorplatten, die zum Nachweis der Schauerenergie einen geringen Anteil dieser Energie absorbieren, bestehen.

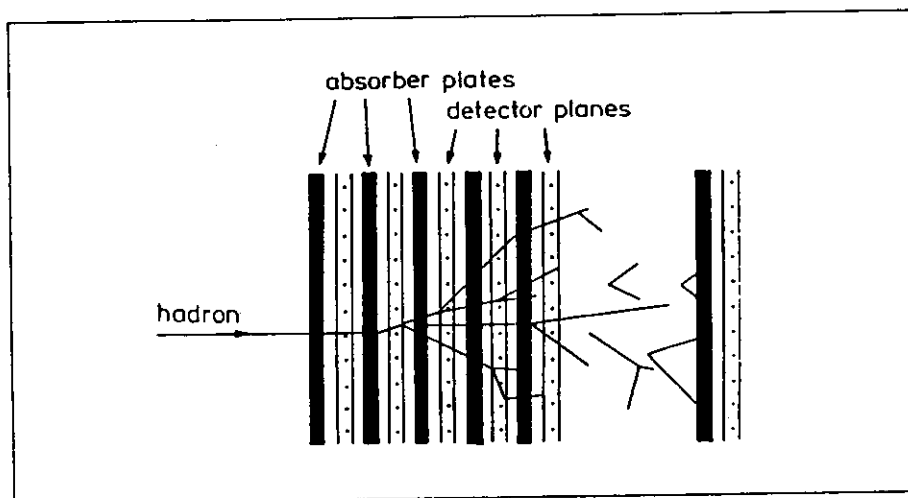


Abbildung 1.7: Schema eines Sampling-Kalorimeters [WOL1]

Grundlegende Beziehungen in der Kalorimetrie

Folgende Gleichungen charakterisieren das Verhalten von Kalorimetern.

- Sowohl für elektromagnetische als auch für hadronische Schauer wächst die Länge L , innerhalb der die Primärenergie eines Teilchens vollständig im Absorber deponiert ist, logarithmisch als Funktion der Energie.

$$L \sim \ln(E_{pri}) + const$$

- Für das Auflösungsvermögen der Energie gilt bei elektromagnetischen und hadronischen Schauern

$$\frac{\sigma}{E} \sim \frac{1}{\sqrt{E}} + const$$

- Das Auflösungsvermögen der Impulsmessungen, die von den Spurdetektoren vorgenommen werden, ist

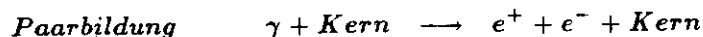
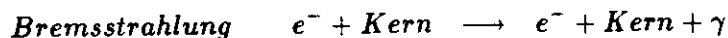
$$\frac{\sigma}{p} \sim p$$

Die ersten beiden Beziehungen zeigen, daß zu höheren Energien hin eine nur logarithmisch anwachsende Dimensionierung des Kalorimeters mit einer Verbesserung des Auflösungsvermögens einhergeht, was sich günstig auf die Realisierung von Kalorimetern in der heutigen Hochenergiephysik auswirkt. Aus dem Vergleich der zweiten und dritten Beziehung folgt die prinzipielle Überlegenheit kalorimetrischer Messungen bei hohen Energien.

Elektromagnetische Schauer

Es muß zwischen den durch Elektronen erzeugten elektromagnetischen Schauern und den von Hadronen verursachten Schauern unterschieden werden. Hadronen nehmen neben der elektromagnetischen Wechselwirkung auch noch an der starken Wechselwirkung mit den Atomkernen des Absorbermaterials teil, was zu einem unterschiedlichen Signalverhalten von Hadronen und Elektronen führt.

Elektronen treten mit dem Coulomb-Feld der Atomkerne in Wechselwirkung und geben dabei durch Bremsstrahlung Photonen ab, die ihrerseits durch Paarbildung sekundäre Elektron-Positron-Paare erzeugen. Elektronen und Photonen erzeugen durch diese beiden Prozesse elektromagnetische Schauer.



Die Strahlungslänge X_0 beschreibt den Energieverlust durch Bremsstrahlung und ist wie folgt definiert:

$$\frac{1}{X_0} = -\frac{1}{E} \frac{dE}{dx}$$

Die kritische Energie ϵ_{crit} kennzeichnet die Energie, unterhalb der der Energieverlust eines Schauer- teilchens durch Ionisation und Anregung größer ist als der durch Bremsstrahlung.

Hadronische Schauer

Aufgrund der starken Wechselwirkung der Hadronen mit den Atomkernen zeigen Hadronenschauer bei gleicher Primärenergie des einfallenden Teilchens ein kleineres Signal $S(h)$ als elektromagnetische Schauer. Neben der elektromagnetischen Komponente in Hadronenschauern existieren Absorptionsmechanismen, bei denen kein meßbares Signal entsteht. Folgende Absorptionsmechanismen seien genannt:

- Durch die stark wechselwirkenden Hadronen kommt es zur Bildung von π -Mesonen. Aus den Zerfällen ($c\tau = 7,804\text{ m}$) der geladenen π -Mesonen gehen Myonen hervor, die nicht an der Schauerentwicklung teilnehmen.
- Bei der Wechselwirkung der Hadronen mit den Kernen des Absorbermaterials kommt es zum Teil zu Kernzertrümmerungen. Die dafür benötigte Bindungsenergie wird dem Schauer entzogen und kann nicht nachgewiesen werden.
- Kernbruchstücke bleiben teilweise in den Absorberschichten stecken, ohne die Szintillationschichten zu erreichen.

Wegen der genannten Gründe ist das von einem Kalorimeter gelieferte Signal $S(h)$ eines Hadrons niedriger als das Signal eines Elektrons $S(e)$ bei gleicher Energie; $S(e)/S(h) > 1$.

Kompensierende Kalorimeter

Ein Kalorimeter sollte ein Signal liefern, das nur von der Teilchenenergie und nicht von der Art der Teilchen abhängt. Andernfalls müßte neben der Energiemessung noch eine Messung zur Identifizierung der Teilchen durchgeführt werden. Ein gleiches Ansprechen des Kalorimeters für Hadronen und Elektronen drückt sich in einem Signalverhältnis, das kurz mit e/h bezeichnet wird, von $e/h = 1$ aus.

Dies läßt sich entweder durch Senken des elektromagnetischen Signales oder durch Anheben des Hadronensignales erreichen. Die zweite Methode kann erfolgreich angewendet werden, wenn Uran als Absorptionsmaterial verwendet wird. Die durch die Bindungsenergie verlorengegangene Energie kann durch einen Beitrag der bei der Spallation freiwerdenden Neutronen zur Schauerentwicklung kompensiert werden. Bei der Zertrümmerung von Uran werden Neutronen mit einer Energie im MeV-Bereich frei. Diese Neutronen erzeugen bei Stößen mit Protonen Rückstoßprotonen, die elektromagnetisch wechselwirken. Ein weiterer Energiebetrag liefert der Einfang thermischer Neutronen durch Uran, der mit einer Emission von Photonen mit insgesamt 4.8 MeV verbunden ist.

Diese beiden Prozesse kompensieren den Energieverlust durch die stark wechselwirkenden Hadronen und heben das Signal der Hadronenschauer derart an, daß $e/h \approx 1$ erreicht werden kann.

Das Auflösungsvermögen des kompensierenden ZEUS-Kalorimeters erreicht für hadronische Schauer einen Wert von $\sigma/E = 35\% / \sqrt{E}$ (E in GeV). Im Vergleich hierzu beträgt das Auflösungsvermögen nicht kompensierender Kalorimeter $\sigma/E = 50\% / \sqrt{E} + 5\%$ [KLA5]. Das Auflösungsvermögen für elektromagnetische Schauer beim ZEUS-Kalorimeter liegt bei $\sigma/E = 18\% / \sqrt{E}$.

Der Aufbau des ZEUS-Kalorimeters

Abb.1.8 zeigt den Aufbau des ZEUS-Kalorimeters als Querschnitt längs der Strahlachse und senkrecht zur Strahlachse. Das Kalorimeter ist in drei Abschnitte aufgeteilt, in ein Vorwärts- (FCAL), ein Zentral- (BCAL) und ein Rückwärtskalorimeter (RCAL). Jedes Teilkalorimeter ist modular aufgebaut. Wie in Abb.1.8 zu erkennen ist, umgeben die Module den Wechselwirkungspunkt des Speicherringes hermetisch, mit Ausnahme des kleinen Raumwinkelbereiches, der durch das Strahlrohr offen gehalten wird.

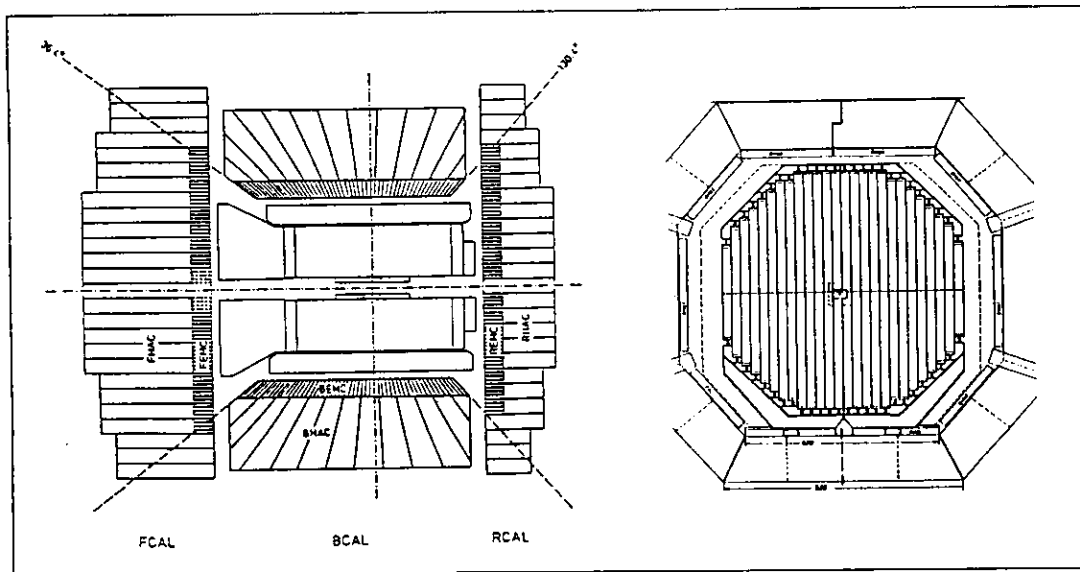


Abbildung 1.8: Längs- und Querschnitt des ZEUS-Kalorimeters [WOL1]

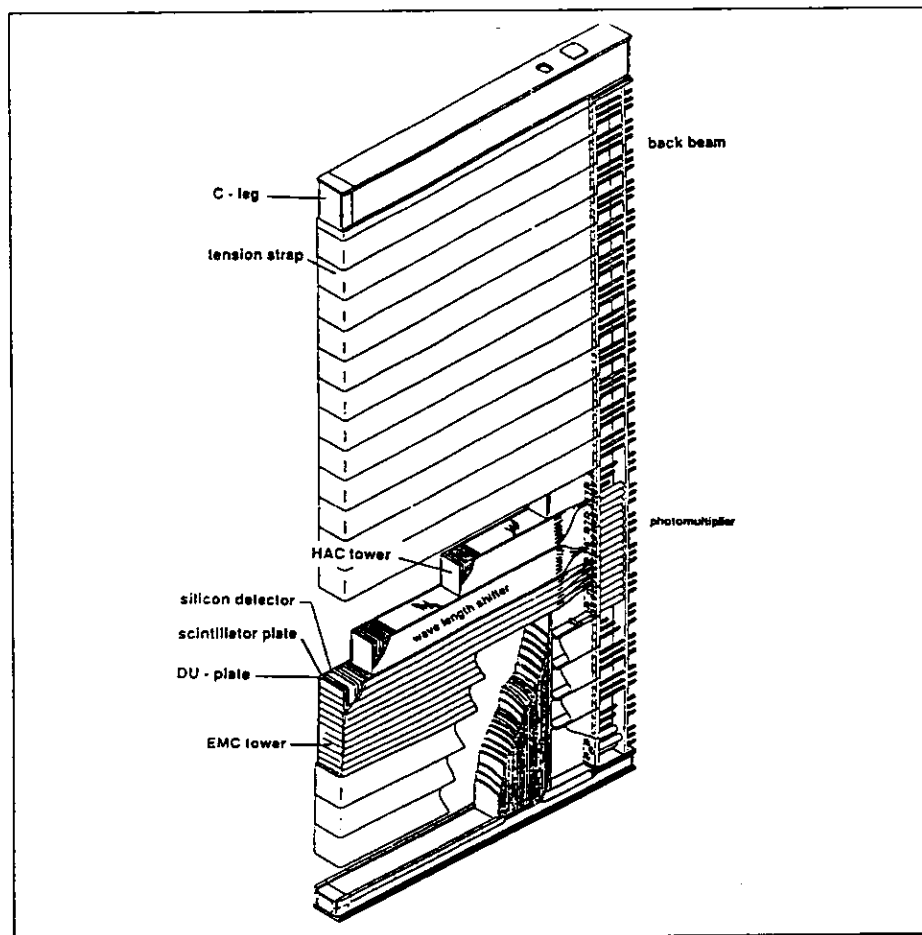


Abbildung 1.9: Aufbau eines FCAL-Modules [ZEU6]

Abb.1.9 zeigt ein Modul des aus 25 Modulen bestehenden Vorwärtskalorimeters. Zu erkennen sind die Uran- und Szintillatorplatten. Bis zu 185 Schichten dieser DU-Szintillator-Schichten sind in einem FCAL-Modul angeordnet. Bei Schichtdicken von 3.3 mm für die Uranschichten und 2.6 mm für die Szintillatorschichten wird die beste Annäherung an ein e/h -Verhältnis von 1 erreicht. Es wird abgereichertes Uran (depleted Uranium, DU), mit einer Isotopenverteilung von 0.2% ^{235}U und 99.8% ^{238}U verwendet.

Die Höhe der FCAL-Module liegt zwischen 2.2 m und 4.6 m. Die Tiefe variiert zwischen 70 cm und 152 cm. Die Stirnfläche eines Moduls ist 20 cm breit. Das ganze Modul ist in vertikaler Richtung in Türme mit einer Stirnfläche von 20 cm \times 20 cm eingeteilt, die separat ausgelesen werden.

Abb.1.10 zeigt schematisch den Querschnitt eines Moduls. Das Modul wird in drei Sektionen unterteilt, die mit EMC, HAC1 und HAC2 bezeichnet werden. Die EMC-Sektion ist dem Wechselwirkungspunkt zugewandt und hat für ein Modul mit einer Tiefe von 152 cm eine Tiefenausdehnung von 24 cm. Die beiden folgenden HAC-Sektionen besitzen eine Länge von 64 cm. Elektromagnetische Schauer deponieren ihre Energie in der EMC-Sektion, während hadronische Schauer eine maximale Energiedeposition in der mittleren HAC1-Sektion besitzen.

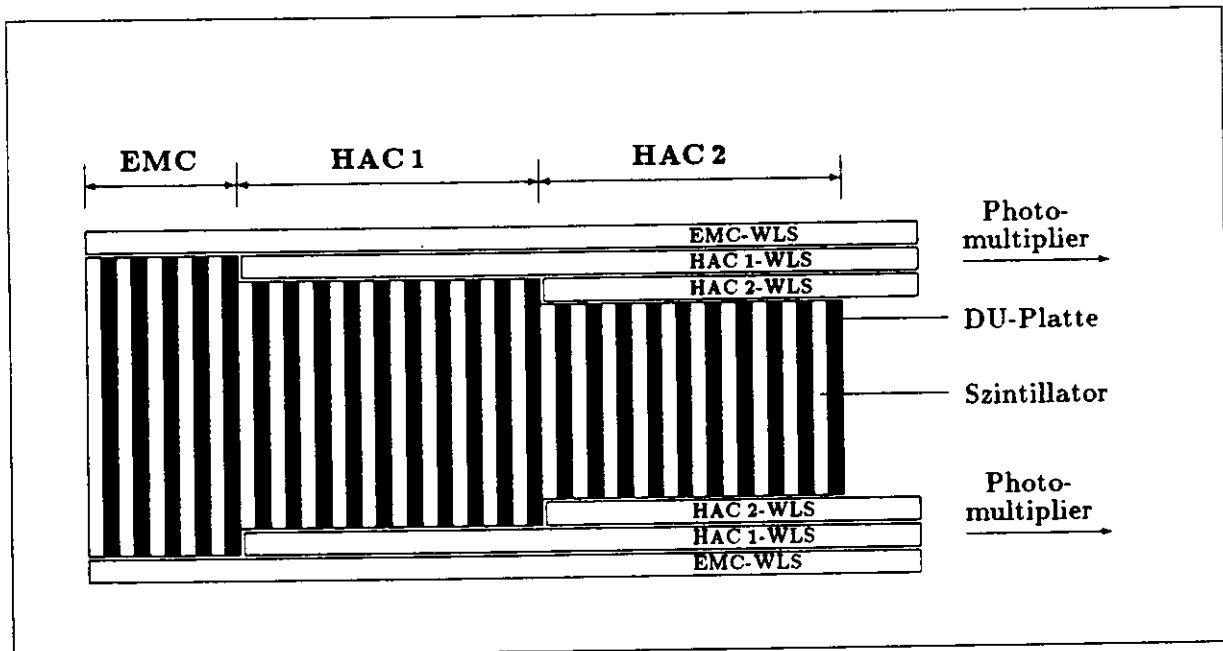


Abbildung 1.10: Blick von oben auf den schematischen Aufbau eines Turmes mit Wellenlängenschiebern (WLS), Szintillator- und Uran-Platten (DU) [KHB3]

Das durch Schauerteilchen in den Szintillationsschichten erzeugte blaue Szintillationslicht wird aufgrund der Totalreflektion an der Szintillatoroberfläche zu den Seitenkanten geleitet, wo es in Wellenlängenschiebern eintritt. In den Wellenlängenschiebern wird das blaue Licht absorbiert, als grünes Licht emittiert und zu den Photomultipliern geleitet, die direkt hinter den Modulen angebracht sind. Die HAC-Sektionen werden durch jeweils einen 20 cm hohen Wellenlängenschieber auf jeder Seite ausgelesen, während für die EMC-Sektion vier 5 cm hohe Wellenlängenschieber auf jeder Seite angebracht sind.

Photomultiplier

Photomultiplier erzeugen aus einem Lichtsignal ein meßbares elektrisches Signal. Die in der ZEUS-Auslese verwendeten Photomultiplier erzeugen aus den Lichtimpulsen etwa 50 ns lange Stromimpulse, die an die Ausleseelektronik weitergegeben werden.

In einem Photomultiplier trifft einfallendes Licht auf eine Photokathode, aus der Elektronen mittels Photoeffekt herausgeschlagen werden. Die Photoelektronen werden in einem hohen elektrischen Feld beschleunigt, wo sie nacheinander auf Elektroden treffen und dabei weitere Elektronen freisetzen. Durch diesen Lawineneffekt wird ein zur Anzahl der einfallenden Photonen proportionaler Stromimpuls erzeugt. Die integrierte Gesamtladung des Stromimpulses ist proportional zur im Kalorimeter deponierten Energie.

Der nächste Abschnitt handelt von der Ausleseelektronik und Verarbeitung der Photomultiplierimpulse, in denen die gesamte Information des Kalorimeters enthalten ist.

1.3 Ausleseelektronik

In den Ausgangssignalen der Photomultiplier steckt die Information über die von einem Teilchen im Detektor deponierte Energie und die Zeitpunkte der Deposition in den einzelnen Kalorimetersegmenten. Die genaue Bestimmung dieser beiden Größen stellt eine Reihe von Anforderungen an die Ausleseelektronik. Eine dieser Anforderungen ist die kurze Taktzeit von 96 ns, die einer Frequenz von 10,4 MHz entspricht. Kommerzielle, zu vernünftigen Preisen erhältliche Schaltungen erfüllen die für die ZEUS-Auslese geforderten Bedingungen nicht. Aus diesem Grund wurden zwei analoge Speicherbausteine, eine *Pipeline* und ein *Buffer/Multiplexer* für die Auslese entwickelt. Die Funktionsweise und der Aufbau dieser beiden in CMOS gefertigten integrierten Schaltungen sollen hier im Zusammenhang mit den einzelnen Auslesekompontenten beschrieben werden. Folgende Bedingungen müssen von der Ausleseelektronik erfüllt werden:

- sie soll den gesamten Bereich zwischen 5 MeV und 400 GeV linear abdecken,
- die Zeitpunkte der Energiedeposition in den verschiedenen Kalorimetersegmenten sollen mit einer Genauigkeit von einigen Nanosekunden bestimmt werden,
- der Beitrag des Rauschens soll kleiner als der anderer Rauschquellen sein,
- es sollen Informationen für die Trigger-Logik zur Verfügung gestellt werden,
- die Ausleseelektronik wird mit einer Zeit von 96 ns getaktet.

Im folgenden werden die aufgeführten Punkte näher beschrieben, die dem Konzept für die ZEUS-Auslese zugrunde liegen.

1.3.1 Der dynamische Bereich der Ausleseelektronik

Der Bereich der im ZEUS-Kalorimeter deponierten Energien liegt etwa zwischen 300 MeV für minimal ionisierende Teilchen im elektromagnetischen Teil und 400 GeV für Hadronenjets in Vorwärtsrichtung. Dabei wird für kleine Energien eine Auflösung von 5 MeV angestrebt. Die 5 MeV stehen zu den 400 GeV in etwa im Verhältnis $1:10^5$. Ein Analog-Digital-Converter mit einer linearen Kennlinie

der ADC-Kanäle als Funktion des Eingangssignales müßte zur Abdeckung dieses Bereiches eine entsprechende Anzahl von 10^5 Kanälen besitzen. Dies leistet ein 17-Bit-ADC mit seinen $2^{17} = 131072$ Kanälen. Schnelle, kommerziell erhältliche Analog-Digital-Converter haben maximal 12 Bits, was 4096 Kanälen entspricht. Aus diesem Grund wird der ganze dynamische Bereich in zwei Teilbereiche eingeteilt, die beide durch 12-Bit-ADCs verarbeitet werden können.

Ein Bereich deckt die Energien zwischen 5 MeV und 20 GeV mit einer Kanalbreite von 5 MeV ab, was zu 4000 Kanälen führt. Der zweite Bereich umfaßt den ganzen Energiebereich bis 400 GeV, wobei jedoch die Kanalbreite auf etwa 100 MeV vergrößert wird. Damit entspricht auch dieser Bereich 4000 Kanälen. Die Aufteilung in zwei Bereiche geschieht in folgender Weise: Der von den Photomultipliern erzeugte Stromimpuls wird über zwei verschiedene Präzisionswiderstände auf zwei Signalumformer geführt, die aus den Ladungsimpulsen gedehnte Spannungssignale erzeugen. Durch diese Aufteilung des Stromes erhält man zwei Kanäle mit unterschiedlich abgeschwächten Signalen. Die beiden Kanäle werden mit High-Gain-Kanal und Low-Gain-Kanal bezeichnet. Der High-Gain-Kanal, mit der kleinen Abschwächung, wird zur Analyse der Signale bis 20 GeV genutzt und der Low-Gain-Kanal für den ganzen Energiebereich mit geringerer Auflösung. Durch die Aufteilung des gesamten dynamischen Bereiches in zwei Teilbereiche kommt es zur Verdopplung der vom ZEUS-Kalorimeter gelieferten Anzahl der Signale.

1.3.2 Rauschen

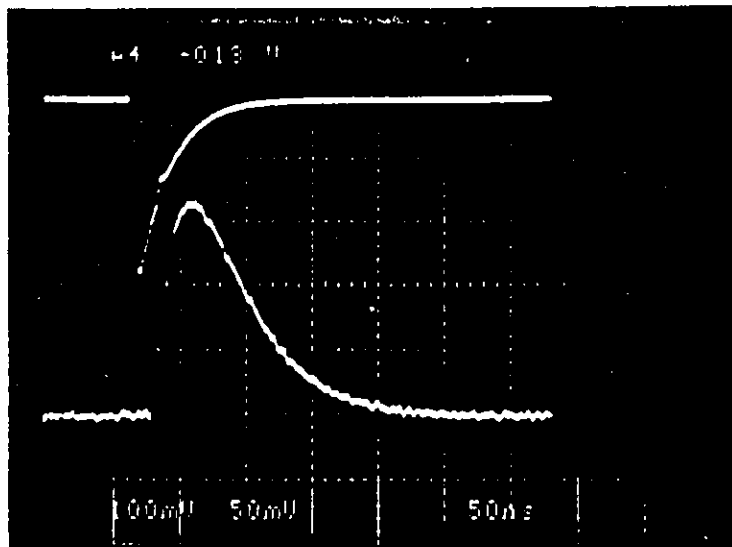
Der Rauschbeitrag der Ausselektronik soll möglichst klein gehalten werden. Ein Beitrag hierzu liegt in der Verwendung kurzer Kabellängen. Aus diesem Grund ist die analoge Datenverarbeitung unmittelbar hinter den Photomultipliern angebracht, während die Digitalelektronik (ADCs) über 60 m lange Kabel an die Analogelektronik angeschlossen ist. Wegen ihrer Lage im Detektor ist die analoge Datenverarbeitung ionisierender Strahlung und Neutronen ausgesetzt, die zu Strahlenschäden in der Elektronik führen.

1.3.3 Informationsgewinnung aus den Photomultiplier-Signalen

Die Signalbreite der von den Photomultipliern erzeugten Ladungsimpulse liegt sowohl für Hadronen als auch für Elektronen unterhalb von 60 ns. Die Ladung ist proportional zur deponierten Energie. Eine Signalverarbeitung ist bei derart kurzen 60 ns-Signalen mit einer Taktzeit von 96 ns nicht möglich. Aus diesem Grund werden die von den Photomultipliern gelieferten Impulse von einem Signalumformer auf einige hundert Nanosekunden gestreckt. Der Signalumformer besteht dabei aus vier aufeinander folgenden Differenziergliedern, denen jeweils ein Integrierglied folgt. Abb.1.11 zeigt das Ausgangssignal des Photomultipliers und die Formung dieses Signales durch die einzelnen Integrationsstufen des Signalumformers.

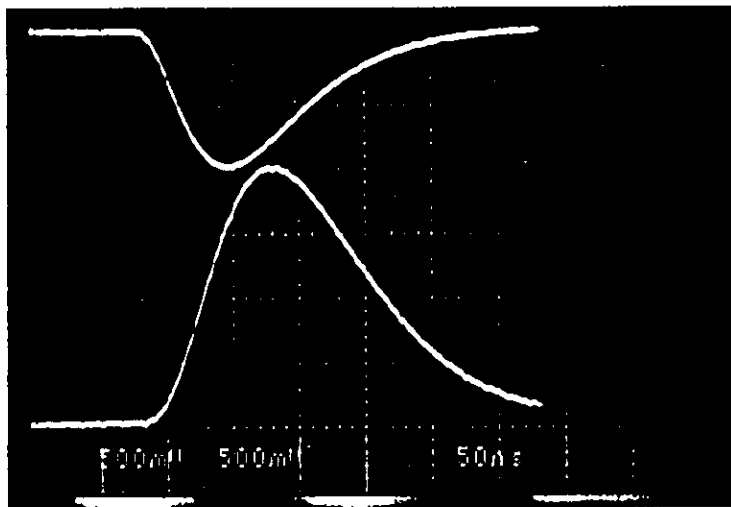
Neben der zeitlichen Streckung des Photomultiplier-Signales wird durch die Umformung erreicht, daß die maximale Höhe des geformten Signales der integrierten Ladung des Photomultiplier-Signales proportional ist.

Das Photomultiplier-Signal erscheint eine konstante Zeitspanne nach der Elektron-Proton-Kollision, wobei diese Zeitspanne von der an der Photoröhre anliegenden Hochspannung abhängt. Entsprechendes gilt daher auch für das Ausgangssignal der Signalumformer. Zur Bestimmung des Signalmaximums und des dazugehörigen Zeitpunktes, der mit einer Genauigkeit von 1 ns bestimmt werden soll, wird



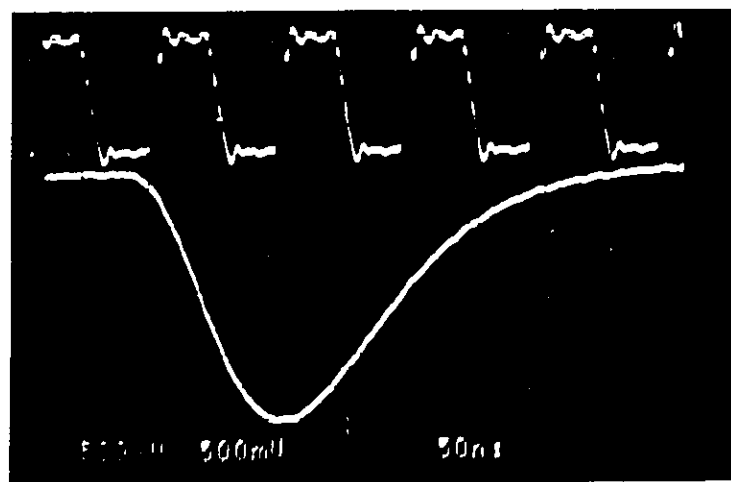
Ausgangssignal des
Photomultipliers

1. Integrationsstufe



2. Integrationsstufe

3. Integrationsstufe



Clock-Signal mit einer
Periode von 96 ns

Ausgangssignal nach der
4. Integrationsstufe

Abbildung 1.11: Modellierung des Photomultipliersignales durch den Signalumformer [HER7]

vom umgeformten Signal alle 96 ns ein Signalwert gespeichert. Diese Signalwerte werden digitalisiert und abgespeichert. Zu einem späteren Zeitpunkt kann aus ihnen die Lage des Signalmaximums mit einer Genauigkeit von 1 ns und die Signalhöhe rekonstruiert werden.

1.3.4 Das Trigger-System

Die Häufigkeit der durch Elektron-Proton-Wechselwirkungen verursachten Signale ist trotz der kurzen Zeitabstände von 96 ns, mit der Elektronen auf Protonen treffen, vergleichsweise gering. Die Rate der Reaktionsereignisse liegt bei einer Frequenz von 2 - 3 Hz. Im Gegensatz hierzu werden vom Detektor Untergrundsignale verschiedenster Herkunft mit einer Frequenz in der Größenordnung von 100 kHz detektiert. Es handelt sich dabei um Störungen durch die Synchrotronstrahlung, Wechselwirkungen der Protonen mit dem Restgas der Vakuumröhren der Ringanlage und auch durch kosmische Strahlung verursachte Energiedeposition im Kalorimeter.

Das Trigger-System ist der Teil des Detektors, der die Entscheidung trifft, ob es sich bei einem Ereignis um ein von einer Elektron-Proton-Wechselwirkung verursachtes Ereignis oder um ein Untergrundeignis handelt. Das englische Wort *Trigger* wird am besten mit *Auslöser* in die deutsche Sprache übersetzt, womit auch die Bezeichnung *Trigger-System* verständlich wird. Das Trigger-System gibt ein vom Detektor erzeugtes Signal zur Weiterverarbeitung frei.

Zu diesem Zweck ist das Trigger-System mit jedem Photomultiplier des Kalorimeters verbunden. Neben den Kalorimeterdaten werden auch Informationen von anderen Teilen des Detektors verwendet. Die für das Trigger-System notwendigen Daten werden mit einer 8-Bit-Genauigkeit von einem FADC (*Flash ADC*) bei einer Frequenz von 10.4 MHz digitalisiert. Ein FADC ist ein mit hoher Frequenz getaktetes ADC. Mit den Informationen der einzelnen Detektorkomponenten wird eine Analyse mit fest verdrahteten und programmierten Algorithmen durchgeführt, die eine Entscheidung über eine Signalfreigabe ergeben.

Das Trigger-System wird in drei Stufen eingeteilt, die mit First-, Second- und Third-Level-Trigger bezeichnet werden. Nach der ersten Stufe sind die Untergrundeignisse auf eine Rate von 1 kHz, nach der zweiten Stufe auf eine Rate von 100 Hz reduziert, und nach der letzten Stufe treten Ereignisse nur noch mit einer mittleren Frequenz von 3 - 5 Hz auf. Von der Ausleseelektronik werden nur die Ereignisse, die von der ersten Trigger-Stufe freigegeben werden, digitalisiert. Abgespeichert werden schließlich nur die Signale, die von der dritten Trigger-Stufe als positiv erkannt werden. Die hierfür benötigte Zeit liegt bei 1000 μ s. Die erste Trigger-Entscheidung benötigt 4.6 μ s, was 48 Taktzyklen entspricht. Für diese Zeitspanne müssen die von den Photomultipliern gelieferten und von den Signalumformern erzeugten Signale zwischengespeichert werden. Damit kommen wir zu dem für die ZEUS-Auslese verwendeten Speicherkonzept der analogen Signale.

1.3.5 Signalspeicherung im Pipeline-Chip

Das von den Signalumformern gelieferte Signal hat eine Signallänge von 400 ns. Zur Rekonstruktion dieser Signale ist es ausreichend, alle 96 ns einen Wert dieses Signales zu speichern. Um eine klare Unterscheidung zwischen dem Gesamtsignal und den von diesem Signal entnommenen Werten zu erhalten, werden die einzelnen Signalwerte mit Signalpunkten bezeichnet, während für das ganze Signal weiterhin einfach der Begriff Signal verwendet wird.

Neben der Datennahme müssen diese Signalpunkte für 4.6 μ s gespeichert werden. Beides leistet der für die Auslese entwickelte Speicher-Chip, der als *Pipeline* bezeichnet wird. Der Name dieser integrierten

Schaltung deutet auf die Funktionsweise hin. Die zuerst von der Pipeline aufgenommenen Signalpunkte werden auch zuerst ausgegeben.

Es gibt mehrere Möglichkeiten einen Analogspeicher zu realisieren. Alle Schaltstrukturen, mit Ausnahme der CCD-Technik ('charge-coupled-devices'), arbeiten nach dem gleichen Prinzip. Eine Signalspannung wird kurzzeitig an einen Speicherkondensator angelegt, auf dem eine Ladung

$$Q_{\text{Speicher}} = C_{\text{Speicher}} \cdot V_{\text{Signal}}$$

gespeichert wird. Diese Ladung kann zu einem späteren Zeitpunkt von einem Integrationsverstärker ausgelesen werden kann. Bei der Switched Capacitor Technologie wird jeder Speicherkondensator durch einen Schalter selektiert. Speicherkondensator und Schalter bilden zusammen eine Speicherzelle. In Abb.1.12 wird einer von vier Speicherkanälen des Pipeline-Chips dargestellt. Es existieren zwei Schaltzustände. Dies sind der Write- und der Read-Zustand. Die mit WR und RD bezeichneten Schalter sind Read/Write-Schalter, die je nach Schaltzustand geöffnet oder geschlossen sind. Die mit WR bezeichneten Schalter sind im Write-Zustand geschlossen und im Read-Zustand geöffnet. Entsprechend sind die RD-Schalter im Read-Zustand geschlossen und im Write-Zustand geöffnet.

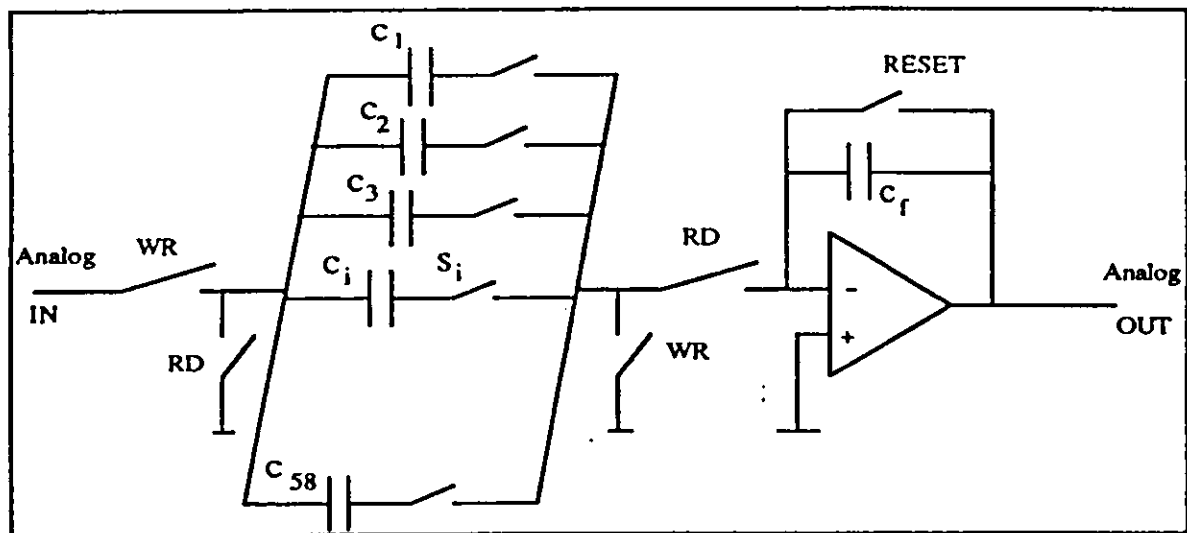


Abbildung 1.12: Schema eines analogen Speicherkanales [HER7]

Das am Eingang anliegende Signal wird alle 96 ns über den Schalter S_i auf einem C_i -Kondensator abgespeichert. Beginnend mit dem ersten Speicherkondensator wird mit der Taktzeit von 96 ns der jeweils folgende S_i -Schalter geschlossen. Die übrigen 57 S_i -Schalter sind dabei geöffnet. Nach 5.6 μ s sind die 58 Speicherzellen beschrieben und werden bei der ersten Zelle beginnend wieder überschrieben, sofern von der ersten Trigger-Stufe keine positive Entscheidung vorliegt, die die Einlese anhält und die Pipeline in den Read-Zustand versetzt.

Im Read-Zustand werden die Speicherzellen seriell ausgelesen, wobei die selektierte Zelle mit dem

Eingang des Ausleseverstärkers, der auf virtueller Masse liegt, verbunden wird. Bei einem hochohmigen Eingang und hoher Verstärkung des Operationsverstärkers wird die auf dem Speicherkondensator befindliche Ladung auf den Rückkopplungskondensator umgeladen. Das Ausgangssignal ergibt sich aus dem Verhältnis der Kapazitäten des Speicherkondensators und des Rückkopplungskondensator.

$$V_{out} = \frac{Q_{Speicher}}{C_f}$$

$$V_{out} = \frac{C_{Speicher}}{C_f} \cdot V_{in}$$

Der Umladevorgang benötigt etwa 500 ns. Die gleiche Zeitspanne wird zum Entladen des Rückkopplungskondensators über den geschlossenen *Reset*-Schalter benötigt. Nach jedem Auslesevorgang einer Speicherstelle wird der *Reset*-Schalter geschlossen, um den Ausleseverstärker in seinen Anfangszustand zurückzusetzen. Die Auslese einer Speicherstelle dauert daher 1000 ns. Diese Zeitspanne begrenzt die Auslesefrequenz auf 1 MHz, die um einen Faktor 10 niedriger ausfällt als die Schreibfrequenz mit 10.4 MHz.

Ein Vorteil der hier vorgestellten Schaltstruktur liegt darin, daß alle Speicherzellen eines Kanales von einem Integrationsverstärker ausgelesen werden, womit dieser relativ anspruchsvoll ausgelegt werden kann.

1.3.6 Zwischenspeicherung im Buffer/Multiplexer-Chip

Wenn das in einem Pipeline-Kanal gespeicherte Signal durch eine positive Triggerentscheidung zur Digitalisierung freigegeben wird, wird das Einlesen weiterer Signale in die Pipeline gestoppt, wodurch es zu einer Totzeit der Ausleseelektronik kommt. Die verwendeten 12-Bit ADCs benötigen zur Digitalisierung eines Spannungswertes 1 μ s. Für eine möglichst effektive Ausnutzung des Detektors muß die Totzeit minimiert werden.

Zur Rekonstruktion des Signales, der Basislinie vor dem Signal, sowie zur Erkennung von vorlaufenden Signalen werden maximal nur 8 der 58 gespeicherten Signalwerte benötigt. Die Auslesezeit eines Kanales kann daher mit 8 μ s als kurz angesehen werden. Dies gilt jedoch nur, wenn jedem Pipeline-Kanal ein ADC folgt. Bei der sehr hohen Anzahl von Kanälen ist dies aus Kostengründen nicht zu realisieren. Man entschied sich dafür, daß je 12 Pipeline-Kanäle von einem ADC ausgelesen werden, womit die Totzeit bei 100 μ s liegt. Bei zwei aufeinander folgenden Ereignissen mit einem zeitlichen Abstand unterhalb von 100 μ s kann das zweite Signal nicht verarbeitet werden.

Auf einem Pipeline-Chip befinden sich vier Kanäle. Je drei Chips sollen von einem ADC ausgelesen werden. Die 12 Ausgänge dieser Kanäle müssen mit dem Eingang eines ADCs verbunden werden. Diese Funktion übernimmt eine Komponente, die mit *Multiplexer* bezeichnet wird. Die Verringerung der Totzeit zwischen zwei aufeinander folgenden Signalen wird durch einen für die ZEUS-Auslese entwickelten zweiten Speicherbaustein, der auch den Multiplexer enthält, geleistet. Es handelt sich hier um den bereits erwähnten *Buffer/Multiplexer*, der auch kürzer als *Buffer* bezeichnet wird. Die deutsche Bezeichnung des *Buffers* ist *Puffer-Speicher*, wobei diese Bezeichnung der Funktionsweise entgegenkommt, die in einem Zwischenspeichern der Signale besteht, bevor diese über den Multiplexer zum ADC geleitet werden. Der Buffer besitzt 12 Kanäle, die im Prinzip baugleich zu den Kanälen der Pipeline sind, die jedoch nur eine Tiefe von 8 Speicherkondensatoren besitzen. Je drei Pipeline-Chips

steuern einen Buffer/Multiplexer an. Nach der Trigger-Freigabe werden die 8 Meßpunkte umfassenden Signale der Pipeline-Kanäle parallel in die 12 Speicherkanäle des Buffers eingelesen. Dieser Vorgang liegt im Bereich $8 \mu\text{s}$. Danach können die Pipeline-Chips wieder neu beschrieben werden, womit die Totzeit zwischen zwei Signalen erheblich reduziert ist.

Nach der Übergabe der Signale an den Buffer werden die 12 Buffer-Kanäle innerhalb von $100 \mu\text{s}$ seriell ausgelesen und über Twisted-Pair-Kabel zu dem in 60 m entfernten ADC geleitet. Die digitale Ausleseelektronik befindet sich in einem dreistöckigen Meßgebäude, Rucksack genannt, neben dem ZEUS-Detektor der durch eine zusätzliche Betonwand zwischen dem Detektor und dem Rucksack gegen Strahlung geschützt, da die Abschirmung des Kalorimeters allein nicht ausreicht.

Neben den 12 Speicherkanälen besitzt der Buffer/Multiplexer-Chip 12 weitere Multiplexer-Eingänge. Über diese Eingänge werden für das Kalorimeter wichtige Meßwerte zu den ADCs geführt. Ein Beispiel derartiger Signale ist das mit einer Integrationszeit von 20 ms integrierte Signal, das von der natürlichen Radioaktivität des abgereicherten Urans herrührt und über einen Strom-Spannungs-Wandler mit Glättung zur Kalibrierung des Kalorimeters verwendet wird. In Abb.1.13 ist der analoge Teil der Datenauslese skizziert, welcher direkt hinter den Photomultipliern angebracht ist.

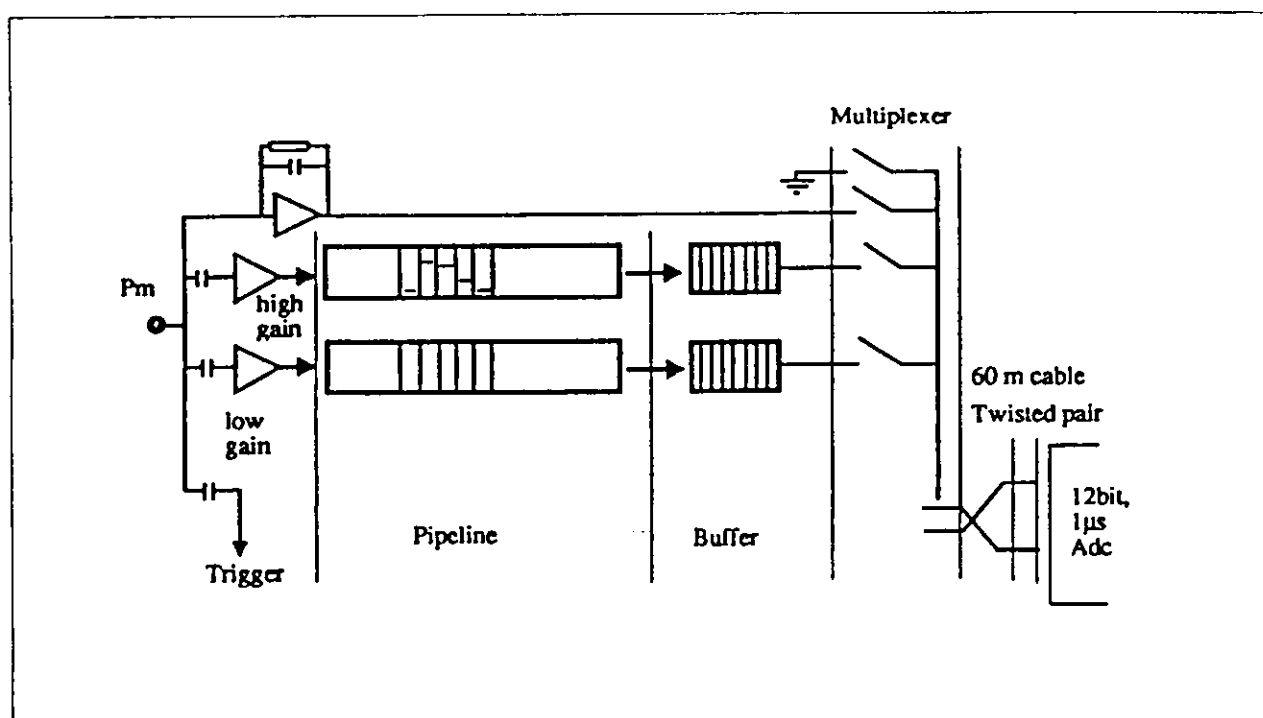


Abbildung 1.13: Schema der analogen Ausleseelektronik [HER7]

1.3.7 Unterschiede zwischen den Pipeline- und Bufferkanälen

Prinzipiell sind die Speicherkanäle der Pipeline und des Buffer/Multiplexers gleichartig aufgebaut, wenn man von der unterschiedlichen Tiefe von 58 und 8 Speicherzellen absieht. Die Kapazität der in der Pipeline verwendeten Kondensatoren beträgt $C = 1 \text{ pF}$, während im Buffer Kondensatoren mit $C = 2 \text{ pF}$ verwendet werden. Ein im Hinblick auf die zu untersuchende Strahlenempfindlichkeit der Ausleseverstärker wichtiger Unterschied besteht in der Ausführung der Read/Write-Schalter. Bei der

Pipeline werden große NMOS-Transistoren mit einem Gate-Verhältnis von $W/L = 200/3.5$ verwendet, während in dem Buffer *Transmissiongates* für diese Schalter gewählt wurden. Eine ausführliche Beschreibung der NMOS-Transistoren und der Transmission-Gates folgt in den späteren Kapiteln.

1.4 Die Strahlenbelastung der analogen Ausleseelektronik

Die hinter den Photomultipliern angeordnete Ausleseelektronik ist Strahlung durch unterschiedliche Quellen ausgesetzt. Zu nennen sind:

- Synchrotronstrahlung
- Wechselwirkungen des Protonenstrahles mit dem Restgas und den Wechselwirkungen im Strahlrohr
- die durch Hadronen in den Absorbern und im RCAL erzeugten Neutronen

Die Zentrale Spurenkammer und das Kalorimeter müssen sorgfältig gegen die durch den Elektronenstrahl erzeugte Synchrotronstrahlung geschützt werden. Zu diesem Zweck ist ein System aus Kollimatoren und Absorberplatten am Strahlrohr angebracht, die die Strahlenbelastung am Ort der Ausleseelektronik auf eine Belastung unterhalb von 1 krad/Jahr reduzieren.

Wechselwirkungen der Protonen mit dem Restgas und der Wechselwirkungen im Strahlrohr erzeugen hadronische und elektromagnetische Schauer. Die aus diesen Prozessen hervorgehenden Hadronen erzeugen in dem letzten vor dem Wechselwirkungspunkt angebrachten Kollimator Neutronen mit einer Rate von 10^8 n/s. Ein weiterer Neutronenbeitrag von $3 \cdot 10^9$ n/s entsteht durch hadronische Wechselwirkungen im RCAL. Die mittlere Neutronenenergie liegt bei ≈ 1 MeV und führt zu einer Strahlendosis von etwa 5-10 krad/Jahr.

Hochenergetische Hadronen und Myonen mit $E > 20$ MeV, die aus den primären Protonenwechselwirkungen resultieren, führen zu einer vernachlässigbaren Rate von < 10 rad/Jahr. Weiterhin entstehen bei diesen primären Protonenstößen niederenergetische Hadronen und Neutronen. Der Beitrag dieser Neutronen ist mit 60 rad/Jahr ebenfalls gering. Eine höhere Rate von 500 rad/Jahr liefern die niederenergetischen Hadronen.

Zusammenfassend wird eine Strahlendosis von ≈ 1 krad/Jahr durch ionisierende Strahlung und 5-10 krad/Jahr durch Neutronen erwartet. Die Abschätzungen sind dem ZEUS-Report [ZEUS] entnommen und beziehen sich auf stabile Arbeitsbedingungen. Da diese nicht immer gewährleistet werden, sind höhere Strahlendosen nicht ausgeschlossen. Die in einem Jahr Laufzeit erwartete Strahlendosis von 5-10 krad sollte daher bei den Strahlenuntersuchungen der Ausleseelektronik um einen Faktor 10 übertroffen werden.

Kapitel 2

Feldeffekttransistoren

Transistoren lassen sich in zwei funktionelle Klassen einteilen, in die der stromgesteuerten Bipolartransistoren und in die der spannungsgesteuerten unipolaren Feldeffekttransistoren. Während bei Bipolartransistoren ein kleiner Basis-Emitterstrom einen um das hundertfache größeren Kollektor-Emitterstrom steuert, wird die Steuerung bei Feldeffekttransistoren leistungslos von einem angelegten elektrischen Feld übernommen. Betrachtet man den Schnitt durch einen FET (Feldeffekttransistor) mit isolierter Steuerelektrode in Abb. 2.1, so sind kontaktierte Source- und Drainregionen sowie die vom Halbleiter isolierte Gate-Elektrode zu erkennen. Als Substrat wird gewöhnlich n- oder p-dotiertes Silizium verwendet. Ein die hochdotierten Source- und Draingebiete verbindender Leitungskanal wird durch die anliegende Gatespannung kontrolliert. Auf die Frage, unter welchen Bedingungen es zu einer Kanalbildung kommt, und wie dessen Leitfähigkeit durch ein angelegtes Feld zwischen Gate-Elektrode und dem Halbleitersubstrat beeinflusst wird, soll in diesem Kapitel ausführlich eingegangen werden. Bei einem p-Substrat verwendet man n-dotierte Source- und Drainregionen, womit es sich bei den Ladungsträgern um Elektronen handelt. Es liegt n-Leitung vor. Entsprechend liegt bei Verwendung von n-Substrat p-Leitung vor. Demzufolge wird zwischen NMOS-, für n-Leitung, und PMOS-Transistoren, für p-Leitung, unterschieden. Während bei Bipolartransistoren Majoritäts- und Minoritätsträger am Stromfluß beteiligt sind, wird dieser bei Feldeffekttransistoren nur von einem Ladungstyp getragen.

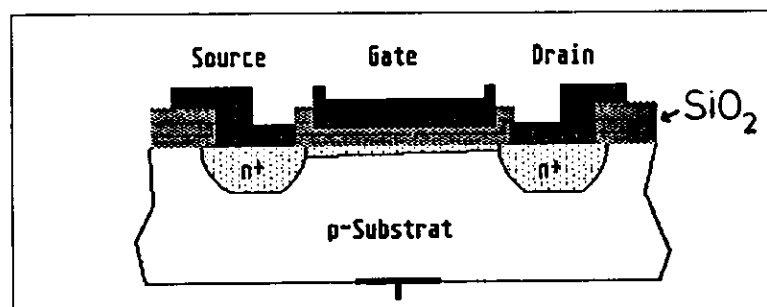


Abbildung 2.1: Schnitt durch einen MOS-Transistor

Sieht man von den Source- und Draingebieten ab, verbleibt ein MOS-Kondensator, auf dessen Eigenschaften der FET im wesentlichen ruht. MOS steht hierbei für *Metal Oxide Semiconductor* und gibt die Schichtenfolge der Materialien an. Als Gatemetall wird Aluminium oder hochdotiertes Polysilizium verwendet. Zur Isolierung der Gate-Elektroden werden arteigene Oxyde des Substrates gewählt. Alle im Rahmen dieser Arbeit untersuchten Halbleiterstrukturen sind auf Siliziumsubstrat mit aufgewachsenem Siliziumdioxid als Isolationsmaterial aufgebaut. Die physikalischen Phänomene, welche

den Zustand und die Funktionsweise eines FET's als auch eines MOS-Kondensators bestimmen sind, Grenzflächenphänomene, die ein räumlich abgegrenztes Halbleitergebiet unterhalb der Gate-Elektrode betreffen. Zu ihrer Beschreibung wird zunächst der MOS-Kondensator diskutiert.

2.1 Der MOS-Kondensator

Bei einem MOS-Kondensator werden in Abhängigkeit von der angelegten Gatespannung U_{Gate} fünf Betriebszustände (Tab.2.1) unterschieden, die am Beispiel eines MOS-Kondensators mit p-Substrat erläutert werden. Die Gatespannung ist die Potentialdifferenz zwischen der Gate-Elektrode und dem Inneren des Substrates. $U_{Gate} = \varphi_{Gate} - \varphi_{Sub}$. Es existieren folgende Zustände:

	n-Substrat	p-Substrat
Thermodynamisches Gleichgewicht	$U_{Gate} = 0$	$U_{Gate} = 0$
Flachbandzustand	$U_{Gate} = U_{Fb}$	$U_{Gate} = U_{Fb}$
Akkumulation	$U_{Gate} < U_{Fb}$	$U_{Gate} > U_{Fb}$
Depletion	$U_{Gate} > U_{Fb}$	$U_{Gate} < U_{Fb}$
Inversion	$U_{Gate} > U_{Th}$	$U_{Gate} < U_{Th}$

Tabelle 2.1: Die fünf Zustände eines MOS-Transistors

Die Bedeutung der Flachbandspannung U_{Fb} und der Schwellenspannung U_{Th} wird aus dem folgenden ersichtlich. Es sei jedoch vorweggenommen, daß die Flachbandspannung sowohl für p- als auch für n-dotiertes Substrat negativ ist. Am Beispiel eines Kondensators mit p-Substrat und n-leitendem Kanal werden die Betriebszustände erläutert. Die Zustände eines Metall- SiO_2 -Halbleitersubstrat-Überganges lassen sich am einfachsten mit Hilfe des Bänderdiagrammes darstellen. In den Bänderdiagrammen eines Festkörpers nimmt das elektrostatische Potential in Richtung der negativen y-Achse zu, während die potentielle Energie der Elektronen positiv nach oben hin zunehmend aufgetragen wird.

Thermodynamisches Gleichgewicht

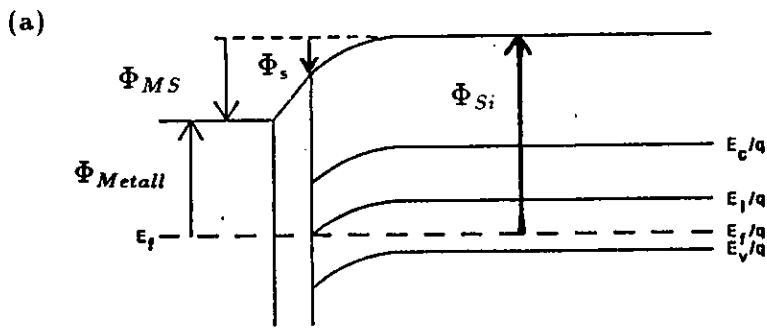
Das thermodynamische Gleichgewicht wird durch die Gleichheit der Fermienergie F im ganzen System charakterisiert. Werden die Austrittspotentiale für Metall Φ_{Metall} und Halbleitersubstrat Φ_{Si} gleich groß angenommen, was in in der Regel nicht zutrifft, existiert keine Bandverbiegung, und es herrscht Ladungsneutralität im ganzen Substrat. In Abb. 2.2. a wird der realistischere Fall mit unterschiedlichen Austrittspotentialen gezeigt. Für Aluminiumelektroden und Si-Substrat gilt stets $\Phi_{Metall} < \Phi_{Si}$ und $\Phi_{MS} := \Phi_{Metall} - \Phi_{Si} < 0$. Dies gilt sowohl für p- als auch für n-Substrat. Jedoch ist der Wert von Φ_{MS} bei Verwendung von p-Substrat negativer als bei n-Substrat, da die Fermienergie im ersten Fall zur Valenzbandkante und im zweiten zur Leitungsbandkante verschoben sind. Typische Werte, die noch von der Stärke der Dotierung abhängen, sind:

$$\text{p-Substrat:} \quad \Phi_{MS} \approx -0.9 \text{ V}$$

$$\text{n-Substrat:} \quad \Phi_{MS} \approx -0.4 \text{ V}$$

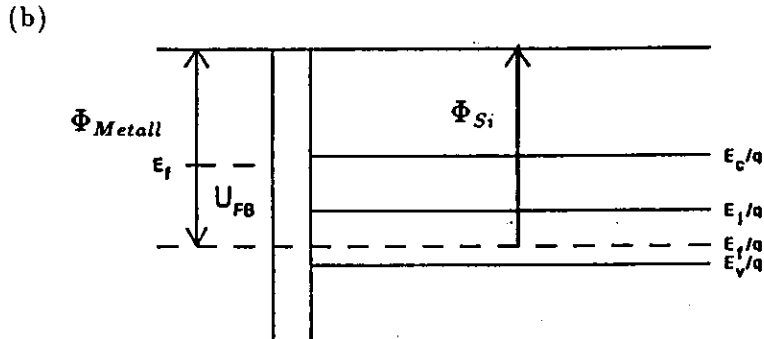
Der Unterschied der Fermienergie wird durch eine Bandverbiegung an der Substratgrenze zum SiO_2 ausgeglichen. Nach Erreichen des thermodynamischen Gleichgewichtes hat sich die in Abb. 2.2.a zu sehende Bandverbiegung Φ_{MS} gebildet. Anschaulich resultiert die Bandverbiegung aus der Abnahme der Elektronen auf der Metallelektrode, wodurch eine negative Raumladungszone an der Substratgrenze im Silizium influenziert wird. Bei den negativen Raumladungen handelt es sich um nicht kompensierte Akzeptoren. Diese können bei Zimmertemperatur als ionisiert angenommen werden, da

Abb. 2.2 Bänderdiagramme der fünf Zustände eines MOS-Kondensators

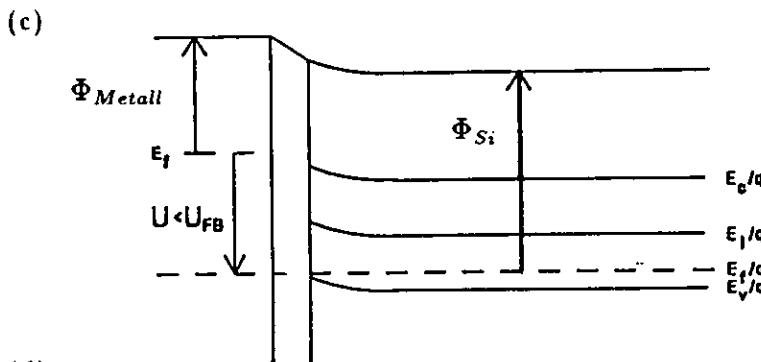


Thermodynamisches Gleichgewicht

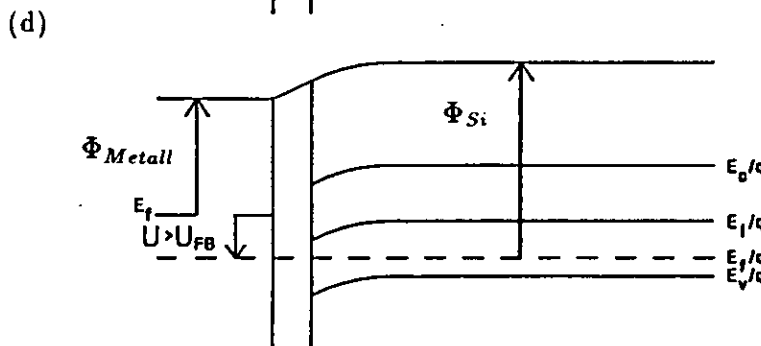
$\Phi_{MS} = \Phi_{Metall} - \Phi_{Si}$
 Φ_s : Bandverbiegung an der Substratgrenze
 E_c : Leitungsbandkante
 E_f : Fermienergie
 E_v : Valenzbandkante
 E_i : Fermienergie bei Eigenleitung



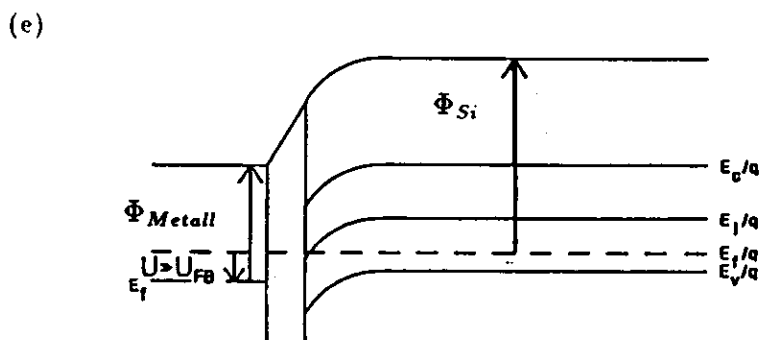
Flachbandzustand



Akkumulation



Depletion



Inversion

Metall SiO₂ p-Substrat

der Bereich der Störstellenerschöpfung für Silizium bei etwa 100 K einsetzt. Die Dicke x_d der Raumladungszone erstreckt sich um so weiter in das Substrat hinein je größer Φ_{MS} ist. Die funktionelle Abhängigkeit der Schichtdicke x_d von der Substratdotierung sowie von der Bandverbiegung ist im Anhang unter A2 zu finden.

Flachbandzustand

Der Flachbandzustand ist der Zustand, bei dem die Bandverbiegung Φ_{MS} durch eine Gatespannung $U_{Gate} = U_{Fb}$ aufgehoben wird (Abb. 2.2.b). Um die Substratniveaus relativ zu den Niveaus des Metalles abzusenken, wird die negative Flachbandspannung $U_{Fb} = \Phi_{MS}$ an die Gate-Elektrode angelegt.

Akkumulation

Für Gatespannungen $U_{Gate} < U_{Fb}$, die negativer als die Flachbandspannung sind, setzt eine Anreicherung von Löchern ein, um die zusätzlichen negativen Ladungen auf der Metallelektrode zu kompensieren. Diese Erhöhung der Konzentration von Majoritätsträgern an der Grenzfläche wird Akkumulation genannt. Bei der Akkumulation bildet sich keine Raumladungszone, da die beweglichen Majoritätsträger auf eine sehr dünne Randschicht begrenzt bleiben.

Depletion

Für $U_{Gate} > U_{Fb}$ kommt es zu einer Abnahme der Löcherkonzentration, und es bildet sich die bereits erwähnte Raumladungszone. Bei der Beschreibung des thermodynamischen Gleichgewichtes zeigte sich bereits, daß es auch ohne angelegte Spannung zur Depletion kommt, verursacht durch die negative Differenz der Austrittspotentiale $\Phi_{MS} = \Phi_{Metall} - \Phi_{Si}$. Mit zunehmend positiver werdender Gatespannung wächst die Depletion und damit die Raumladungszone, bis es zur Inversion kommt.

Inversion

Die rein phänomenologischen Betrachtungen der Grenzflächenzustände lassen sich auch quantitativ beschreiben. Dazu wird eine einfache Beziehung verwendet, die das Verhältnis der Majoritätsträger zur Eigenleitungsdichte n_i angibt. Die Herleitung der Beziehung (1) findet sich im Anhang unter A1.

$$(1.1) \quad n = n_i e^{\frac{F - E_i}{kT}}$$

$$(1.2) \quad p = n_i e^{\frac{E_i - F}{kT}}$$

F bezeichnet die Fermienergie des Substrates. Gleichung (1.1) gilt für n-dotierte und Gl. (1.2) für p-dotierte Siliziumsubstrate. Dem Beispiel mit p-dotiertem Substrat folgend wird Gl. (1.2) zur Darstellung des Grenzflächenzustandes der Inversion verwendet.

Im Flachbandzustand ist die Differenz $E_i - F$ positiv und im ganzen Substrat gleich groß. Es herrscht p-Leitung. In der Akkumulation entfernt sich E_i von F in der Nähe der Grenzschicht. Die Exponentialfunktion und mit ihr die Löcherkonzentration wachsen an. Entgegengesetzt hierzu nähert sich bei negativer Bandverbiegungen E_i dem Fermi-niveau, und die Löcherkonzentration sinkt, wodurch es zur Bildung der Raumladungszone kommt. Wenn die Bandverbiegung so große Werte annimmt, daß $E_i = F$ gilt, sind die Löcher und die Elektronenkonzentration an der Grenzfläche gleich. Bei weiter zunehmender Bandverbiegung sinkt E_i unter F , und n-Leitung überwiegt. Der Ladungstyp ist invertiert. Dieser Zustand wird als schwache Inversion bezeichnet und beginnt bei einer Bandverbiegung von $|\Phi_s| = (E_i - F)/e$. Der Abstand zwischen E_i und F im Inneren des Substrates wird mit Φ_F bezeichnet und ist wie folgt definiert: $\Phi_F := (E_i - F)/e$. Für $|\Phi_s| > |\Phi_F|$ ist der Leitungstyp an der Grenzschicht invertiert.

Die Gatespannung U_{Gate} , die eine Bandverbiegung von $|\Phi_s| = 2|\Phi_F|$ bewirkt, wird Schwellenspannung U_{Th} genannt und bezeichnet das Ende der schwachen Inversion und den Beginn der starken Inversion. Eine Bandverbiegung von $|\Phi_s| = -2|\Phi_F|$ entspricht einem so starken Anstieg der Inversion, daß die Löcherkonzentration unterhalb des Gates gleich der Elektronenkonzentration im Inneren des Substrates geworden ist. Für Spannungen $U_{Gate} > U_{Th}$ dehnt sich die Raumladungszone nicht weiter aus, sondern es werden Elektron/Loch-Paare generiert, wobei die Löcher ins Innere des Substrates abwandern, während die Elektronen direkt an der Grenzschicht des Si/SiO₂-Überganges einen weiteren Anstieg des elektrischen Feldes innerhalb der Raumladungszone verhindern. Unterhalb der Gate-Elektrode befindet sich somit ein Ladungskanal beweglicher Elektronen und eine sehr viel größere Raumladungszone, welche durch die unbeweglichen Akzeptoren gebildet wird. Gatespannungen oberhalb der Schwellenspannung erhöhen nur die Ladungsträgerdichte, die proportional zur Leitfähigkeit ist.

Die Schwellenspannung

Die Schwellenspannung kennzeichnet den Beginn der starken Inversion. Sie ist ein wichtiger Parameter der Kennlinien eines FET's, wie in Kapitel 2.2 gezeigt wird. Es existiert eine empfindliche Abhängigkeit der Schwellenspannung von Ladungsansammlungen. Dabei kann es sich um Dotierungsatome im Substrat als auch um ionisierte Verunreinigungen und Ladungszustände im Gateoxyd handeln. Eine Wirkung ionisierender Strahlung besteht nun gerade in der Freisetzung von Ladungen, womit die Schwellenspannung zu einem Indikator für strahlungsverursachte Strukturveränderungen wird. Daß sich Strahlungsschäden auf Prozesse im Gateoxyd beschränken, wird im Kap. 3 erläutert. In Abhängigkeit von technologischen Parametern und der Art der Bestrahlung kommt es zur Verschiebung der Schwellenspannung, die bis zur Unbrauchbarkeit eines FET's führen kann.

Gesucht wird die funktionelle Abhängigkeit der Schwellenspannung von der Dotierungsdichte n_{dot} , der Dicke des Gateoxydes t_{ox} , der Differenz der Austrittspotentiale Φ_{MS} und anderer Größen. Die Schwellenspannung setzt sich zunächst aus drei Termen zusammen. Diese sind die Flachbandspannung, die Potentialdifferenz $2\Phi_F$, die zur Bandverschiebung der starken Inversion führt, und der Spannungsabfall U_{ox} über dem Gateoxyd.

$$U_{Th} = \Phi_{MS} + U_{ox} + 2\Phi_F$$

Der Spannungsabfall U_{ox} ergibt sich aus der Raumladung pro Flächeneinheit Q_r und der Flächenkapazität C_{ox} des Oxydes.

$$U_{Th} = \Phi_{MS} - \frac{Q_r}{C_{ox}} + 2\Phi_F$$

Neben den Raumladungen existieren in der SiO₂/Si-Grenzschicht positive Ladungen durch nicht abgesättigte Silizium-Bindungen. Die Konzentration dieser Oxydladungen hängt in komplizierter Weise von den Produktionsbedingungen bei der Herstellung ab. So ist die Ladungsdichte bei einer <111>-Orientierung des Siliziumsubstrates um einen Faktor zehn höher als bei <100>-Orientierung. Unter Berücksichtigung dieser stets positiven Ladungen lautet die Formel zur Berechnung der Schwellenspannung:

$$(2) \quad U_{Th} = \Phi_{MS} - \frac{Q_{ox} + Q_r}{C_{ox}} + 2\Phi_F$$

Q_{ox} ist die effektive Flächenladung, die man sich direkt an der Grenzschicht zu denken hat. Diese

Annahme ist eine recht gute Annäherung der tatsächlichen Ladungsverteilung im Oxyd. Die positiven Oxydladungen befinden sich innerhalb einer Schicht von nur $5 \cdot 10 \text{ \AA}$ Dicke direkt an der Grenzschicht. Im Vergleich hierzu sei die typische Gateoxyddicke von ca. 500 \AA genannt. Die Oxydladungen werden experimentell ermittelt, und mit $C_{ox} = \frac{\epsilon_0 \epsilon_{SiO_2}}{t_{ox}}$ bleibt noch Q_r als unbekannte Größe im zweiten Summanden zu bestimmen. Unter der Annahme, daß das Substrat homogen dotiert ist, die Konzentration der dotierten Akzeptoratome n_A die Majoritätsträgerdichte in der Raumladungszone bei weitem übertrifft, so daß $\rho(x) = -en_A$ gilt, und ein abrupter Übergang zwischen der Raumladungszone und dem Substrat existiert, läßt sich die Tiefe x_d dieser Zone, auch Depletion-Tiefe genannt, herleiten. Im Anhang unter A2 findet man die Herleitung der Formel:

$$x_d = \sqrt{\frac{2\epsilon_0 \epsilon_{SiO_2} |2\Phi_F|}{en_A}}$$

Eingesetzt in $Q_r = -en_A x_d$ ergibt sich damit die Schwellenspannung, die wegen ihrer Bedeutung für p- als auch für n-Substrat angegeben werden soll, wobei die Akzeptordichte n_A durch die Donatordichte n_D ersetzt wird, und es zu bedenken gilt, daß Φ_F bei p-Substrat positiv und bei Verwendung von n-Substrat negativ ist.

$$(3.1) \quad p\text{-Substrat} \quad U_{Th} = \Phi_{MS} - \left(Q_{ox} - \sqrt{2\epsilon_0 \epsilon_{SiO_2} en_A |2\Phi_F|} \right) \frac{t_{ox}}{\epsilon_0 \epsilon_{SiO_2}} + 2\Phi_F$$

$$(3.2) \quad n\text{-Substrat} \quad U_{Th} = \Phi_{MS} - \left(Q_{ox} + \sqrt{2\epsilon_0 \epsilon_{SiO_2} en_D |2\Phi_F|} \right) \frac{t_{ox}}{\epsilon_0 \epsilon_{SiO_2}} + 2\Phi_F$$

Die unterschiedlichen Vorzeichen im zweiten Summanden der beiden Gleichungen führen zu einer Asymmetrie der Schwellenspannungen. Während sich die stets positiven Oxydladungen und die negativen Raumladungen im p-Substrat kompensieren, verstärkt Q_{ox} die Schwellenspannungsverschiebung durch die Raumladungen zu negativeren Werten im n-Substrat. Dazu sei das Beispiel der Tabelle 2.2 [WEI1] bei Verwendung von Al-Gate gegeben.

	PMOS	NMOS	NMOS
	111-Orientierung	111-Orientierung	100-Orientierung
$2\Phi_F$	-0.51V	0.56V	0.56V
Q_r/C_{ox}	-0.31V	0.51V	0.51V
Q_{ox}/C_{ox}	-2.37V	-2.37V	-0.24V
Φ_{MS}	-0.36V	-0.88V	-0.88V
U_{Th}	-3.55V	-2.15V	-0.05V

Tabelle 2.2: Schwellenspannung für p- und n-Kanal Transistoren

Es lassen sich zwei Typen von FET's unterscheiden. Zum einen der *Normally-Off* oder *Enhancement*-Typ, der bei $U_{Gate} = 0V$ keinen Leitungskanal besitzt, und der *Normally-On* oder *Depletion*-Typ, der bereits bei $U_{Gate} = 0V$ leitet. Für Logikschaltungen in CMOS-Technologie werden Normally-Off FETs benötigt, wobei die PMOS-Transistoren negative und die NMOS-Transistoren positive Schwellenspannungen besitzen müssen. Wie Tabelle 2.1 zeigt, läßt sich dies für NMOS-FETs auch bei $<100>$ -Orientierung des Substrates nicht ohne weiteres erreichen. Die Verschiebung der Schwellenspannung zu positiven Werten läßt sich auf zweierlei Arten verwirklichen. Zum einen durch Verwendung von hochdotiertem Polysilizium anstatt Aluminium als Gatematerial. Die Si-Gate-Technologie ermöglicht

durch ein geringeres Φ_{MS} positive Schwellenspannungen von einigen Zehnteln eines Volt. Eine zweite Technologie, die Ionenimplantation, wird dazu verwendet, die Dotierungskonzentration räumlich sehr begrenzt unterhalb des Gates zu erhöhen. Dadurch wird nach Gl.(3.1) die Schwellenspannung angehoben. Bei der Ionenimplantation werden Dotierungsatome, z.B. Borionen, mit Energien zwischen einigen keV und MeV in das Kristallgitter eingeschossen, wo sie auf Gitter- oder Zwischengitterplätzen zur Ruhe kommen. Bei einer anschließenden Ausheilung in einer mehreren hundert Grad heißen Gasatmosphäre werden die implantierten Ionen der Zwischengitterplätze auf Kristallplätzen in das Gitter eingebunden, womit sie elektrisch aktiv werden.

2.2 Der MOS-Transistor

Am Beispiel des MOS-Kondensators ist die Bildung eines leitenden Inversionskanals unterhalb der Gate-Elektrode diskutiert worden. Fügt man dem Kondensator eindiffundierte Drain- und Sourcegebiete hinzu, wie in Abb.2.1 dargestellt, so liegt ein MOS-Transistor oder auch Feldeffekttransistor vor. Durch die Steuerung der Inversionsladungen im Kanal wird die Leitfähigkeit zwischen der Source- und der Drainregion kontrolliert. Das Sourcegebiet ist die Quelle der Ladungsträger, die bei anliegender Drain-Source-Spannung U_d zur Drainregion wandern.

Der Substrateffekt

In diesem Abschnitt sollen die Kennlinien des FET's untersucht werden. Substrat, Drain und Source seien zunächst kurzgeschlossen. Bei unterschiedlicher Potentialbelegung wird stets Source als Bezugspotential angenommen. Da der widerstandsarme Inversionskanal bei abweichender Substratspannung weiterhin auf Sourcepotential liegt, ist die Gate-Source-Spannung die steuernde Größe der Kanalleitfähigkeit. Der durch unterschiedliche Vorspannung von Source und Drain verursachte Substrateffekt wirkt sich dahingehend aus, daß die durch Φ_F verursachte Bandverschiebung um die Substrat-Source-Spannung U_{BS} verstärkt wird. Das B im Index steht für *Bulk*, was ebenfalls eine gängige Bezeichnung des Substrates ist. Dies bewirkt eine Verbreiterung der Raumladungszone

$$x_d = \sqrt{\frac{2\epsilon_o\epsilon_{SiO_2}|2\Phi_F + U_{BS}|}{en_A}}$$

und damit der Raumladung $Q_b = -en_x x_d$, welche nach Gl. (2) eine Schwellenspannungsänderung bewirkt, die als Substrateffekt bezeichnet wird.

$$Q_b = -\sqrt{2\epsilon_o\epsilon_{SiO_2}en_A|2\Phi_F + U_{BS}|}$$

$$U_{Th}(U_{BS}) - U_{Th}(0) = \sqrt{\frac{2\epsilon_o\epsilon_{SiO_2}en_A}{C_{ox}^2}} \left(\sqrt{|2\Phi_F + U_{BS}|} - \sqrt{|2\Phi_F|} \right)$$

Der Substrateffekt ist eine Möglichkeit zur Einstellung der Schwellenspannung, die jedoch nur bedingt anwendbar ist. In integrierten Schaltungen liegen alle Transistoren im gleichen Substrat. Die Source-Spannungen können jedoch durchaus verschieden sein. Die sich daraus ergebenden unterschiedlichen Substrateffekte schränken die Anwendung dieses Effektes zur Schwellenspannungseinstellung stark ein.

Kennlinien des FET's

Liegt eine Gatespannung an, die kleiner als die Schwellenspannung ist, dann stehen nur wenige Elektronen zum Ladungstransport zur Verfügung. Eine angelegte Drainspannung führt zu keinem Stromfluß. Wenn jedoch $U_{Gate} > U_{Th}$ gilt, kommt es zum Stromfluß in Abhängigkeit von der Drain- und Gate-spannung. Abb.2.3 zeigt I_d-U_d Kennlinien.

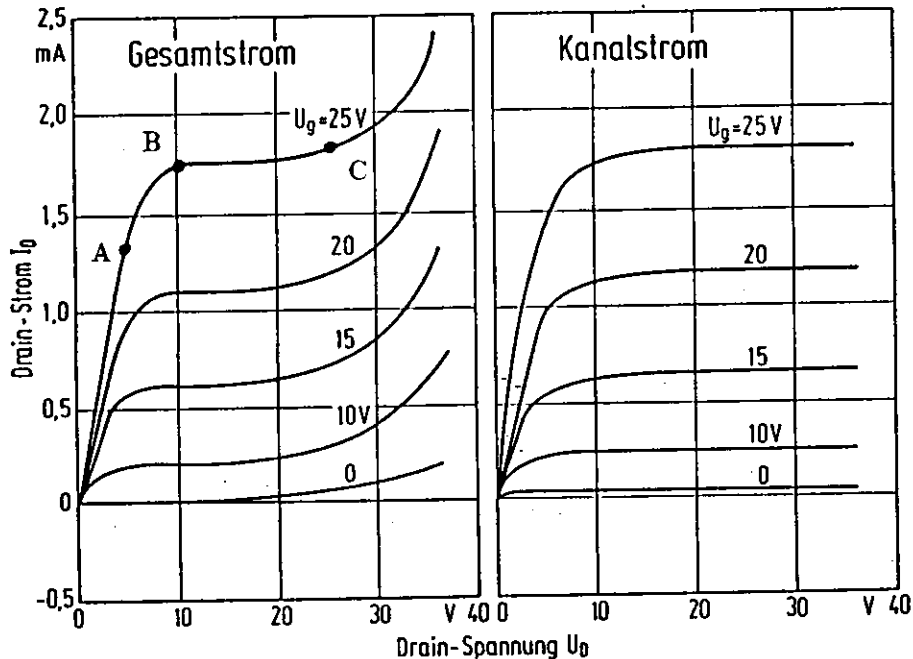


Abbildung 2.3: I_d-U_D -Kennlinien [WEI2]

Bei kleiner Drainspannung wirkt der Inversionskanal wie ein ohmscher Widerstand, und I_d steigt proportional zu U_d , was dem Bereich bis Punkt A entspricht. Mit zunehmender Drainspannung, die vorzeichengleich mit der Gatespannung ist, wirkt die Drainspannung der Gatespannung und damit der Ladungsinversion längs des Kanales entgegen. Die Leitfähigkeit nimmt ab, was in Abb.2.3 zur Abnahme der Steigung zwischen A und B führt. Schließlich erreicht die Drainspannung den Wert $U_{Dsat} = U_{Gate} - U_{Th}$. Es kommt zur Abschnürung des Kanales direkt an der Kanal-Draingrenze. Mit weiter steigender Drainspannung bewegt sich der Abschnürpunkt auf das Sourcegebiet zu und verkürzt die Kanallänge. Diese Abschnürung wird *Pinch-Off* genannt, und die Sättigungsspannung U_{Dsat} wird entsprechend als *Pinch-Off-Spannung* bezeichnet. Wie verhält sich nun der Strom oberhalb der *Pinch-Off-Spannung*? Der Spannungsabfall zwischen Source und Abschnürpunkt beträgt stets $U_{Dsat} = U_{Gate} - U_{Th}$. Bei vernachlässigbarer Kanalverkürzung ändert sich der Widerstand des Leitungskanals nicht, und der Strom bleibt für Spannungen oberhalb der *Pinch-Off-Spannung* konstant. Die Restspannung $U_d - U_{Dsat}$ fällt zwischen dem Abschnürpunkt und der Drainregion ab, was zu sehr hohen Feldern führen kann. Diese Situation entspricht dem waagerechten Kennlinienverlauf zwischen B und C.

Tatsächlich wird dieser waagerechte Verlauf nur bei FETs mit langen Leitungskanälen oberhalb von $10\mu m$ beobachtet. Die in integrierten Schaltungen eingesetzten Transistoren haben in der Regel sehr viel kürzere Kanallängen bis hinunter zu $2\mu m$. Bei diesen Transistoren ist die Kanallängenverkürzung im Sättigungsbereich nicht vernachlässigbar und bewirkt einen leichten Anstieg der Kennlinie zwischen B und C.

Oberhalb von C ist das Feld zwischen Abschnürpunkt und Draingebiet so groß, daß die stark beschleunigten Elektronen durch Stoßionisation die Elektronendichte vervielfachen, was zum starken Stromanstieg ab C führt. Der Wert, der C entspricht, wird als Drain-Durchbruchspannung bezeichnet.

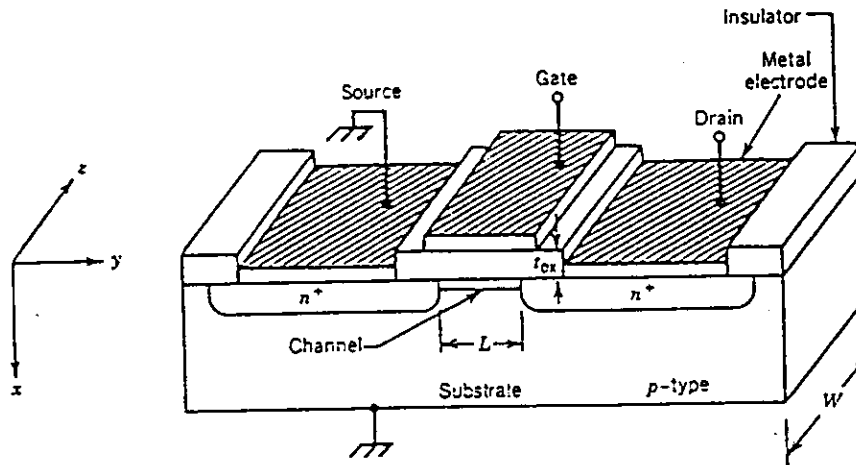


Abbildung 2.4: Schema eines MOS-Transistors [DRE3]

Die Abhängigkeit der I_d-U_d Kennlinie von dem Parameter U_{Gate} folgt aus dem Verlauf der I_d-U_{Gate} Kennlinie. Für deren Ableitung werde Abb.2.4 herangezogen. Die Stromdichte errechnet sich mit $J_x = J_z = 0$ und $J = J_y$ aus der folgenden Beziehung:

$$J = -e\mu n \mathcal{E}_y = e\mu n \frac{d\varphi}{dy},$$

wobei μ die Beweglichkeit der Ladungsträger, n die Elektronendichte, \mathcal{E}_y die y -Amplitude des elektrischen Feldes und φ das Oberflächenpotential im Kanal ist. Integration über die Kanaltiefe x_c und die Kanalbreite W ergibt den Strom.

$$I_d = \int_0^{x_c} \int_0^W J dz dx = W \int_0^{x_c} J dx$$

$$I_d = e\mu W \frac{d\varphi}{dy} \int_0^{x_c} n(x, y) dx$$

Mit der Flächenladung

$$Q(y) = -e \int_0^{x_c} n(x, y) dx$$

folgt für den Strom

$$I_d = -\mu W \frac{d\varphi}{dy} Q(y).$$

Diese Gleichung wird über die Kanallänge L integriert und es folgt:

$$\int_0^L I_d dy = -\mu W \int_0^L Q(y) \frac{d\varphi}{dy} dy = -\mu W \int_0^{U_d} Q(y) d\varphi$$

$$I_d = -\mu \frac{W}{L} \int_0^{U_d} Q(y) d\varphi$$

Oberhalb der Schwellenspannung werden nur Kanalladungen von der Gatespannung modelliert, während die Raumladung konstant bleibt. Dann gilt für $Q(y)$:

$$Q(y) = C_{ox} (U_{Gate} - U_{Th})$$

Bisher wurde davon ausgegangen, daß keine Drain-Sourcespannung anliegt. Wenn dies jedoch nicht der Fall ist, wird das Oberflächenpotential, hier mit $U(y)$ bezeichnet, des Kanales von y abhängig. Unter der Voraussetzung, daß U_d kleiner als die Pinch-Off Spannung ist, und der Kanal noch nicht abgeschnürt wurde, gilt dann für die Kanalladung $Q(y)$:

$$Q(y) = -C_{ox} (U_{Gate} - U_{Th} - U(y))$$

Damit läßt sich die Integration durchführen und es ergibt sich:

$$I_d = \frac{W}{L} \mu C_{ox} \int_0^{U_d} (U_{Gate} - U_{Th} - U(y)) d\varphi$$

$$(4) \quad I_d = \frac{W}{L} \mu C_{ox} \left((U_{Gate} - U_{Th}) U_d - \frac{U_d^2}{2} \right)$$

Diese Gleichung gilt nur für Drainspannungen unterhalb der Pinch-Off Spannung. Bei kleinen Drainspannungen kann das quadratische Glied vernachlässigt werden, und es verbleibt eine lineare Abhängigkeit von U_d . Mit wachsendem U_d wirkt sich der Einfluß der $\frac{U_d^2}{2}$ -Termes aus, und die Kennlinien nehmen einen zunehmend parabelförmigeren Verlauf an.

Nach Überschreiten der Pinch-Off Spannung beträgt der Spannungsabfall im Kanal anstatt U_d dann $U_{Gate} - U_{Th}$. Substituiert man U_d durch $U_{Gate} - U_{Th}$ folgt aus Gl. (4):

$$(5) \quad I_d = \frac{1}{2} \frac{W}{L} \mu C_{ox} (U_{Gate} - U_{Th})^2$$

Gl. (5) zeigt den quadratischen Anstieg der waagrecht verlaufenden Stromäste zwischen B und C der I_d - U_d Kennlinie in Abhängigkeit von der Gate-Spannung. Eine häufig verwendete Methode zur Schwellenspannungsmessung, die auch in dieser Arbeit angewendet wurde, besteht in der Aufnahme der I_d - U_{Gate} Kennlinie in Sättigung. Trägt man $\sqrt{I_d}$ gegen U_{Gate} auf, so kann der Schnittpunkt mit der U_{Gate} -Achse als Wert der Schwellenspannung gewählt werden. Neben dieser Methode existieren noch eine Anzahl weiterer, deren Resultate alle leicht voneinander abweichen. Die hier gewählte Schwellenspannungsbestimmung ist eine Methode, die mit relativ geringem Aufwand durchgeführt werden kann.

Abb. 2.5 zeigt Kennlinien eines NMOS-Transistors der Firma IMEC bei unterschiedlichen Drainspannungen. Es ist gut zu erkennen, wie sich mit steigender Drainspannung der quadratisch verlaufende U_{Gate} -Bereich, der für $U_{Gate} < U_d + U_{Th}$ gilt, ausweitet. In der Abbildungen 2.6 und 2.7 werden jeweils fünf Kennlinien von NMOS- und PMOS-Transistoren mit unterschiedlichen $\frac{W}{L}$ -Verhältnissen gezeigt. Die größeren Ströme der NMOS-Transistoren im Vergleich mit den PMOS-Transistoren folgen aus der etwa dreimal höheren Beweglichkeit der Elektronen gegenüber den Löchern, $\mu_n = 3 \mu_p$.

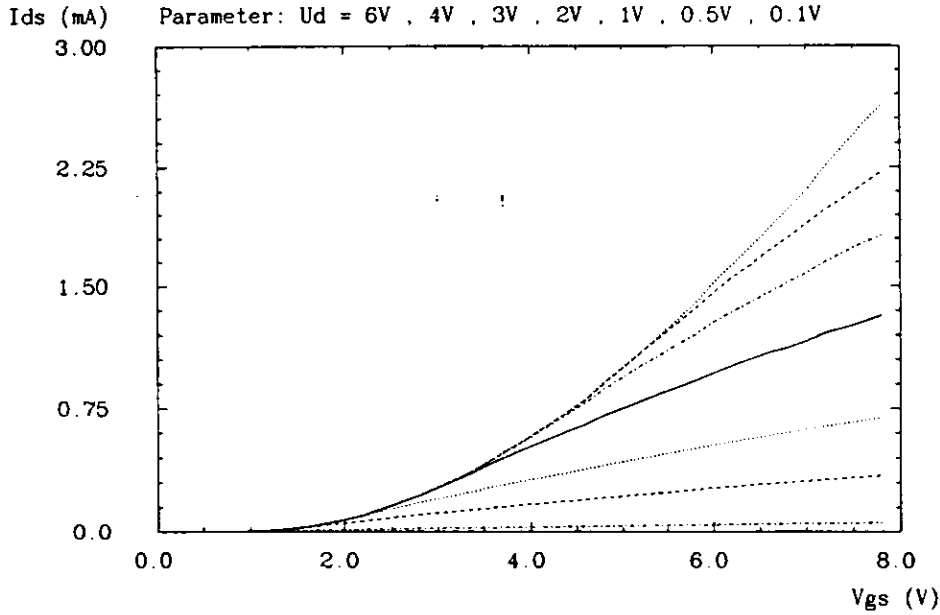


Abbildung 2.5: $I_d - U_{Gate}$ Kennlinien NMOS-Transistor mit $\frac{W}{L} = \frac{300}{100}$

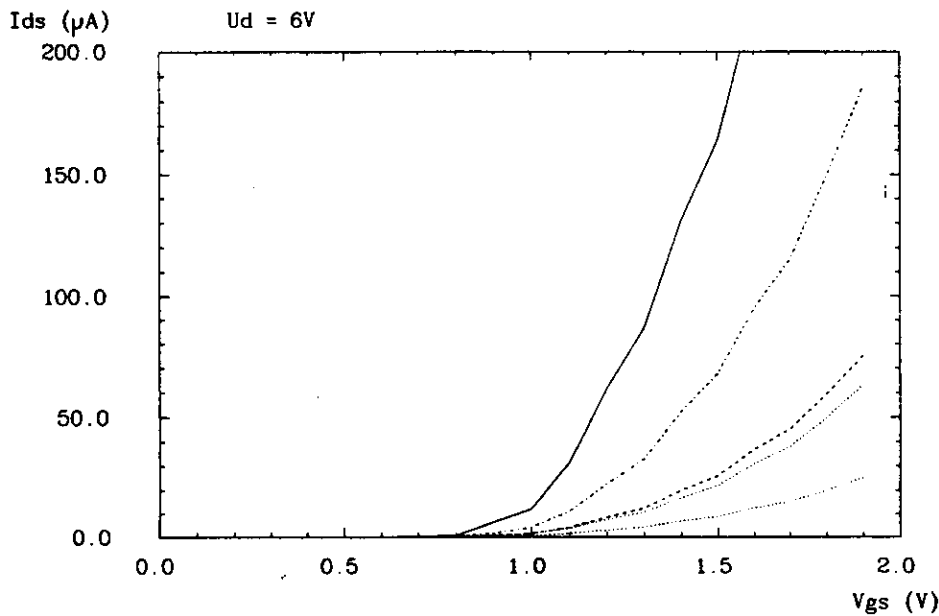


Abbildung 2.6: $I_d - U_{Gate}$ Kennlinien NMOS-Kennlinien in Sättigung
Die Kurven zeigen Transistoren mit unterschiedlichen Gateverhältnissen $\frac{W}{L}$.
 $\frac{W}{L} = \frac{30}{3}, \frac{30}{5}, \frac{30}{10}, \frac{300}{100}, \frac{7}{7}$

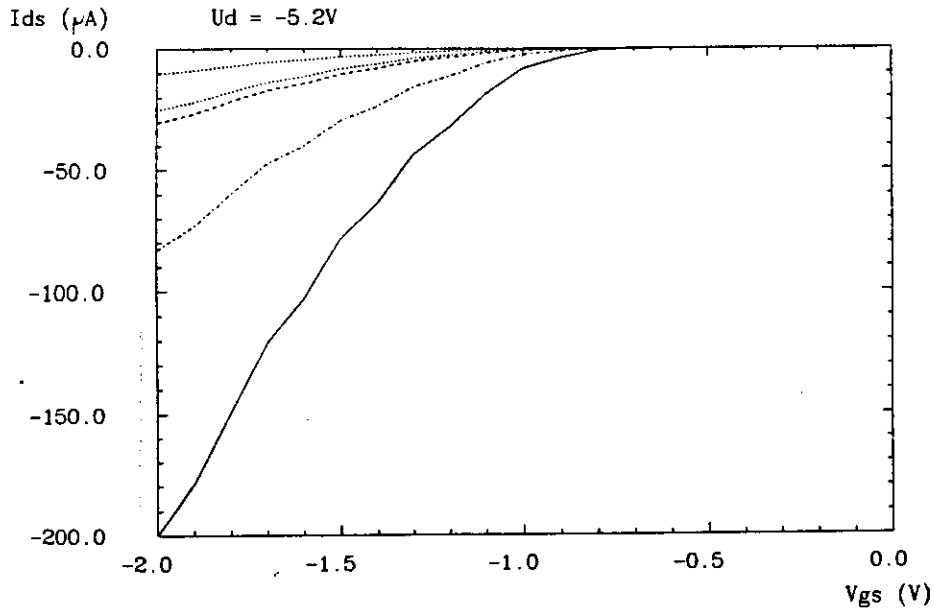


Abbildung 2.7: $I_d - U_{Gate}$ Kennlinien PMOS-Kennlinien in Sättigung
 Die Kurven zeigen Transistoren mit unterschiedlichen Gateverhältnissen $\frac{W}{L}$.
 $\frac{W}{L} = \frac{30}{3}, \frac{30}{5}, \frac{30}{10}, \frac{300}{7}$

Sub Threshold Current

Die Schwellenspannung, die das Auftreten des Ladungskanals kennzeichnet, ist keine absolute Grenze für den Beginn der Leitfähigkeit. Gatespannungen unterhalb von U_{TH} ermöglichen einen Unterschwellenstrom, der in der Literatur als *Sub Threshold Current* bekannt ist. Es handelt sich hier um einen Diffusionsstrom im Bereich der schwachen Inversion, dessen Charakteristik Ähnlichkeit mit der eines Bipolartransistors besitzt. Wie auch dort liegt hier ein npn-Übergang vor, bei dem die Elektronen die Potentialbarriere des pn-Überganges zwischen dem hochdotierten Sourcegebiet und der schwach invertierten Kanalregion überwinden müssen. Potentialbarrieren sind Ursache exponentiell verlaufender Kennlinien, wobei die Potentialhöhe durch die positive Gatespannung gesenkt wird. Demnach gilt:

$$(6) \quad I_d \sim e^{\frac{q}{kT} U_{Gate}}$$

Die Drainspannung fällt fast vollständig über der Substrat- Drain-Diode ab. Eine genaue Herleitung des $I_d(U_{Gate}, U_d)$ -Verlaufes der Sub-Threshold-Current Kennlinie findet sich in [ZIM4], dem auch die Abhängigkeit der Drainspannung entnommen wurde.

$$I_d \sim e^{\frac{q}{kT} U_{Gate}} \left(1 - e^{\frac{q}{kT} U_d} \right)$$

Schon bei $U_d = 200 \text{ mV}$ beträgt der Wert der Klammer 0.9995. Bei Spannungen von einigen Volt, wie sie in der Praxis häufig verwendet werden, besteht praktisch keine Abhängigkeit von der Drainspannung.

2.3 Die CMOS-Technologie

Der CMOS-Inverter

Transistoren sind die Grundbausteine aller Technologien, die bei der Verwirklichung komplexer integrierter Schaltungen zur Anwendung kommen. Eine wegen ihrer geringen Verlustleistung häufig verwendete Technik ist die CMOS-Technologie. CMOS steht dabei für *Complementary MOS* und deutet damit auf das wesentliche Element dieser Technologie. Logische Gatter werden stets durch Verwendung komplementärer NMOS- und PMOS-Transistoren realisiert. Als Beispiel sei der aus einem NMOS- und einem PMOS-Transistor aufgebaute Inverter in Abb. 2.8 genannt.

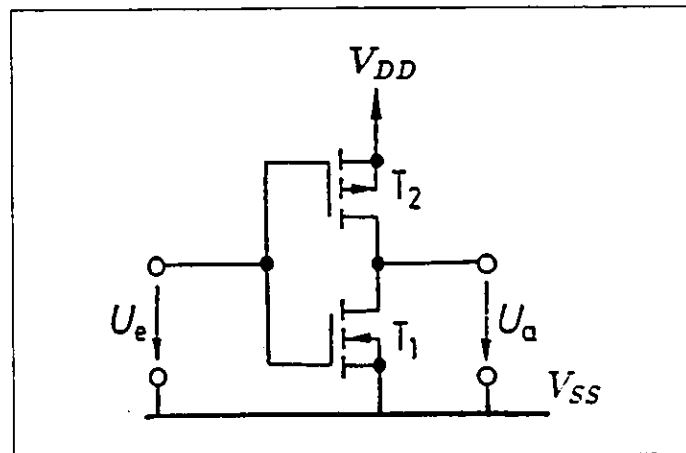


Abbildung 2.8: CMOS-Inverter

In CMOS-Gattern werden prinzipiell nur selbstsperrende Normally-Off Transistoren genutzt. Die Source-Elektrode des unteren NMOS-FET's liegt an der negativen Betriebsspannung V_{SS} , während die des oberen PMOS-FET's an der positiven Spannung V_{DD} angeschlossen ist. Das Eingangssignal wird auf die zusammengeschlossenen Gate-Elektroden geführt und erscheint als invertiertes Ausgangssignal auf den ebenfalls verbundenen Drainanschlüssen. Ein negatives Eingangssignal $U_e = -5V$ sperrt den unteren n-Kanal und schaltet den oberen p-Kanal Transistor durch, so daß die positive 5V-Spannung V_{DD} am Ausgang anliegt. Bei positiver Eingangsspannung erhält man analog dazu einen gesperrten PMOS und einen durchgeschalteten NMOS-Transistor. Die Schaltung erfüllt die Eigenschaften eines Inverters. Von Bedeutung ist, daß im stationären Zustand jeweils einer der beiden Transistoren gesperrt ist. Nur während des Umschaltvorganges fließt ein geringer Querstrom, weil dann kurzzeitig beide Transistoren durchschalten. Die dadurch verursachte Verlustleistung ist proportional zur Anzahl der Umschaltvorgänge und damit zur Frequenz. Unterhalb von 5-8 MHz ist die CMOS-Technologie TTL- und ECL-Schaltungen in Bezug auf Verluste weit überlegen. Ein weiterer Vorteil liegt darin, daß die Logischen Pegel von der Wahl der Versorgungsspannungen abhängen, wodurch sie anderen Logik-Familien wie den TTL-Schaltungen angepaßt werden können.

CMOS-Wannentechnik

Im Gegensatz zur Einkanaltechnik, entweder nur NMOS oder nur PMOS-Transistoren, besitzt die CMOS-Technologie den Nachteil des größeren Flächenbedarfs, der durch die Verwendung relativ großer eindiffundierter Wannens verursacht wird. Um beide Transistortypen monolithisch auf einem Chip zu integrieren, müssen sowohl n- als auch p-Substrate zur Verfügung gestellt werden. Dies erreicht man, indem in ein p-Substrat n-Wannen eingebettet werden, in denen dann die PMOS-Transistoren liegen.

Entsprechend ist auch der Fall eines n-Substrates mit eindiffundierten p-Wannen möglich. In beiden Fällen sind die Wannen durch einen pn-Übergang vom Substrat getrennt und haben daher eine eigene Wannenkontaktierung, um auf definiertes Potential gelegt zu werden. Abb. 2.9 zeigt den Querschnitt eines komplementären Transistorpaares.

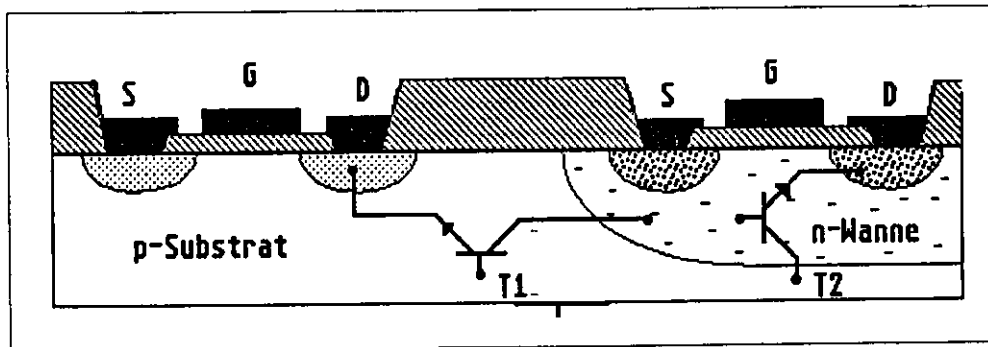


Abbildung 2.9: Komplementäres Transistorpaar

Die eingezeichneten Transistoren dienen der Erläuterung des *Latch-Up*-Effektes. Die benachbarten komplementären Transistoren ergeben einen npnp-Übergang, gebildet aus der n^+ -Drainregion, dem p-Substrat der n-Wanne und einem p-Draingebiet. Diese Struktur besitzt die Schichtfolge eines Thyristors, dessen Funktionsweise anhand der eingezeichneten Bipolartransistoren erklärt werden kann. Transistor T1 besteht aus der n^+ -Drainregion, dem p-Substrat und der n-Wanne, die in dieser Reihenfolge dem Emitter, der Basis und dem Kollektor eines npn-Transistor entsprechen. Der zweite Transistor T2 setzt sich aus dem p-Substrat als Kollektor, der n-Wanne als Basis und dem p^+ -Draingebiet als Emitter eines pnp-Transistors zusammen. Die Funktionsweise eines Thyristors verdeutlicht man sich wie folgt. Wenn T1 durch kurzzeitige Störspannungsspitzen durchschaltet, steuert dessen Kollektorstrom den Transistor T2 durch. Der Kollektorstrom von T2 liefert wiederum den Basisstrom für T1. Der Thyristor hat gezündet und es kommt zum Latch-Up Effekt, wobei so hohe Ströme fließen können, daß es zur Zerstörung der Schaltung kommt. Eine grundlegende Voraussetzung des Latch-Up Effektes besteht in der Größe des Produktes der Stromverstärkungen. Dieses Produkt muß größer als 1 sein.

$$\beta_{nnp} \beta_{pnp} > 1$$

Diese Bedingung bildet einen Ansatzpunkt, um dem Latch-Up entgegenzuwirken. Ein möglichst großer Abstand zwischen gefährdeten n^+ -Regionen und der n-Wanne senkt die Stromverstärkung des Transistors T1. Noch wirkungsvoller ist es, den Widerstand zwischen Drainregionen und den V_{DD} oder V_{SS} -Anschlüssen so gering zu halten, daß die durch Spannungsspitzen erzeugten Ladungsträger sofort über V_{SS} oder V_{DD} abfließen, und es nicht zum Zünden des Latch-Up kommt. Dies erreicht man, indem mit V_{SS} oder V_{DD} kontaktierte *Guard Rings* zwischen Drain und Wannensubstrat gelegt werden. Beide Maßnahmen benötigen relativ viel Platz und setzen der Erhöhung der Packungsdichte integrierter Schaltungen Grenzen.

SOI

Eine Alternative zur herkömmlichen CMOS-Technologie mit eindiffundierten Wannen bietet die SOI-Technologie. Es handelt sich hier um eine spezielle Realisierung von CMOS-Schaltungen. SOI steht für *Semiconductor on Insulator*. Bei dieser Technologie treten keine durch den Latch-Up Effekt verursachten Zuverlässigkeitsprobleme auf.

In Abb.2.10 sind zwei Siliziuminseln zu sehen, die jeweils einen PMOS und einen NMOS-Transistor beinhalten. Beide Transistoren befinden sich auf einer Isolationschicht, wodurch sie elektronisch voneinander getrennt sind. Die Isolationschicht besteht aus Siliziumnitrid mit einer hohen Stickstoffkonzentration von über 10^{22} cm^{-3} . Neben der Stickstoffimplantation wird hauptsächlich Sauerstoff zur Implantation verwendet.

Die Isolationschicht, die das Substrat von den Siliziuminseln trennt, nennt man auch *Back-Gate* im Gegensatz zum *Top-Gate* des Transistors. Die seitliche Isolierung der Transistoren wird mit *Sidewall* bezeichnet.

Neben der Ausschaltung des Latch-Up Effektes bietet die SOI-Technologie den Vorteil des geringeren Platzbedarfes, da die großräumig eindiffundierten Wannen wegfallen. Eine Untersuchung dieser Arbeit gilt dem Vergleich der Strahlenschädigung von herkömmlichen MOS-FETs und SOI-Transistoren.

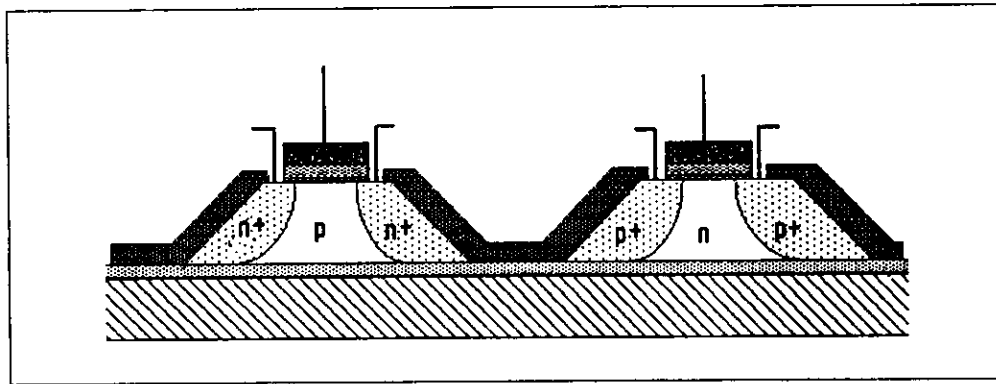


Abbildung 2.10: PMOS- und NMOS-Transistoren in SOI-Technologie

2.4 Der Feldtransistor

In komplexen integrierten Schaltungen läßt sich das Kreuzen von Aluminium- und Polysiliziumleitungen nicht vermeiden. Dieser Umstand ist die Ursache für das Auftreten parasitärer Transistoren wie in dem Beispiel von Abb.2.11. Die positive Leiterbahn mit der Spannung V_{DD} wirkt als Gate-Elektrode und schaltet den parasitären Transistor durch, wodurch V_{DD} und V_{SS} kurzgeschlossen werden. Typische Werte für die Versorgungsspannungen sind, wie schon beim Inverter erwähnt, $V_{DD} = +5V$ und $V_{SS} = -5V$. Aus diesem Grund muß die Schwellenspannung des parasitären Transistors oberhalb von $10V$ liegen. Aus Gründen der Betriebssicherheit werden Werte angestrebt, die doppelt so hoch liegen. Zur Anhebung der Schwellenspannung bietet sich die Vergrößerung der Oxyddicke t_{ox} an, die proportional in den zweiten Summanden der Gleichungen (3) eingeht. Bei einem herkömmlichen Gateoxyd von $t_{ox} = 40 \text{ nm}$ ergibt sich für das Feldoxyd ein Wert von etwa 800 nm . Bei PMOS-Transistoren läßt sich diese Methode erfolgreich verwirklichen. Betrachtet man hingegen NMOS-Transistoren, die naturgemäß eine leicht negative Schwellenspannung besitzen, hilft die Vergrößerung von t_{ox} nicht weiter. Erst seit der Nutzung der Ionenimplantation zur Anhebung der Schwellenspannung für n-Kanal Transistoren lassen sich parasitäre NMOS-Feldtransistoren auf diese Weise ausschalten. Dies ist auch der

Grund dafür, weshalb bis in die 70er Jahre hinein im wesentlichen die Einkanal-MOS-Technologie mit PMOS-Transistoren in der Hochintegration dominierte. Abb.2.11 zeigt den Querschnitt eines aktiven Transistors mit angrenzendem parasitären Feldtransistor.

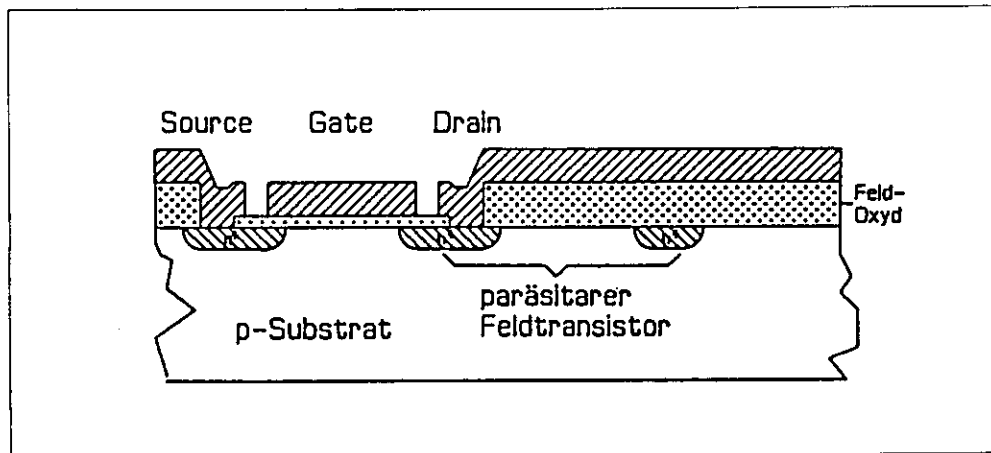


Abbildung 2.11: Parasitärer Feldtransistor [ZIM5]

Kapitel 3

Strahlenschäden an MOS-Strukturen

3.1 Allgemeines

Es ist relativ leicht, eine Ordnung in die Vielzahl der durch ionisierende Strahlung verursachten Effekte zu bringen. Hilfreich ist dabei der Umstand, daß alle wesentlichen Strahlungsschäden auf Strukturveränderungen im Gateoxyd zurückgeführt werden können. Das Gateoxyd ist das gegenüber ionisierender Strahlung empfindlichste Element eines MOS-Transistors. Weiterhin können die meisten Strahlenschäden durch nur zwei Arten von Kristallveränderungen erklärt werden. Eine Folge dieser Schäden ist die Verschiebung der Schwellenspannung. Die Schwellenspannung ist eine experimentell einfach zu bestimmende Größe zur Charakterisierung der Strahlenempfindlichkeit. Ein weiterer Parameter ist die Ladungsträgerbeweglichkeit im Inversionskanal, die eng mit der Anzahl der Streuzentren im Kanal korreliert ist. Mit zunehmender Bestrahlungsdosis steigt die Anzahl von Grenzflächenzuständen im Kanal, womit die Beweglichkeit und damit die Leitfähigkeit abnehmen. Diese Abnahme ist für die Funktionsfähigkeit von MOS-Strukturen von geringer Bedeutung.

In diesem Kapitel soll ein Überblick der durch ionisierende Strahlung verursachten Effekte gegeben werden. Einige für das Verhalten von Feldeffekttransistoren wichtige Punkte werden dabei eingehender behandelt. Abb. 3.1 zeigt die wesentlichen Prozesse, die der Energiedeposition und der damit verbundenen Freisetzung von Elektron/Loch-Paaren durch einfallende Strahlung folgen. Der chronologischen Reihenfolge folgend werden vier Prozesse behandelt.

- (1) Elektron/Loch - Paar - Erzeugung
- (2) Löcher - Transport
- (3) Löcher - Einfang
- (4) Bildung der Grenzflächenzustände

Die ersten drei Punkte befassen sich mit dem Aufbau positiver Ladungen im Oxyd. Wie schon im 2. Kapitel gezeigt wurde, existiert eine empfindliche Abhängigkeit der Schwellenspannung von Ladungsansammlungen. Der Aufbau positiver Oxydladungen bewirkt eine Abnahme der Schwellenspannung zu negativeren Werten hin. Neben den Oxydladungen spielen Grenzflächenzustände, die sich direkt an der SiO_2/Si -Grenze bilden, eine wichtige Rolle. Diese Zustände können positiv, neutral oder auch negativ geladen sein. Ihr Ladungszustand hängt dabei vom Oberflächenpotential des Substrates ab. Im Falle des negativen Ladungszustandes wirken die Grenzflächenzustände der durch die positiven Oxydladung verursachten Schwellenspannungsverschiebung entgegen. Diese Kompensation wird bei NMOS-FETs beobachtet. PMOS-Transistoren zeigen hingegen einen positiven Ladungsbei-

trag durch die Grenzflächenzustände. Bei beiden Transistortypen kommt es durch diese Zustände zur Abnahme der Beweglichkeit, verursacht durch die im Inversionskanal zunehmende Elektronenstreuung an den Grenzflächenzuständen. In diesem Zusammenhang sind die von Grunthaler [GRU2] durchgeführten Messungen von Bedeutung, die ergeben, daß der Übergang vom geordneten Kristallgitter des Si-Substrates zum amorphen SiO_2 innerhalb einer Atomschicht stattfindet.

Auf die ersten beiden Punkte (1) und (2) soll nur kurz eingegangen werden, während die beiden letzten Punkte eingehender behandelt werden. Dieses Vorgehen rechtfertigt sich daher, daß die Elektron/Loch-Paar-Erzeugung und der anschließende Löchertransport mit den Mitteln dieser Arbeit nicht untersucht werden konnten.

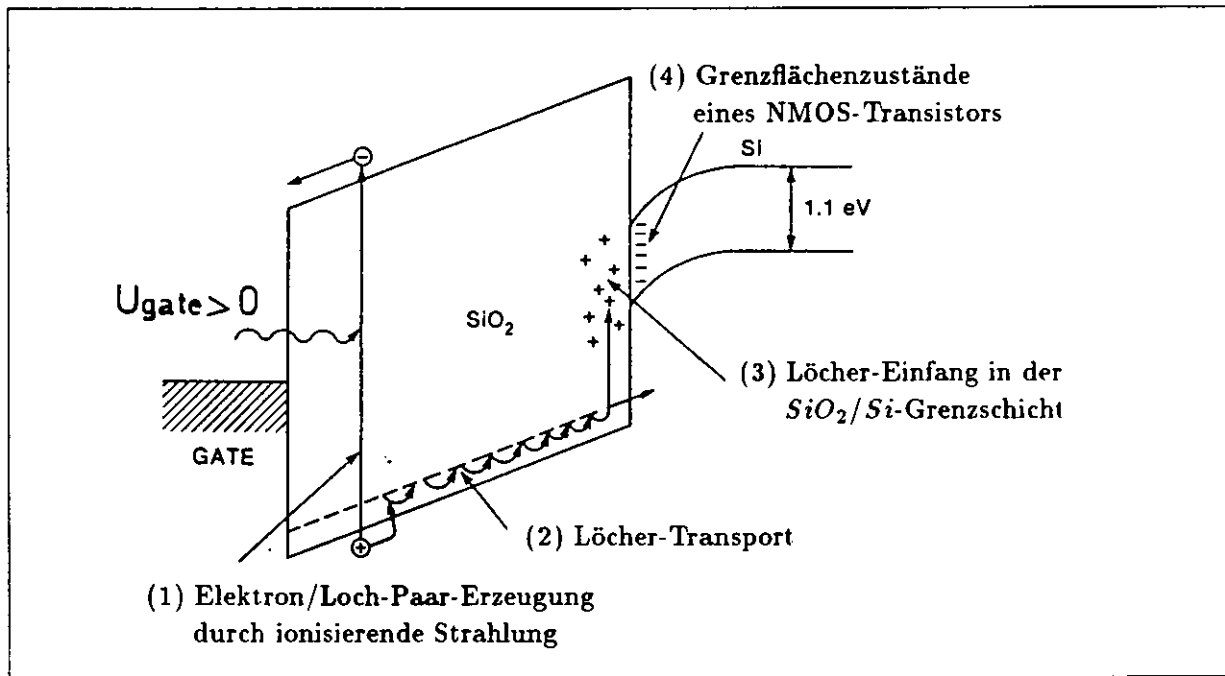


Abbildung 3.1: Strahlungsverursachte Effekte im Gateoxyd [DRE1]

3.2 Elektron/Loch-Paar-Erzeugung

Zur Untersuchung der Elektron/Loch-Paar-Erzeugung bedarf es unterschiedlicher Strahlungsquellen, da sich dann die für die Ladungsfreisetzung bedeutenden Parameter variieren lassen. Nach der Erzeugung von Elektron/Loch-Paaren existiert eine gewisse Wahrscheinlichkeit zur Rekombination der Ladungsträger. Die Rekombinationsrate hängt neben der Art der Strahlung noch von der angelegten Gatespannung ab. Bei ionisierender Strahlung mit einer hohen Energiedeposition dE/dx kommt es zu einer Vielzahl von Elektron/Loch-Paaren entlang der Trajektorie des einfallenden Quants oder Partikels. Es bildet sich ein Bereich hoher Ladungsträgerkonzentration, in dem Rekombinationen wahrscheinlicher sind als bei eher vereinzelt generierten Elektron/Loch-Paaren. Wird ein vereinzelt erzeugtes Elektron/Loch-Paar durch ein angelegtes elektrisches Feld erst einmal getrennt, so ist die Wahrscheinlichkeit einer Rekombination dieser beiden Ladungen äußerst gering. Aus diesem Grund ist der Bruchteil der wieder rekombinierenden Ladungen für Strahlungen mit großem dE/dx weniger stark von der Gate-Spannung abhängig als für Strahlungen mit geringem dE/dx . Zur Untersuchung derartiger Effekte wären verschiedene Strahlungsquellen nötig gewesen, die für diese Arbeit nicht zur Verfügung standen. Eine Zusammenfassung zu diesem Thema findet sich bei [DRE3].

3.3 Löcher-Transport

Nach der Trennung der Elektronen und Löcher sind beide Ladungsträger in der Lage, sich im Oxyd zu bewegen. Dabei zeigen sie jedoch ein sehr unterschiedliches Verhalten. Während die Elektronen über das Leitungsband des Oxydes innerhalb von Picosekunden das Oxyd verlassen können [HUG4-6], verbleiben die Löcher relativ unbeweglich für eine Zeitspanne im Bereich von Sekunden im SiO_2 . Je nach Polarität der Gate-Spannung wandern sie zur Gateelektrode oder zur SiO_2/Si -Grenzfläche. Der Löchertransport führt dabei über Störstellenniveaus 0.4 eV oberhalb der Valenzbandkante. Eine Einführung in das CTRW-Modell (continuous-time random walk model), welches diesen Transport beschreibt, findet sich in [DRE7]. Löcher, die das Substrat erreichen, rekombinieren dort mit Elektronen aus dem Si-Leitungsband. Auf dem Weg zu den Grenzflächen passieren die Löcher neutrale Oxyddefekte, die die Löcher binden können und damit den Aufbau der positiven Oxydladung bewirken. Diese Defekte werden der internationalen Literatur folgend als Hole-Traps bezeichnet.

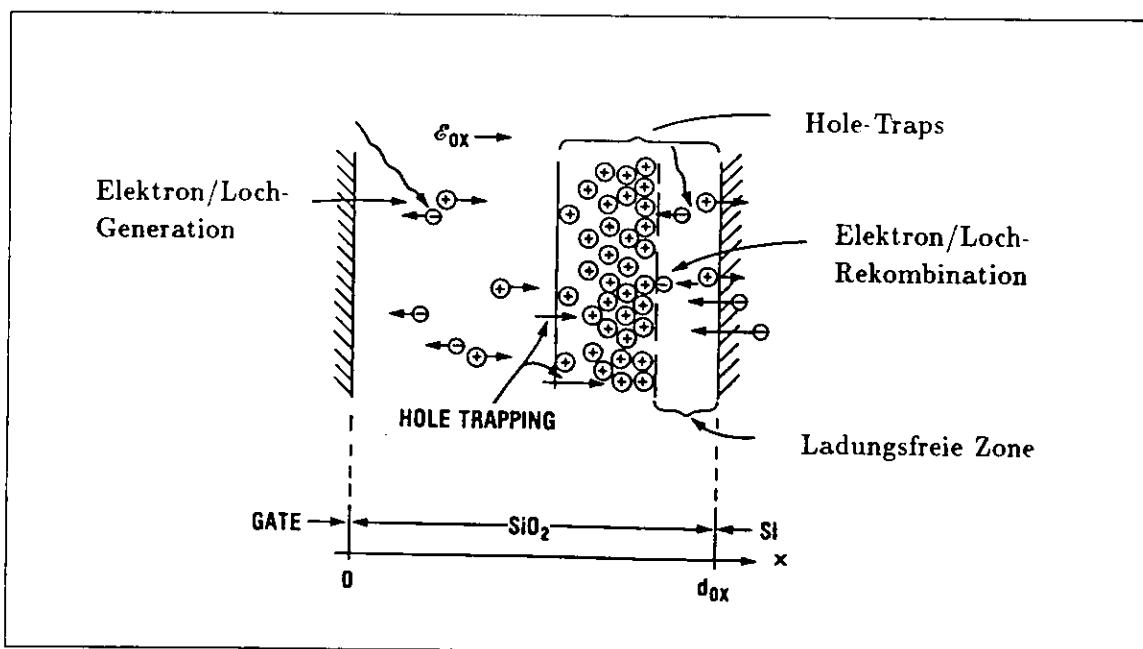


Abbildung 3.2: Strahlungsverursachte Ladungen im Gateoxyd [DRE1]

3.4 Löcher-Einfang

Die Existenz positiv geladener Hole-Traps zeigt sich deutlich an der negativen Schwellenspannungsverschiebung. Um einer Aufklärung ihrer physikalischen Natur näher zu kommen, war es zunächst notwendig, die Verteilung der Hole-Traps im Oxyd zu bestimmen. Die bisherigen Versuche, die dieses Ziel verfolgten, erbrachten jedoch eher die Verteilung der positiv geladenen Traps als die der neutralen Hole Traps selbst. Es ist jedoch sinnvoll eine Proportionalität zwischen diesen beiden Verteilungen anzunehmen.

In Abhängigkeit von der Vorspannung der Gateelektrode während der Bestrahlung treten an den Oxydgrenzflächen zum Gate und zum Substrat positive Ladungsverteilungen auf. Von Aitken [AIT8] durchgeführte Untersuchungen ergaben bei positiver Gatespannung eine Ladungsverteilung an der

SiO_2/Si -Grenzschicht mit einem Schwerpunkt im Abstand von 5 nm vom Substrat und eine ähnliche Verteilung an der $SiO_2/Gate$ -Grenzschicht bei negativer Gatespannung. Dieser Befund läßt die Vermutung zu, daß die Hole Traps eventuell erst durch die Wechselwirkung mit den Löchern in den Grenzregionen entstehen, wobei diese bei positiver Gatespannung zum Si-Substrat und bei negativer Gatespannung zur Gateelektrode wandern. Mehrere Autoren vertreten den Standpunkt, daß es nur an der SiO_2/Si -Grenzschicht zur Bildung von Hole-Traps kommt. Eine endgültige Entscheidung hierzu steht noch aus und wird wohl auch von der jeweils verwendeten Technologie zur Herstellung des Oxydes abhängen. Zaininger [ZAI9] fand heraus, daß sich die Oxydladungen nur bis zu einer Distanz von 20 nm in das Oxyd hinein erstrecken. Dies entspricht der halben Oxyddicke bei den von uns verwendeten Gateoxyden mit $t_{ox} = 40 \text{ nm}$.

Abb.3.2 zeigt positiv geladene Hole-Traps in der Grenzschicht zum Si-Substrat. Neben der räumlichen Verteilung der Traps ist deren energetische Lage innerhalb der Bandlücke des SiO_2 (Abb.3.3) von Interesse. Elektronen aus dem Leitungsband des Substrates können aufgrund des Tunneleffektes zu den positiven Traps gelangen und mit diesen rekombinieren. Dieser Effekt ist dafür verantwortlich, daß in unmittelbarer Nähe zur Grenzschicht ein nahezu ladungsfreier Bereich, wie in Abb.3.2 zu sehen, existiert, und der Schwerpunkt der Ladungsverteilung bei 5 nm liegt.

Der Abbau der Oxydladungen setzt sich auch nach dem Ende der Bestrahlung fort und führt zur teilweisen Ausheilung der durch geladene Hole-Traps verursachten Schwellenspannungsverschiebung. Die Elektronen des Substrates können nur mit Traps rekombinieren, wenn sich deren Energieniveaus unterhalb des Leitungsbandes des Siliziums befinden. Oxydladungen oberhalb der Leitungsbandkante können nicht ausheilen und verbleiben als Restschädigung. Durch Anlegen einer negativen Spannung an das Substrat, siehe Abb.3.3, kann jedoch das Leitungsband angehoben werden, womit auch höher gelegene Trap-Niveaus ausheilen. Dieser Effekt konnte beobachtet werden und wird in Kap.4 diskutiert.

Derartige Ausheilungsmessungen ermöglichen die Untersuchung der Verteilung der Hole-Trap-Niveaus innerhalb der Bandlücke des SiO_2 . Zu diesem Zweck müßte eine Anzahl mit gleicher Dosis bestrahlter Transistoren unter verschiedenen Gatespannungen ausheilen und deren verbleibende Schwellenspannungsverschiebung ermittelt werden. Diese Verschiebung ist ein Maß für die Anzahl der oberhalb des Leitungsbandes des Siliziums befindlichen Hole-Trap-Niveaus.

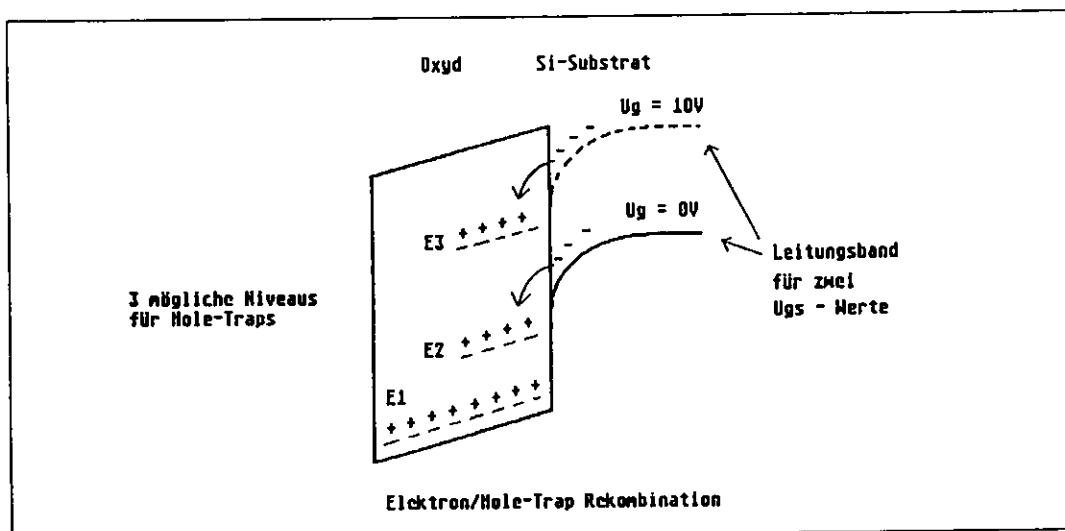


Abbildung 3.3: Bänderdiagramm der SiO_2/Si -Grenzschicht

Einfluß der Gateoxyddicke auf die Schwellenspannungsverschiebung

Eine einfache Betrachtung führt zur Abhängigkeit der Schwellenspannungsverschiebung von der Dicke des Gateoxydes t_{ox} . Diese Abhängigkeit ist im Hinblick auf das unterschiedliche Verhalten normaler Feldeffekttransistoren im Vergleich zu Felddoxydtransistoren bezüglich ihrer Schwellenspannungsverschiebung von Interesse. Die Oxyddicken dieser beiden Transistortypen unterscheiden sich etwa um einen Faktor 20. Die entsprechenden Oxyde werden daher auch als Dünnoxyde und Dickoxyde bezeichnet.

Die Schwellenspannungsverschiebung ergibt sich aus der Zunahme der Oxydladung pro Flächeneinheit ΔQ und der Flächenkapazität C_{ox} .

$$\Delta V_{ot} = -\frac{1}{C_{ox}} \Delta Q$$

Der Index ot soll darauf hinweisen, daß es sich bei den positiven Oxydladungen um Hole-Traps handelt.

$$\Delta V_{ot} = -\frac{1}{\epsilon_o \epsilon_{SiO_2}} t_{ox} \Delta Q$$

$$\Delta V_{ot} = -\frac{e}{\epsilon_o \epsilon_{SiO_2}} t_{ox} \Delta N_{ot}$$

ΔN_{ot} ist die Anzahl/Flächeneinheit der gebundenen Löcher. Diese Flächendichte hängt neben der Strahlendosis und der Oxyddicke von einer Vielzahl von Größen wie der Verteilung der Hole-Traps im Oxyd, dem Wirkungsquerschnitt zum Einfang eines Loches sowie der Rekombinationsrate von gebundenen Löchern und freien Elektronen ab. Die beiden letztgenannten Parameter sind wiederum von der Stärke des elektrischen Feldes abhängig. Unter zwei vereinfachenden Annahmen läßt sich jedoch eine Proportionalität zwischen der Flächendichte ΔN_{ot} und der Strahlungsdosis D sowie der Oxyddicke t_{ox} begründen.

$$\Delta N_{ot} \sim D t_{ox}$$

Die erste Annahme bezieht sich auf die Proportionalität zur Oxyddicke. Dazu wird eine im Verhältnis zur Oxyddicke t_{ox} schmale Verteilung der Hole-Traps in unmittelbarer Nähe zur SiO_2/Si -Grenzschicht angenommen. Werden die Löcher weiterhin gleichförmig im Oxyd generiert, so passieren alle Löcher, deren Anzahl dann proportional zur Oxyddicke ist, die Hole-Trap-Region. Die zweite Annahme liegt der Proportionalität zur Dosis zu grunde, die nur gilt, wenn die Anzahl der unbesetzten Hole-Traps als groß zum Anteil der positiv geladenen Hole-Traps angenommen werden kann. Diese Bedingung trifft bei Felddoxydtransistoren schon nach relativ kleinen Dosen nicht mehr zu. Aus diesem Grund kommt es zu einer Abnahme der Schwellenspannungsverschiebung, da dann ein größerer Anteil der Hole-Traps bereits mit gebundenen Löchern als aktive Haftstellen ausfallen.

Faßt man die beiden letzten Gleichungen zusammen kommt man zu der bekannten quadratischen Abhängigkeit der Schwellenspannungsverschiebung von der Oxyddicke.

$$\Delta V_{ot} \sim D t_{ox}^2$$

Die zur Senkung der Strahlenempfindlichkeit wünschenswerte Reduktion der Oxyddicke stößt wegen der dann sehr hohen elektrischen Felder auf Grenzen, die die Durchschlagfestigkeit des Oxydes herabsetzen. Bei einer Gate/Source-Spannung von 10V liegt in einem 20 nm-Oxyd ein elektrisches Feld von $0.5 \cdot 10^9 V/m$ vor.

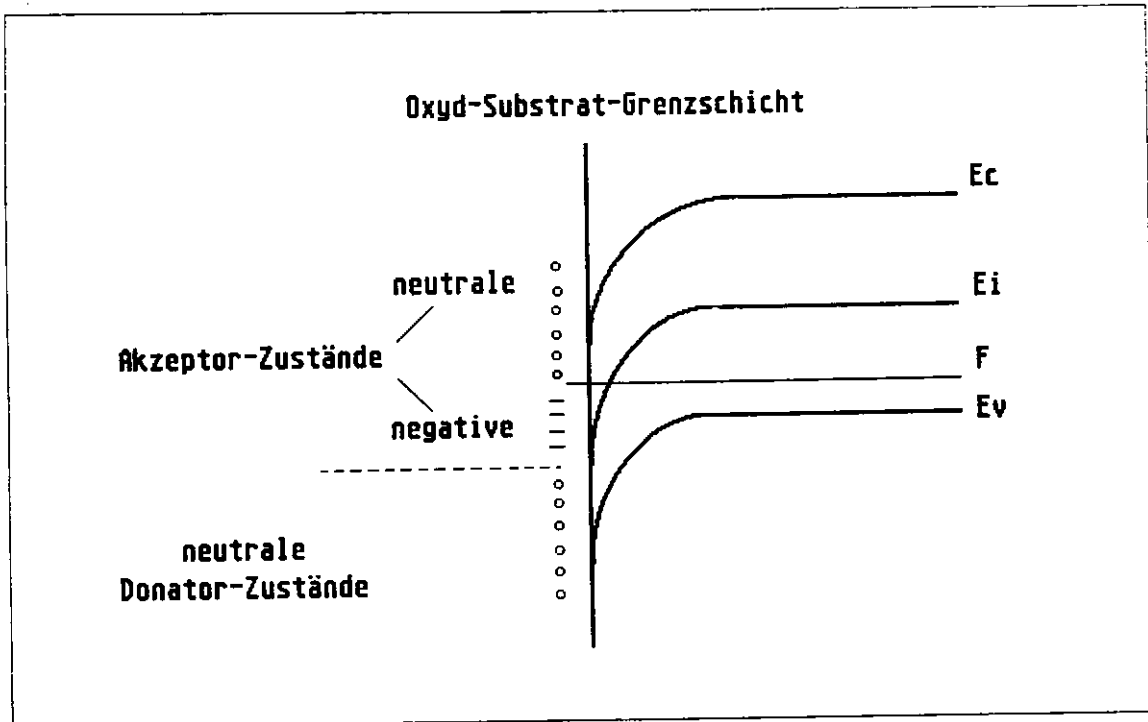


Abbildung 3.4: Ladungszustände der Grenzflächenzustände bei NMOS-FETs

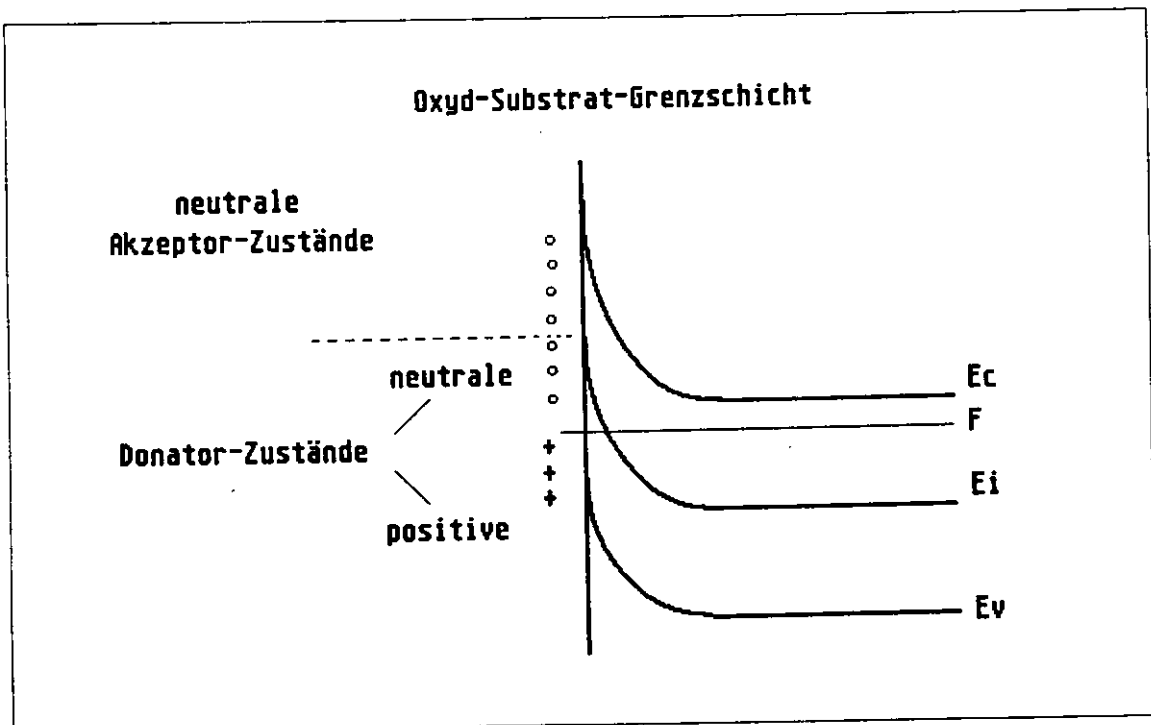


Abbildung 3.5: Ladungszustände der Grenzflächenzustände bei PMOS-FETs

3.5 Aufbau der Grenzflächenzustände

Grenzflächenzustände sind ein weiteres Produkt der durch ionisierende Strahlung verursachten Strukturveränderungen des Oxydes. Wie schon erwähnt sind die direkt an der SiO_2/Si -Grenzfläche gebildeten Zustände positiv, neutral oder negativ geladen, wobei der Ladungszustand vom Oberflächenpotential des Siliziumsubstrates abhängt. Prinzipiell lassen sich die Grenzflächenzustände in zwei Klassen einteilen, in die der Donator-Zustände und die der Akzeptor-Zustände. Ein Donator-Zustand ist neutral geladen, wenn sein Energieniveau E_{it} (it steht für Interface Trap) unterhalb der Fermienergie F liegt, und wird positiv oberhalb der Fermienergie. Dagegen ist ein Akzeptor-Zustand neutral über und negativ unterhalb der Fermienergie.

Da die Lage des Fermienergielevels von der Gate-Spannung abhängt, folgt hieraus die Abhängigkeit des Ladungszustandes vom Oberflächenpotential des Substrates. In den letzten Jahren wurde der Klassifizierung der Grenzflächenzustände große Aufmerksamkeit geschenkt. Alle von Scoggon und Ma [SCO10] durchgeführten Messungen sind mit der Vorstellung verträglich, daß es sich bei den Zuständen oberhalb der Bandmitte um Akzeptor-Zustände und unterhalb der Bandmitte um Donator-Zustände handelt. Jedoch ist diese Frage noch Gegenstand experimenteller Forschung.

Betrachten wir nun die Auswirkung der Grenzflächenzustände auf die Schwellenspannung. Per Definition ist die Schwellenspannung die Gatespannung, bei der die Bandverbiegung $\Phi_s = 2|E_i - F|$ beträgt. Im Falle von NMOS-Transistoren liegt die Bandmitte E_i an der Substratgrenze unterhalb der Fermienergie, siehe Abb.3.4. Die Akzeptor-Zustände oberhalb von E_i sind negativ geladen, da sie unterhalb der Fermienergie liegen. Die Donator-Zustände sind entsprechend neutral. Im Falle von PMOS-Transistoren ergeben sich aus den genannten Gründen positive Ladungsansammlungen, dazu Abb.3.5. Von Bedeutung ist, daß die Grenzflächenzustände bei NMOS-Transistoren durch ihre negative Ladung der von der positiv geladenen Oxydladung bewirkten Schwellenspannungsverschiebung entgegenwirken, während sie diese Verschiebung bei PMOS-Transistoren verstärkt.

Die Grenzflächenzustände stehen in einer einfachen Beziehung zur Beweglichkeit. Nach [DRE11] gilt

$$\frac{\mu}{\mu_0} = \frac{1}{1 + \alpha(\Delta N_{it})},$$

wobei α eine Konstante und ΔN_{it} die Zunahme der Grenzflächenzustände bezogen auf die unbestrahlte MOS-Struktur ist.

3.6 Auswirkungen von Strahlenschädigungen auf MOS-Kennlinien

Nach dem bisher gesagten ist der prinzipielle Verlauf der Schwellenspannung als Funktion der Dosis in Abb.3.6 verständlich. Die positiven Oxydladungen führen sowohl bei NMOS-FETs als auch bei PMOS-Transistoren zu einer negativen Schwellenspannungsverschiebung. Während dieser Effekt durch die positiv geladenen Grenzflächenzustände bei PMOS-FETs verstärkt wird, kommt es bei NMOS letztlich sogar zu einer Umkehrung der Schwellenspannungsabnahme, so daß die Schwellenspannung auch zunehmen kann.

Die Abnahme der Beweglichkeit wird durch eigene Messungen im 4. Kapitel illustriert. Sowohl die Änderungen der Schwellenspannung als auch die der Beweglichkeit hängen vom elektrischen Feld im Oxyd ab. In diesem Zusammenhang ist es wichtig darauf hinzuweisen, daß bei einem durchgeschalteten Transistor die Potentialdifferenz zwischen der Gateelektrode und dem Inversionskanal, der auf Source-Potential liegt, das elektrische Feld bestimmt. Demnach ist die Gate/Source-Spannung U_{GS}

die bestimmende Größe des elektrischen Feldes. Ein gesperrter Transistor besitzt keinen Inversionkanal und die über dem Oxyd abfallende Spannung ist durch die Differenz des Gatepotentials und dem Oberflächenpotential des Bulk-Substrates gegeben, wobei das Oberflächenpotential vom Bulk-Potential abhängt und somit die Gate/Bulk-Spannung zur bestimmenden Größe für das E-Feld wird.

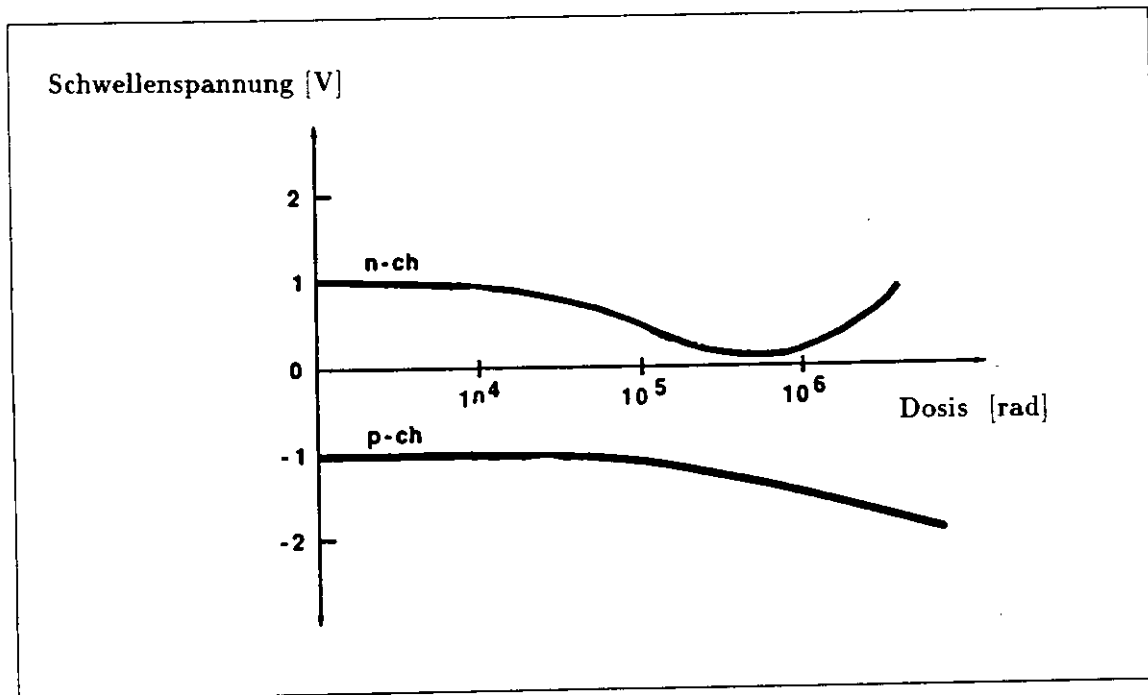
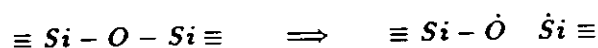


Abbildung 3.6: Schwellenspannung als Funktion der Strahlungsdosis

3.7 Die mikroskopische Natur strahlungsverursachter Defekte

SiO_2 ist als arteigenes Oxyd des Siliziumsubstrates das industriell am häufigsten verwendete Oxyd. Im Gegensatz zum kristallinen Si-Substrat bildet SiO_2 ein amorphes, unregelmäßiges Netzwerk mit sehr guten mechanischen und dielektrischen Eigenschaften. Dieses Netzwerk ist aus Ringstrukturen der Si-Atome aufgebaut, wobei jeweils zwei Si-Atome durch ein zweiwertiges O-Atom verbunden sind. Es werden 4-, 6-, 7- und 8-zählige Ringstrukturen beobachtet. Am häufigsten findet man 6-zählige Ringe. Grunthaler und Mitarbeiter [GRU12] konnten zeigen, daß es bis zu einem Abstand von 4 nm von der SiO_2/Si -Grenzschicht eine Region mit erhöhter Dichte von 4-zähligen Ringen gibt. Dies wird auf den Einfluß des angrenzenden Si-Kristallgitters zurückgeführt, wodurch eine im Vergleich zum weiter entfernten SiO_2 verzerrte Region entsteht. Diese verzerrte Schicht ist besonders anfällig für Strahlenschäden. Dem primären Prozess des Aufbrechens von Si-O Bindungen folgt eine Wanderbewegung der Sauerstoffatome in Richtung Grenzschicht, wo sie wiederum den Aufbau der Grenzflächenzustände bewirken. Durch ionisierende Strahlung oder durch Löcher wird zunächst eine Si-O-Si Bindung aufgebrochen.



$\equiv Si$ bezeichnet ein über kovalente Bindungen mit 3 Sauerstoffatomen verbundenes Si-Atom. \dot{O} und \dot{Si} stehen für Atome mit ungesättigten oder einfach besetzten Orbitalen. $\equiv \dot{Si}$ wird trivalentes Silizium genannt. Nach dem Aufbrechen der Bindung verbleibt das Si-Atom unbeweglich im Oxyd. Das

nur einfach gebundene Sauerstoffatom unterliegt einer recht komplizierten Wanderungsbewegung zur Grenzfläche. Dabei ist diese Bewegung stark von der Verunreinigung des Oxydes mit Wasserstoffatomen abhängig. Diese Wanderung des Sauerstoffes wurde von Greaves [GRE13] vorgeschlagen und ist auch in dem von Grunthner verfaßten Artikel [GRU12] näher beschrieben. Experimentell konnte eine Sauerstoffverarmung in der Grenzschicht festgestellt werden. Das zurückbleibende trivalente Silizium mit einer assoziierten Sauerstoffleerstelle wird als E' -Zentrum bezeichnet. Diese E' -Zentren werden mit den Hole-Traps identifiziert und besitzen Energieniveaus 2.7eV oberhalb der Valenzbandkante des Oxydes. Lenahan und Dressendorfer konnten eine 1:1 Korrespondenz der E' -Zentren zur Anzahl der Oxydladungen nachweisen [LEN14].

An der SiO_2/Si -Grenzschicht ankommende Sauerstoffatome binden sich dort an Si-Atome, welche normalerweise mit zwei O-Atomen und zwei Si-Atomen gebunden sind. Durch das zusätzliche O-Atom reißt eine Bindung zu einem Si-Atom auf, wodurch trivalentes Silizium entsteht. Dieser Vorgang ist in Abb.3.7 graphisch dargestellt. Die so entstandenen Defekte werden mit den Grenzflächenzuständen identifiziert und liegen im Inversionskanal.

Das hier vereinfacht dargestellte Modell, als Stress-Modell in der Literatur zu finden, ist keineswegs unangefochten und mit einigen experimentellen Ergebnissen nicht vereinbar. Es soll nicht als endgültiger Erklärungsversuch, sondern vielmehr als Diskussionsgrundlage und Anregung zu diesem Thema verstanden werden.

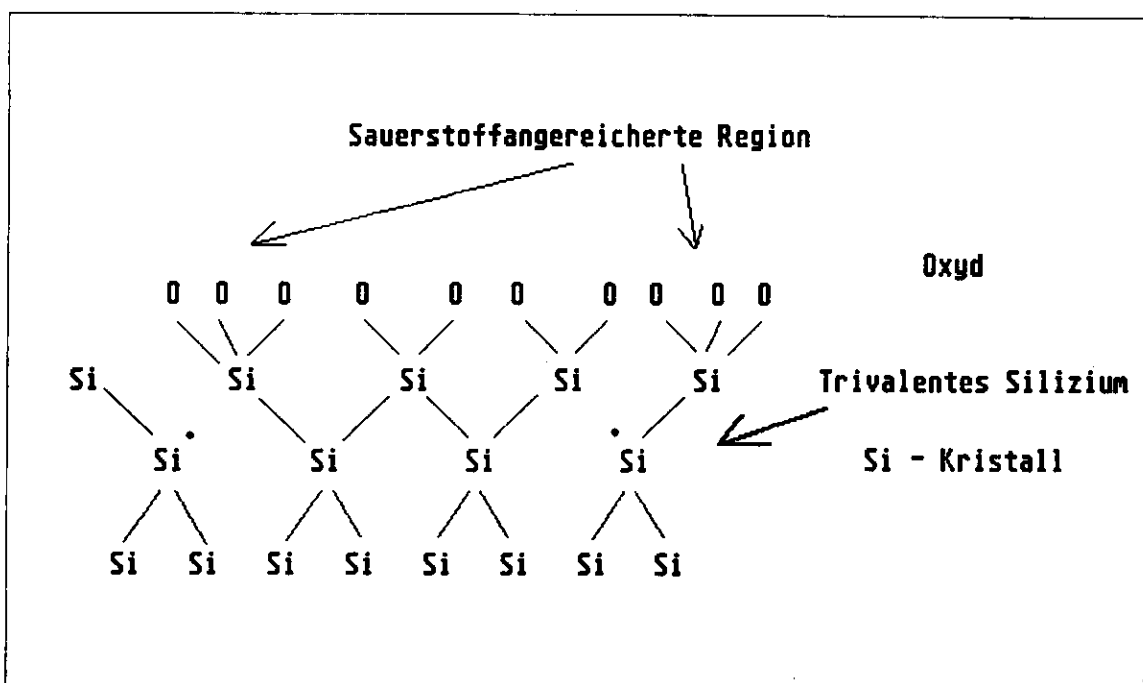


Abbildung 3.7: Physikalische Natur der Grenzflächenzustände

3.8 Leckströme

Grundsätzlich existieren drei Arten von Leckströmen in integrierten CMOS-Schaltungen. Da sind zunächst die durch die Schwellenspannungsverschiebung verursachten Source/Drain-Leckströme unterhalb der Schwellenspannung, die im 2.Kapitel beschriebenen Sub-Threshold-Currents. Betrachten wir noch einmal kurz die Situation in einem CMOS-Inverter, dazu Abb.2.7 im 2.Kapitel. Bei einem

Eingangssignal von $U_{in} = +5V$ ist der PMOS-Transistor durchgeschaltet und der NMOS-FET mit einer Gate/Source-Spannung von $U_{GS} = 0V$ gesperrt. Im schlimmsten Fall kommt es durch die Bestrahlung dazu, daß die Schwellenspannung des NMOS-FET negativ wird und es zu einem Kurzschluß zwischen den Versorgungsspannungen V_{DD} und V_{SS} kommt. Neben diesem Totalausfall der Funktionsfähigkeit können jedoch auch Leckströme durch den NMOS-Transistor zu Schädigungen führen. Durch die Abnahme der Schwellenspannung nimmt auch der Sub-Threshold-Current, der als Leckstrom zwischen Source und Drain wirkt, zu. An dem gesperrten NMOS-Transistor liegt die volle Differenz der Versorgungsspannungen mit $V_{SS} = -5V$ an Source und $V_{DD} = +5V$ an Drain an. Eine Schädigung des Kanalgebietes durch Sub-Threshold-Leckströme kann daher ebenfalls zur Beeinträchtigung der Funktionsfähigkeit von Schaltungen führen.

Neben den Source/Drain-Leckströmen sind zwei weitere Leckströme von Bedeutung, die stark von der Geometrie und Topographie einer integrierten Schaltung abhängen. Dickoxyde von etwa 1000 nm werden zum einen dazu verwendet die Transistoren voneinander zu isolieren, und zum anderen um die Länge der aktiven Kanalregion unter dem Gate festzulegen. Am Ende der gewünschten Gate-Länge führt die Gate-Leitungsbahn auf das dickere Feldoxyd. Dickoxyde zeigen jedoch eine sehr viel stärkere Schwellenspannungsverschiebung, so daß es an den Gatebegrenzungen zum Dickoxyd zu Leckströmen zwischen den Source- und Drainregionen kommt, siehe Abb.3.8.

Ein zweiter Leckstrom tritt zwischen den Source-Regionen und der implementierten n-Wanne auf [DRE15]. Auch dieser Leckstrom könnte eine starke Abhängigkeit von der Lage parasitärer Feldtransistoren zwischen den NMOS-Transistoren und der n-Wanne besitzen. Ein Leckstrom zur positiv vorgespannten n-Wanne unterscheidet sich von den erstgenannten Leckströmen derart, daß nicht das Sperrverhalten eines Schalttransistors beeinflußt wird. Vielmehr kommt es zu Stromwegen zur positiven Versorgungsspannung, womit Ströme außerhalb der vorgegebenen Leiterbahnen auftreten. Auf die unterschiedlichen Auswirkungen der genannten Leckströme in komplexen CMOS-Schaltungen wird im Zusammenhang mit den Buffer-Bestrahlungen erneut eingegangen.

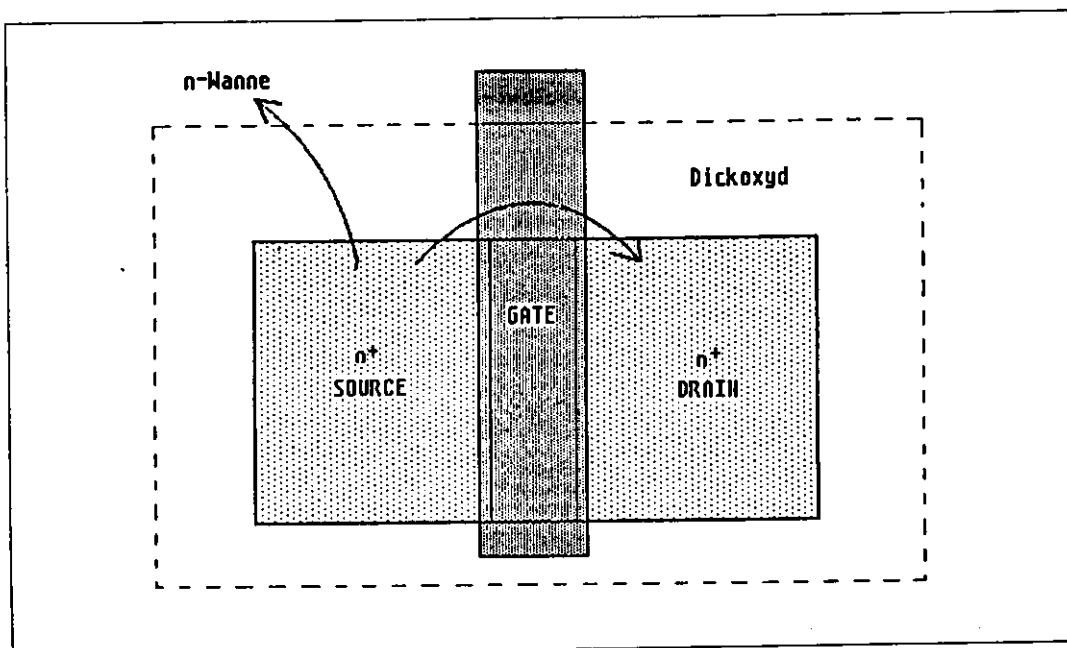


Abbildung 3.8: Leckströme in CMOS-Schaltungen

Kapitel 4

Untersuchungen an Teststrukturen

Die Entwicklung der Pipeline und des Buffer/Multiplexer ist vom Fraunhofer-Institut (FhI) für Mikroelektronische Schaltungen und Systeme in Duisburg in Zusammenarbeit mit der ZEUS-Gruppe durchgeführt worden. Zur Produktion der beiden Speicherbausteine gingen Fertigungsaufträge an die belgische in Leuven ansässige Firma IMEC (Interuniversity Micro-Electronics Center) und an die ELMOS (Elektronik in MOS-Technologie) GmbH in Dortmund. In diesem vierten Kapitel werden die Ergebnisse, die bei den Bestrahlungen der ELMOS- und IMEC-Teststrukturen gewonnen wurden, diskutiert und miteinander verglichen.

Neben einer Vielzahl elektronischer Eigenschaften ist die Strahlenempfindlichkeit der Speicherbausteine ein weiteres Kriterium, das es wegen der in Kap.1 genannten Gründe zu berücksichtigen gilt. Zur Aufgabenstellung dieser Arbeit gehört die Untersuchung von Strahlenschädigungen am Buffer/Multiplexer. Die Bestrahlungen an dieser komplexen integrierten Schaltung liefern das Antwortverhalten des gesamten Chips. Da die einzelnen Transistoren Messungen nicht zugänglich sind, bleiben Erklärungsversuche verschiedener Schädigungen wegen der komplexen Struktur und dem Zusammenwirken einer großen Anzahl elektronischer Elemente bis zu einem gewissen Grad hypothetisch. Um eine tiefere Einsicht in die Vorgänge innerhalb des Buffers zu erhalten, werden die Messungen am Buffer durch Untersuchungen der Basiszellen komplexer CMOS-Schaltungen, den Feldeffekttransistoren, ergänzt. Zu diesem Zweck wurden von IMEC und ELMOS Teststrukturen zur Verfügung gestellt. Teststrukturen bezeichnen Chips, auf denen einzelne Transistoren angebracht sind, die separat angesteuert werden können. Untersucht wurden nur die Transistoren vom Normally-Off Typ, die in CMOS-Schaltungen Verwendung finden. Die auch auf den Teststrukturen befindlichen selbstleitenden Transistoren wurden keiner Untersuchung unterzogen.

4.1 Teststrukturen

Die Feldeffekttransistoren unterschiedlicher Geometrie (W/L-Verhältnis) und Produktionstechnologie stehen in 40-poligen DIL-Gehäusen (Dual In Line) zur Verfügung. An den Teststrukturen ist es möglich, die strahlungsverursachte Veränderung der Kennlinien, im besonderen die Schwellenspannung in Abhängigkeit verschiedener äußerer Parameter zu messen. Alle Transistoren sind in der Silicon-Gate-Technologie mit Polysilizium als Gatematerial erstellt und besitzen ein Gateoxyd aus SiO_2 . Die Oxyddicke aller Transistoren beträgt 40 nm. Die Ursachen der unterschiedlichen Strahlenempfindlichkeit der Gateoxyde resultieren aus den verschiedenen Produktionsschritten bei der Herstellung der Transistoren und der Oxyde.

4.1.1 Die IMEC-Teststrukturen

Die von IMEC hergestellten Teststrukturen bestehen aus 15 Feldeffekttransistoren mit unterschiedlichen Gatedimensionen und einem Feldtransistor mit einer Oxyddicke von 800 nm, wobei die baugleichen NMOS und PMOS-Transistoren auf getrennten Chips angebracht sind. Dies hat den Nachteil, daß keine CMOS-Anordnungen mit in das Substrat eingelassenen n-Wannen zur Verfügung stehen. Damit gibt es auch keine Möglichkeit, die Leckströme zwischen den Sourceregionen und den n-Wannen zu untersuchen. Wie sich bei den Bufferbestrahlungen zeigen wird, ist dies jedoch keine Einschränkung, da bei den IMEC-Buffern keine bedeutenden Schädigungen gefunden wurden, die auf derartige Leckströme zurückzuführen wären.

Tabelle 4.1 gibt die verwendete Numerierung der Transistoren und ihre W/L-Verhältnisse an. Zu den Gateanschlüssen muß gesagt werden, daß vier Gateanschlüsse existieren, die mit Ausnahme des Transistors 01, von mehreren Transistoren gemeinsam genutzt werden. Neben dem Transistor 01, der einen eigenen Gateanschluß besitzt, haben die folgenden Transistoren eine gemeinsame Gateleitung: Das L-Feld und das W-Feld haben jeweils eine Gateleitung sowie die restlichen Transistoren TR 12 bis TR 16. Die gemeinsame Nutzung einer Gateleitung durch den Feldtransistor und das quadratische Gate-Feld führte zu einer interessanten Entdeckung, die noch ausführlich erläutert wird.

Transistor	W/L-Verhältnis	
01	300/100	
02	30/10	L-Feld
03	30/7	
04	30/5	
05	30/4	
06	30/3	
07	10/30	W-Feld
08	7/30	
09	5/30	
10	4/30	
11	3/30	
12	3/3	quadratisches Gate-Feld
13	4/4	
14	5/5	
15	7/7	
16	30/3	Feldtransistor

Tabelle 4.1: IMEC-Testtransistoren

4.1.2 Die ELMOS-Teststrukturen

Auf den ELMOS-Teststrukturen befinden sich NMOS- und PMOS-Transistoren in einem Chip (Tab.4.2). Die PMOS-FETs sind dabei wie in der CMOS-Technologie in eine n-Wanne gebettet. Diese Anordnung erlaubt die Untersuchung von n-Wannen-Leckströmen, die bei den ELMOS-Buffern zu einer starken Strahlenschädigung führen. Auf jeder Teststruktur stehen drei NMOS-Feldeffekttransistoren und zwei PMOS-FETs sowie ein NMOS- und ein PMOS-Feldtransistor zur Verfügung. Weiterhin existiert nur eine Gateleitung für alle Transistoren.

Transistor	W/L-Verhältnis	
01	60/5	NMOS Feldtransistor
02	60/3	
03	60/20	
04	60/10	
05	60/3	PMOS Feldtransistor
06	60/20	
07	60/10	

Tabelle 4.2: ELMOS-Testtransistoren

4.2 Zielsetzung

Das primäre Ziel der Untersuchungen liegt in der Verknüpfung der Strahlenschäden an Feldeffekttransistoren mit den Schädigungen, die bei Buffer/Multiplexern beobachtet werden. Eine Verknüpfung zwischen den an den Teststrukturen durchgeführten Messungen mit den Ergebnissen der Buffer-Bestrahlungen besteht zum einen in einer generellen Aussage über die Empfindlichkeit der IMEC und ELMOS-Transistoren und zum anderen in einer Untersuchung der Leckströme, die die Ursache der meisten Schädigungen bei unseren integrierten Schaltungen sind.

Als Kriterium zur Abschätzung der Strahlenempfindlichkeit eines Feldeffekttransistors ist der Verlauf der Schwellenspannung als Funktion der Dosis aufzunehmen. Die Schwellenspannungsverschiebung hängt dabei von mehreren Parametern wie der Strahlungsrate und der Gate/Source-Spannung während der Bestrahlung ab. Besonderer Wert wird auf die Untersuchung des Einflusses der Gate/Source-Spannung gelegt, da die Strahlenempfindlichkeit eines Transistors im On- und Off-Zustand sehr unterschiedlich ist.

Die Dosisraten liegen aus Gründen der Bestrahlungsdauer für die meisten Messungen zwischen 2-3 krad/h, während die Rate für die analoge ZEUS-Ausleseelektronik im Bereich 1 krad/Jahr liegt. Aus diesem Grund ist auch das Ausheilungsverhalten der Schädigungen zu bestimmen, um auf diese Weise die Ergebnisse auf die Ausleseelektronik übertragen zu können.

Weiterhin ist die Schwellenspannungsverschiebung der Feldtransistoren im Hinblick auf das Durchschaltverhalten parasitärer Transistoren in integrierten Schaltungen zu ermitteln.

Neben diesen von der Anwendung im ZEUS-Detektor motivierten Messungen wurden noch Untersuchungen wie der Einfluß ionisierender Strahlung auf die Beweglichkeit der Ladungsträger im Inversionskanal und den damit zusammenhängenden Grenzflächenzuständen, durchgeführt.

Zusammenfassend sollen Untersuchungen zu folgenden Themen durchgeführt werden:

- Schwellenspannungsverschiebung bei unterschiedlichen Gate/Source-Spannungen während der Bestrahlung
- Einfluß der Dosisraten auf die Schwellenspannungsverschiebung und das Leckstromverhalten
- Abnahme der Ladungsträgerbeweglichkeit
- Ausheilungsverhalten der genannten Schädigungen
- Leckstrommessungen und Analyse ihrer Ursache
- Schwellenspannungsverschiebungen bei Feldtransistoren

4.3 Meßaufbau

Zur Ermittlung der Schwellenspannung lassen sich zwei Kennlinien nutzen. Dies sind die Kennlinien des Source/Drain-Stromes als Funktion der Gate-Spannung im linearen Anlaufgebiet und in Sättigung, die im 2.Kapitel hergeleitet werden und unter Gl.(4) und Gl.(5) zu finden sind. Für kleine Drain-Spannungen mit $U_d < U_{gate} - U_{Th}$ gilt der lineare Kennlinienverlauf.

$$I_d = \frac{W}{L} \mu C_{ox} \left((U_{Gate} - U_{Th}) U_d - \frac{U_d^2}{2} \right)$$

Im Falle großer Drain-Spannungen, die oberhalb der Pinch-Off-Spannung mit $U_d > U_{gate} - U_{Th}$ liegen, geht der lineare Verlauf in einen parabolischen Kennlinienverlauf über.

$$(1) \quad I_d = \frac{1}{2} \frac{W}{L} \mu C_{ox} (U_{Gate} - U_{Th})^2$$

Sowohl die Schwellenspannung als auch die Beweglichkeit lassen sich leicht aus der letzten Beziehung gewinnen. Prinzipiell läßt sich hierzu auch die erstgenannte Gleichung heranziehen. Dabei tritt jedoch das Problem auf, daß im linearen Bereich Abweichungen von dem theoretischen Verlauf durch die Reduktion der Beweglichkeit der Kanalladungsträger bei höheren Gatespannungen auftreten [ZIM1]. Aus diesem Grund wird die I_d-U_{gate} Kennlinie in Sättigung zur Ermittlung der Schwellenspannung und der Beweglichkeit genutzt.

Das Programm zur Messung der Schwellenspannung besteht in der Aufnahme der Kennlinie (1). Daraus wird die lineare $\sqrt{I_d}-U_{gate}$ Funktion gewonnen, und deren Schnittpunkt mit der U_{gate} -Achse ergibt die Schwellenspannung. Aus der Steigung dieser Geraden gewinnt man außerdem den Faktor $k = \frac{1}{2} \mu C_{ox} W/L$ der Gl.1. Da mit Ausnahme der Beweglichkeit alle anderen Größen konstant sind, ergibt der Quotient $k(D)/k_o$ mit k_o als Wert des unbestrahlten Transistors den relativen Verlauf der Beweglichkeit als Funktion der Strahlendosis D.

Zusätzlich zu der Schwellenspannungsmessung sollen der Sub-Threshold-Strom und Leckströme untersucht werden. Dadurch wird die Anforderung an das Auflösungsvermögen der Strommessung von $0.1 \mu A$ für die Schwellenspannungsbestimmung auf $10 pA$ angehoben. Der prinzipielle Meßaufbau (Abb.4.1) besteht aus einem Transistor, drei Spannungsversorgungen für die Drain-, Bulk- und Gateanschlüsse sowie einem Strommeßgerät zur genauen Messung des Source-Stromes. Von der Strommessung wird neben einer hohen Auflösung die Abdeckung eines Bereiches über 9 Größenordnungen verlangt, der sich von $10^{-11} A$ bis $10^{-2} A$ erstreckt.

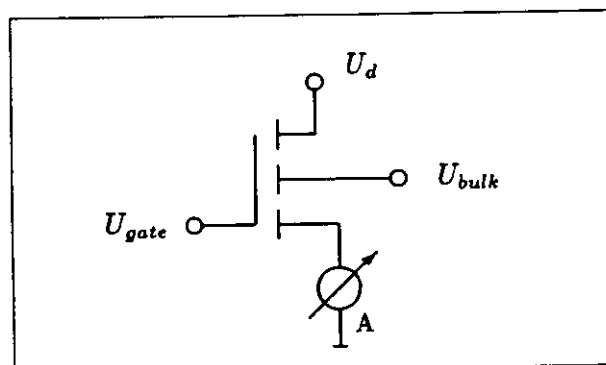


Abbildung 4.1: Source-Strom-Messung

Der tatsächlich verwendete Meßaufbau, der vor dem Antritt meiner Arbeit von Piotr Malecki errichtet worden war, ist so ausgelegt, daß die Messung eines Chips mit seinen 16 Transistoren (IMEC) vollautomatisiert abläuft. Die dafür benötigten Module sind im Blockschaltbild Abb.4.4 dargestellt. Die Steuerung der funktionellen Einheiten wird von einem Motorola-68020-Einplatinencomputer übernommen. Drei Digital-Analog-Converter (DAC) stehen für die Spannungsversorgung der Gate-, Drain- und Bulkanschlüsse zur Verfügung. Bei den DACs kann zwischen zwei Arbeitsbereichen gewählt werden, wobei ein Bereich zwischen $-2.5V$ und $+2.5V$ mit einer maximalen Auflösung von $10mV$ liegt, und der zweite Bereich zwischen $-8.0V$ und $+8.0V$ eine Auflösung von $40mV$ besitzt. Für einen Großteil der durchgeführten Messungen war die gröbere Auflösung ausreichend und aus zeitlichen Gründen angebracht.

Weiterhin sind in Abb.4.4 zwei Schaltmodule zu erkennen. Das eine mit SM1 bezeichnete Schaltmodul wird für die Auswahl des jeweils zu messenden Transistors eines Chips benötigt und besteht aus 16 Schaltern, die mit den Drainanschlüssen der Transistoren verbunden sind. Durch das Schließen eines Schalters kann ein Transistor selektiert werden. Im Gegensatz zu den Drainanschlüssen führen die Gate-, Bulk- und Sourceanschlüsse aller Transistoren auf gemeinsame Leitungen.

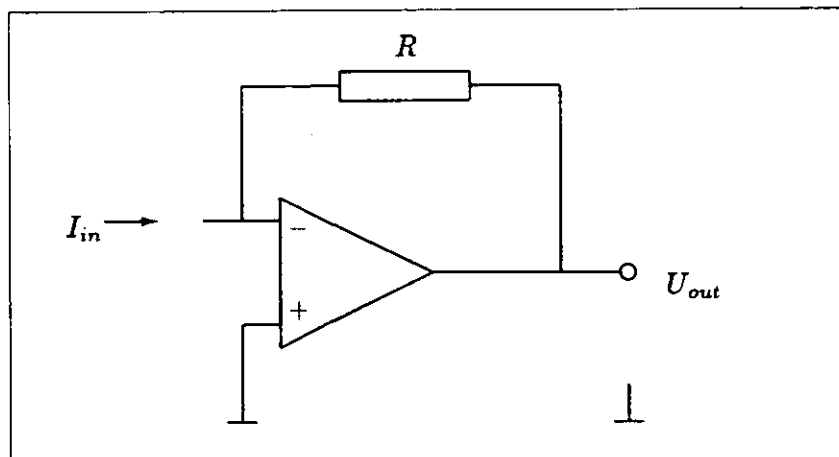


Abbildung 4.2: Strom-Spannungswandler (I)

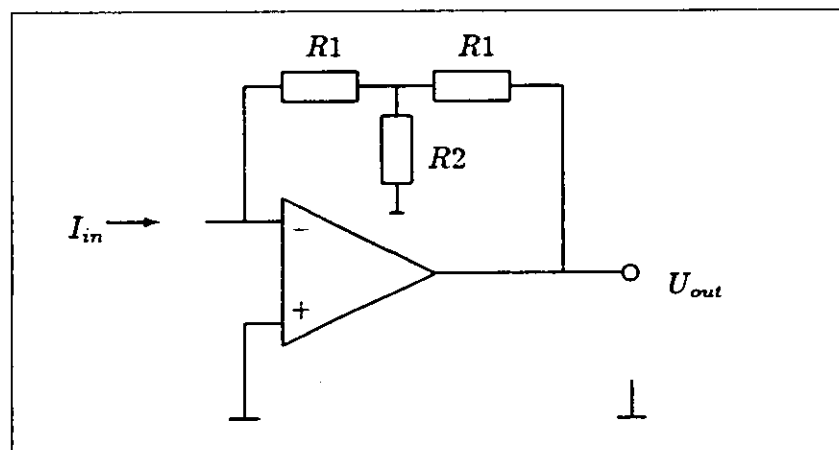


Abbildung 4.3: Strom-Spannungswandler (II)

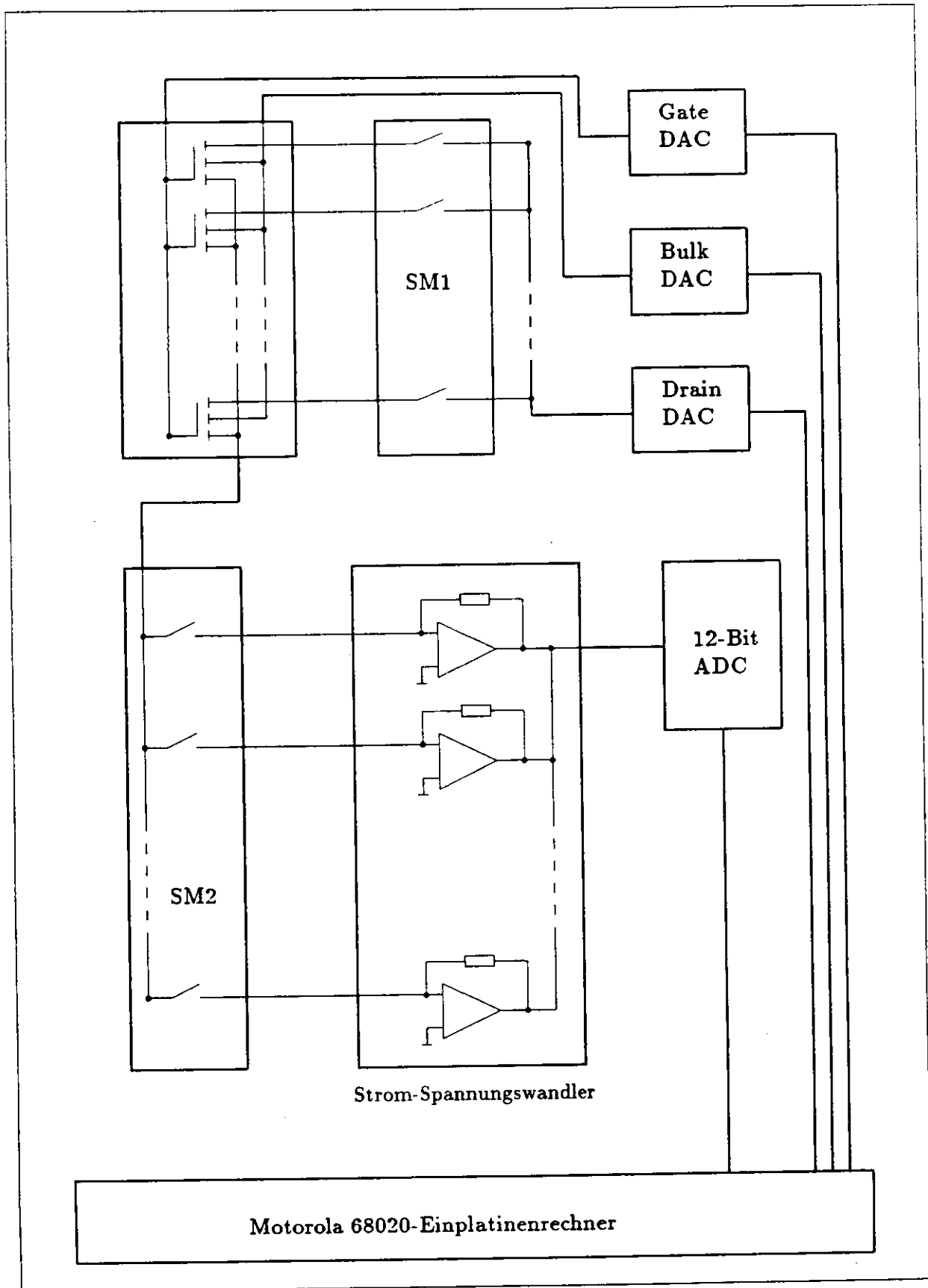


Abbildung 4.4: Blockschaltbild des Meßaufbaus

Das zweite Selektionsmodul SM2 wird für die Strommessung benötigt, die zunächst beschrieben werden soll. Die Source-Ströme müssen gemessen und in Spannungswerte übertragen werden, um sie einer Digitalisierung zugänglich zu machen. Beides wird von dem Strom-Spannungswandler (I) in Abb.4.2 geleistet, der aus einem spannungsgegengekoppelten Operationsverstärker besteht und mit einem Widerstand beschaltet ist. Für den in Abb.4.2 gezeigten Spannungswandler gilt:

$$U_{out} = R \cdot I_{in}$$

Widerstände mit Werten größer als $1\text{ M}\Omega$ standen nicht zur Verfügung, womit ein Strom von 10^{-11} A erst zu einer Spannung von $U_{out} = 10^6 \frac{\text{V}}{\text{A}} \cdot 10^{-11}\text{ A} = 10^{-5}\text{ V}$ führt, die für eine Digitalisierung zu niedrig ist. Um Widerstandswerte oberhalb von $1\text{ M}\Omega$ zu verwirklichen, wird der in Abb.4.3 gezeigte Strom-Spannungswandler (II), der im Blockschaltbild Abb.4.4 nicht eingezeichnet ist, verwendet, wobei sich der resultierende Widerstand R angenähert aus den Widerständen R_1 und R_2 nach

$$R \approx \frac{R_1^2}{R_2}$$

berechnet. Mit $R_1 = 1\text{ M}\Omega$ und $R_2 = 10\ \Omega$ ergibt sich damit ein maximaler Ersatzwiderstand von $R = 10^{11}\ \Omega$. Insgesamt decken auf diese Weise 10 Strom-Spannungs-Wandler mit $R = 100\ \Omega$ bis $R = 10^{11}\ \Omega$ den zu messenden Strombereich von 10^{-2} A bis 10^{-11} A ab. Das Schaltmodul SM2 wird zur Ansteuerung des jeweils richtigen Strom-Spannungswandlers benötigt. Die Selektion geschieht in der Weise, daß eine Strommessung immer mit dem empfindlichsten Strom-Spannungs-Wandler (das ist der mit dem höchsten Widerstand R beschaltete Operationsverstärker) beginnt. Sobald sich am nachgeschalteten 12-Bit ADC ein Overflow ergibt, wird die Messung mit dem nächstfolgenden Spannungswandler wiederholt. Auf diese Weise werden die Strom-Spannungs-Wandler nacheinander durch das Schaltmodul SM2 angesteuert und ermöglichen so die Strommessung innerhalb des 9 Größenordnungen umfassenden Strombereiches.

4.4 Die Strahlenquelle

Die Bestrahlungen wurden an einer ^{137}Cs -Quelle mit einer Aktivität von 5 Ci durchgeführt. ^{137}Cs ist ein γ - und β -Strahler mit einer γ -Energie von $E_\gamma = 661\text{ keV}$ und einer maximalen Energie der β -Elektronen von $E_\beta = 514\text{ keV}$. Die Dosisrate der γ -Strahlung folgt dem $1/r^2$ -Gesetz und berechnet sich nach

$$\dot{D} = 14200 \cdot \frac{1}{d^2} \left[\frac{\text{rad}}{\text{h}} \right]$$

Die Distanz d von der Strahlenquelle wird dabei in $[\text{cm}]$ angegeben. Der geringstmögliche Abstand d_{min} hängt von den Abmessungen der Chipsockel ab und beträgt für die Teststrukturen 2.2 cm und für den Buffer 1.8 cm , was einer Rate von 3000 rad/h und 4400 rad/h entspricht.

Der $1/r^2$ -Abfall der Bestrahlungsrate setzt den Vergleichsmöglichkeiten von Messungen hoher und niedriger Raten eine Grenze. Die Distanz d läßt sich nur mit einer absoluten Genauigkeit von $1\text{-}2\text{ mm}$ feststellen. Bei einer Rate von 250 rad/h mit $d = 7.5\text{ cm}$ wirkt sich eine Abweichung von 2 mm nur geringfügig aus und führt zu $\dot{D} = 250 \pm 15\text{ rad/h}$. Bei sehr kurzen Distanzen von 2.2 cm ergibt sich jedoch bei dieser Abweichung ein Fehler von $\dot{D} = 3000 \pm 930\text{ rad/h}$. Vergleichsmessungen bei verschiedenen Strahlungsraten müssen unter diesem Aspekt gesehen und entsprechend vorsichtig bewertet werden.

Bestrahlungen bei gleicher Distanz mit dem jeweils gleichen Sockel sind sehr viel genauer und können daher gut miteinander verglichen werden. Bei den Kurven, die als Funktion der Dosis aufgetragen sind, könnte die Dosis, die sich aus $D = \dot{D}t$ ergibt, mit der genannten Ungenauigkeit falsch skaliert sein, was dann aber für alle bei dieser Distanz durchgeführten Messungen gilt und damit auf die zu ziehenden Vergleiche keinen Einfluß hat.

Die besten Vergleichsmessungen z.B. von PMOS- und NMOS-Transistoren ergeben sich, wenn die unterschiedlichen Transistoren (wie bei ELMOS) auf einem Chip angebracht und damit der exakt gleichen Dosisrate ausgesetzt sind. Neben der hier genannten werden noch drei weitere Fehlerquellen im folgenden Abschnitt erläutert.

4.5 Fehlerbetrachtungen

Strahlungsuntersuchungen an MOS-Strukturen leiden häufig an dem Mangel, daß nur eine kleine Zahl von Objekten für die Bestrahlungen zur Verfügung steht. Sind ausreichend viele Testobjekte vorhanden, so steht die zeitliche Dauer einer Bestrahlung mehreren Wiederholungsmessungen unter gleichen Bedingungen entgegen, zumal wenn mehrere Strahleneffekte, die wiederum die Variation einiger Bestrahlungsparameters verlangen, zu untersuchen sind. Eine durchschnittliche Messung bis zu einer Dosis von 100 krad benötigt bei einer Dosisrate von 2.5 krad/h 40 Stunden reine Bestrahlungszeit und zusätzlich etwa 1 h für jede Unterbrechung zur Messung der Kennlinien. Messungen mit Bestrahlungsraten von 250 rad/h erstrecken sich dagegen über einen Zeitraum von 10 Tagen. Aus diesen Gründen steht kein statistisches Ergebnismaterial zur Verfügung, mit dem es leichter wäre, die Genauigkeit einer durchgeführten Messung anzugeben. Eine Fehlerbetrachtung stützt sich daher auf die Genauigkeit der Meßelektronik und eine Analyse der Methode, mit der die Schwellenspannung und die Beweglichkeit ermittelt werden.

Die beiden aus der I_d-U_{gate} Kennlinie gewonnenen Parameter U_{Th} und μ sind im wesentlichen mit Fehlern behaftet, die sich auf folgende Ursachen zurückführen lassen:

- die Meßgenauigkeit der Ausleseelektronik,
- den Einfluß thermischer Schwankungen,
- Probleme bei der Rekonstruktion der $\sqrt{I_d}-U_{gate}$ Regressionsgeraden

4.5.1 Einfluß der Ausleseelektronik auf die Meßgenauigkeit

Die von der Ausleseelektronik gelieferten Kennlinien sind mit Kennlinien verglichen worden, bei der die Strommessung mit einem Präzisionsmultimeter (Keithley 195A Digital Multimeter), welches eine maximale Auflösung von 0,1 nA besitzt, vorgenommen wurde. Die aus beiden Kurven ermittelten Schwellenspannungen stimmten mit einer Genauigkeit von etwa 1 % überein. Ein Problem war der zunächst zackige Verlauf der Kennlinien, wie in Abb.2.6 und Abb.2.7 zu erkennen ist. Die Ursache hierfür lag in der Differenz der vom Steuerprogramm gespeicherten Gate-Spannung und dem vom Gate-DAC gelieferten Spannungswert. Zur Korrektur dieses Fehlers konnte das bereits erwähnte programmierbare Präzisionsmultimeter von Keithley zur Messung der von dem Gate-DAC gelieferten Spannungswerte genutzt werden. Die nach dieser Verbesserung von der Ausleseelektronik gelieferten Kennlinien zeigten einen glatten Verlauf, wie in Abb.4.5 zu sehen ist. Nach dieser Verbesserung können die von der Ausleseelektronik verursachten Meßfehler als klein gegen die in der obigen Aufzählung als letztgenannte Fehlerquelle beigetragene Ungenauigkeit angesehen werden.

4.5.2 Der Einfluß thermischer Schwankungen auf die Meßgenauigkeit

Der Einfluß thermischer Schwankungen soll hier aufgeführt werden, ohne daß er eingehend untersucht worden wäre. Da die Strahlenquelle und das Laboratorium, in dem die Auslese vorgenommen wurde, 200 m voneinander entfernt liegen und der Weg dazwischen im Freien zurückgelegt werden muß, sind die Teststrukturen bei ihrem Transport unterschiedlichsten Temperaturen in Abhängigkeit vom Wetter und der Tageszeit ausgesetzt. Starke Auswirkungen auf einzelne Meßpunkte einer Bestrahlung, die gewöhnlich einige Tage dauert, sollten durch ihre Abweichung vom Gesamtverlauf einer Kurve zu erkennen sein. Derartige stärkere Abweichungen einzelner Meßpunkte wurden jedoch nicht beobachtet.

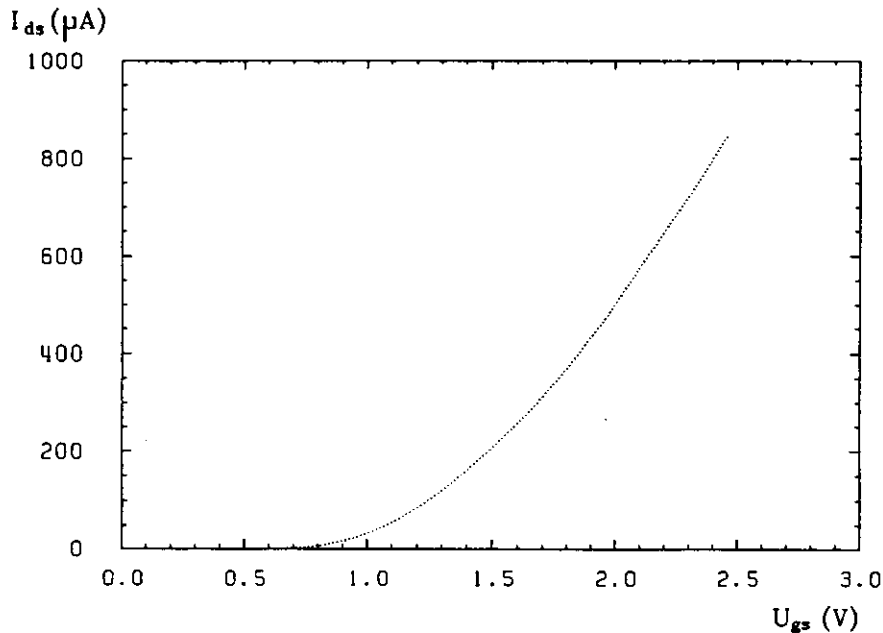


Abbildung 4.5: Drain/Source-Strom als Funktion der Gate-Spannung

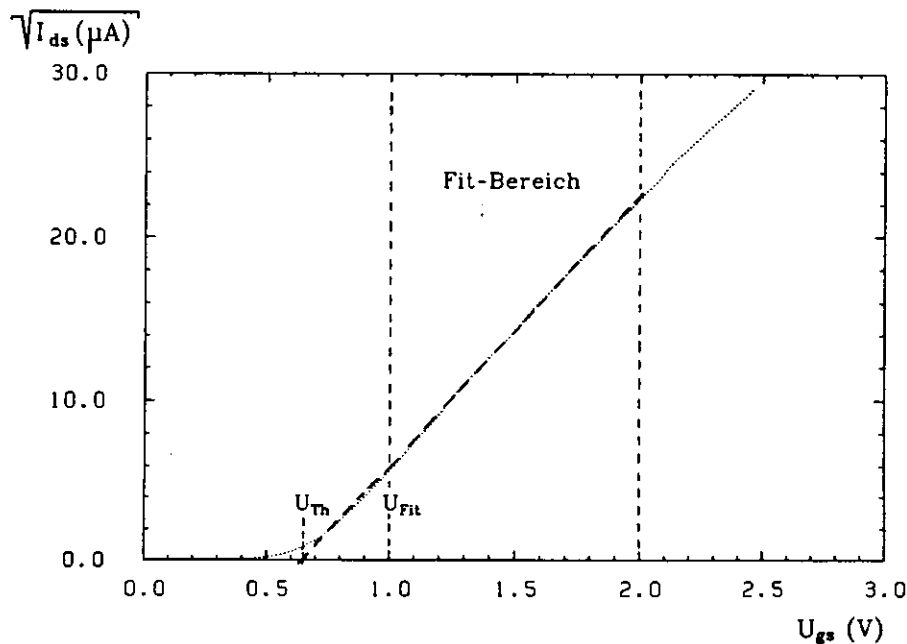


Abbildung 4.6: Bestimmung der Schwellenspannung

4.5.3 Der durch den Fit der Regressionsgeraden verursachte Fehler

Der größte Beitrag zur Meßungenauigkeit liegt im Verfahren zur Bestimmung der Schwellenspannung begründet. Abb.4.5 zeigt eine in Sättigung aufgenommene I_d-U_{gate} Kennlinie. Die aus dieser Kennlinie gewonnene $\sqrt{I_d}-U_{gate}$ Kurve ist in Abb.4.6 zu sehen. Beim Betrachten dieser Kurve fällt die Abweichung von der Linearität in der Nähe der Schwellenspannung auf. Der Fit der Regressionsgerade sollte daher erst oberhalb eines zu ermittelnden Wertes U_{Fit} der Schwellenspannung beginnen.

Bei einer Analyse, die den Einfluß des Fit-Bereiches auf den Wert der Schwellenspannung untersuchte, stellte sich heraus, daß eine empfindliche Abhängigkeit besteht. Da die Kennlinien während der Bestrahlung eine Verschiebung zu kleineren Gate-Spannungen vollziehen, muß der Fit-Bereich ständig mitgeführt werden, wobei der Abstand zwischen U_{TH} und U_{Fit} leicht variiert. In Tab.4.3 sind die für verschiedene Fitbereiche berechnete Schwellenspannungen und $k = \frac{1}{2}\mu C_{ox}W/L$ eines unbestrahlten IMEC-Transistors mit $W/L=30/3$ aufgeführt.

Fit-Bereich [V]	U_{Th} [V]	k [$10^{-4} \frac{A}{V^2}$]
0.6 - 1.6	0.635	2.71
0.7 - 1.7	0.654	2.88
0.8 - 1.8	0.660	2.91
0.9 - 1.9	0.656	2.86
1.0 - 2.0	0.644	2.77
1.1 - 2.1	0.630	2.70
1.2 - 2.2	0.616	2.63
1.3 - 2.3	0.597	2.54

Tabelle 4.3: Einfluß des Fit-Bereiches auf U_{Th} und k

Die in der Tabelle angegebenen U_{Th} - und k -Werte sind mit einer Genauigkeit von 1% angegeben. Die zugrundeliegende Kurve, aus der die Regressionsgerade ermittelt wurde, entspricht der Abb.4.6 und ist mit einer Schrittweite von 40 mV aufgenommen worden.

Unter Beibehaltung gleich langer Fit-Bereiche von einem Volt und eines Abstandes zwischen dem Startwert U_{Fit} und U_{Th} von 300 mV bis 500 mV besitzen die ermittelten Schwellenspannungen maximale Abweichungen von 30 mV, was in Tab.4.3 einem Fehler von 5% entspricht. Der maximale prozentuale Fehler von k liegt mit 5.3% in der gleichen Größenordnung. Für die übrigen Transistoren ergeben sich ähnliche oder kleinere Fehler, die mit zunehmender Strahlendosis noch leicht abnehmen. Die im folgenden präsentierten Meßergebnisse sind im wesentlichen mit dem hier geschilderten Fehler behaftet.

4.6 Verzeichnis der durchgeführten Messungen

Bevor die zu den jeweiligen Fragestellungen gewonnenen Ergebnisse vorgestellt werden, soll wegen der großen Zahl unterschiedlicher Messungen eine Auflistung der Untersuchungen als Leitfaden vorangestellt werden.

4.7 Untersuchungen an den IMEC-Teststrukturen

4.7.1 Der Einfluß der Gatedimensionen auf die Schwellenspannungsverschiebung

4.7.2 Abhängigkeit der Schwellenspannungsverschiebung von der anliegenden Gate-Spannung

4.7.3 Schwellenspannungsverschiebungen bei unterschiedlichen Dosisraten

4.7.4 Ausheilung der Schwellenspannungsschädigung nach dem Ende der Bestrahlung

4.7.5 Die strahlungsverursachte Abnahme der Beweglichkeit und deren Ausheilung

4.7.6 Die Auswirkung hoher Spannungsimpulse auf die Schwellenspannung und die Beweglichkeit

4.8 Untersuchungen an den ELMOS-Teststrukturen

4.8.1 Abhängigkeit der Schwellenspannungsverschiebung von der anliegenden Gate-Spannung

4.8.2 Ausheilung der Schwellenspannungsverschiebung

4.8.3 Reduktion der Beweglichkeit

4.9 Vergleich der IMEC- und ELMOS-Transistoren

4.9.1 Vergleich der Schwellenspannungsverschiebung

4.9.2 Vergleich der Abnahme von U_{TH} bei Feldoxydtransistoren

4.9.3 Vergleich der Ströme im Sub-Threshold-Bereich

4.10 Analyse der bei ELMOS-Transistoren gemessenen Leckströme

4.7 Untersuchungen an den IMEC-Teststrukturen

Zunächst soll noch einmal die Schwellenspannungsverschiebung zu negativeren Werten anhand der Abb.4.7 verdeutlicht werden, die die I_d-U_{gate} Kennlinien eines 30/10-Transistors für drei verschiedene Strahlendosen zeigt und bei einer Dosisrate von 2.5 krad/h und einer Gate-Spannung von $U_{gate} = +5V$ während der Bestrahlung aufgenommen wurde. Gate-Spannungen, die mit in den Abbildungen angegeben sind, beziehen sich immer auf den Wert während der Bestrahlung oder auf die Ausheilungsphase nach dem Bestrahlungsende.

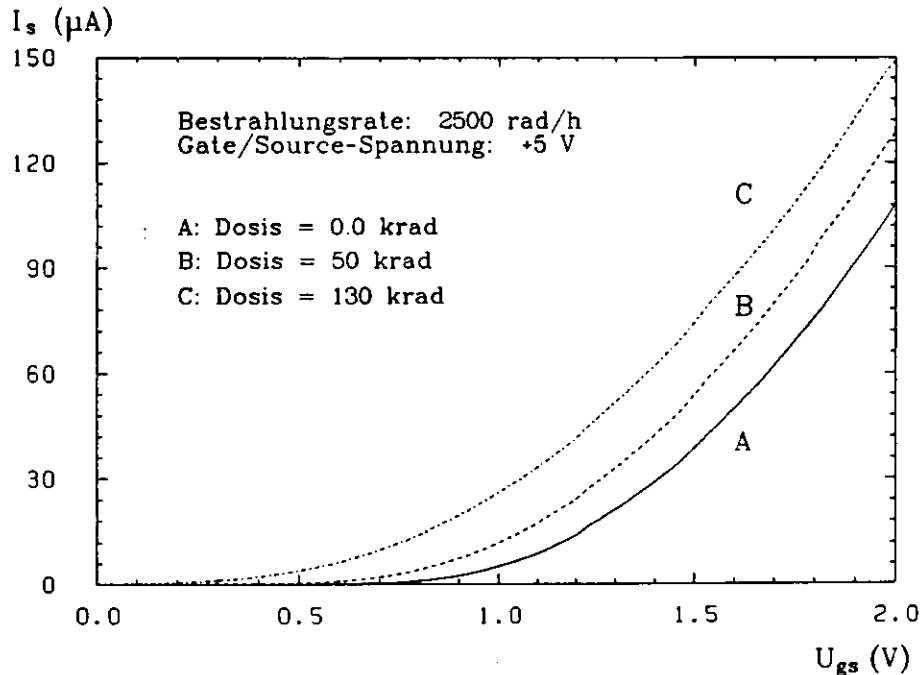


Abbildung 4.7: Drei Kennlinien bei verschiedenen Strahlendosen

4.7.1 Der Einfluß der Gatedimensionen auf die Schwellenspannungsabnahme

Auf den Teststrukturen von IMEC stehen 15 gewöhnliche Feldeffekttransistoren und ein Feldoxydtransistor mit den in Tab.4.1 aufgelisteten W/L-Gateverhältnissen zur Verfügung. Zur Untersuchung einer Abhängigkeit der Schwellenspannungsabnahme von den Gatedimensionen wurden je ein PMOS und ein NMOS-Chip bei einer Rate von 3 krad/h und einer Gate/Source-von $U_{gate} = 0V$ bestrahlt. Drain und Bulk liegen, wenn nichts anderes angegeben wird, immer auf Sourcepotential. Abb.4.8 und Abb.4.9 zeigen die Schwellenspannung als Funktion der Dosis.

Es zeigt sich ein paralleler Verlauf für die verschiedenen Transistoren, der zu dem Schluß führt, daß die Abnahme der Schwellenspannung nicht von den Gatedimensionen abhängt. Weiterhin erkennt man, daß die Schwellenspannungen für die unbestrahlten Transistoren leicht voneinander abweichen. Es kann festgestellt werden, daß bei ansonst gleichen Transistoren die Schwellenspannung um so niedriger ausfällt, je größer das W/L-Verhältnis ist.

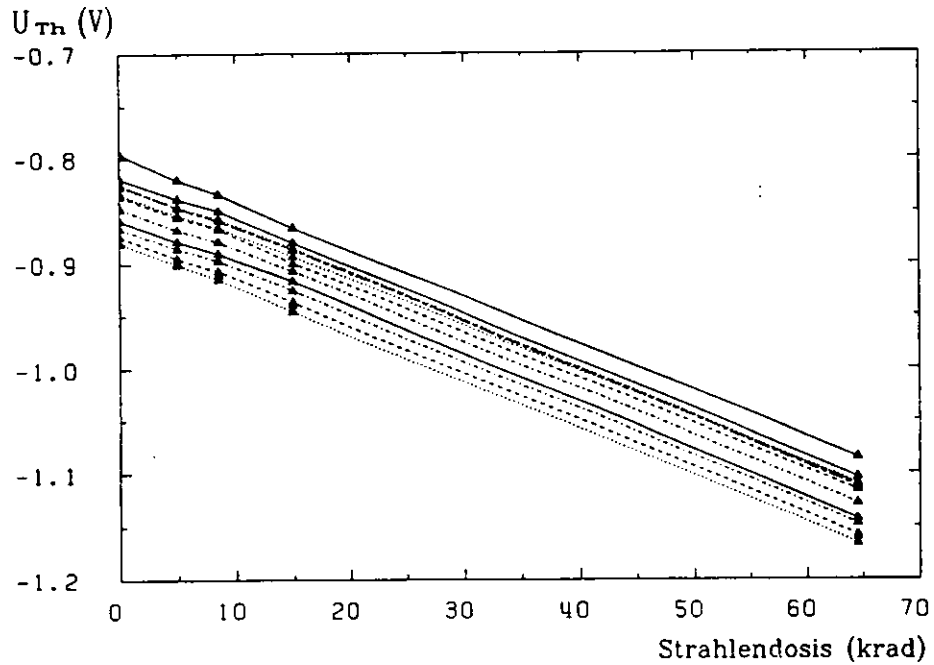


Abbildung 4.8: Schwellenspannung als Funktion der Dosis für die PMOS-Transistoren TR01 - TR15 ohne TR05

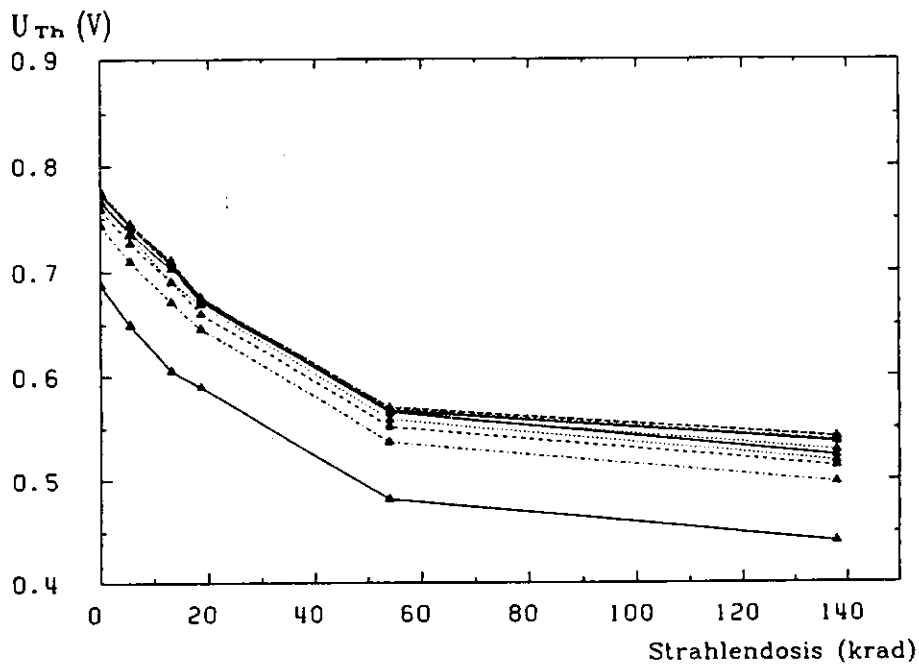


Abbildung 4.9: Schwellenspannung als Funktion der Dosis für die NMOS-Transistoren TR01 - TR11 ohne TR05

4.7.2 Die Abhängigkeit der Schwellenspannungsverschiebung von der bei der Bestrahlung anliegenden Gate-Spannung

Bis zu einer Dosis von 10 krad zeigt sich unter allen Strahlungsbedingungen ein linearer Abfall der Schwellenspannung. Bei höheren Dosen setzen dann Abweichungen von dem linearen Verlauf ein, die durch die Bildung negativ geladener Grenzflächenzustände erklärt werden können. Das Einsetzen der Sättigung der Schwellenspannungsabnahme hängt von der bei der Bestrahlung anliegenden Gate-Spannung ab. In Abb.4.10 ist der Schwellenspannungsverlauf für zwei 30/10-Transistoren aufgezeichnet, bei denen 0 V und +10 V während der Bestrahlung anlagen. Unter Spannung ist eine Abnahme von U_{Th} noch bis zu sehr hohen Dosen zu beobachten und ein Nulldurchgang von U_{Th} ist zu erwarten.

Der auf den linearen Abfall bis 10 krad bezogene Gradient dU_{Th}/dD zeigt bei den IMEC-Transistoren unter allen Strahlungsbedingungen sowohl für PMOS als auch für NMOS-FETs einen Wert von $(-5 \pm 1) \frac{mV}{krad}$. Dieses Ergebnis steht in krassem Gegensatz zu den bei den ELMOS-Transistoren gemachten Beobachtungen, die im Abschnitt 4.8.1 vorgestellt werden.

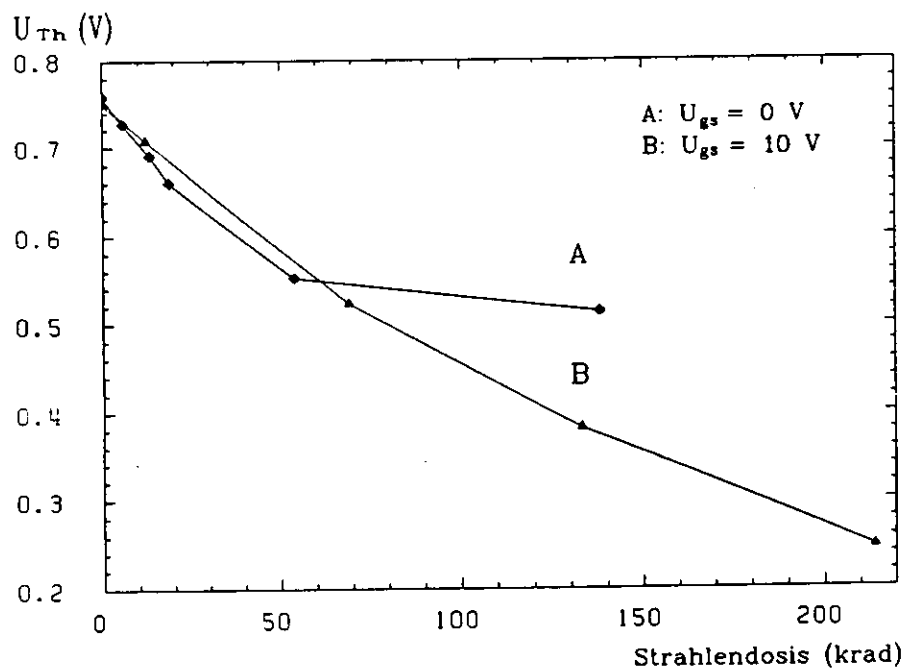


Abbildung 4.10: Schwellenspannung als Funktion der Strahlendosis für zwei bei der Bestrahlung anliegende Werte der Gate-Spannung

4.7.3 Schwellenspannungsverschiebungen bei unterschiedlichen Dosisraten

Aus den im Abschnitt 4.4 dargelegten Gründen ist ein genauer Vergleich des Schwellenspannungsverlaufes bei unterschiedlichen Strahlungsraten wegen des zu großen Fehlers in der Ratenbestimmung nicht möglich. Die bei Raten von 500 rad/h und 3000 rad/h vorgenommenen Messungen zeigten jedoch mit einem Fehler von $\pm 1 \frac{mV}{krad}$ den gleichen Gradienten von $dU_{Th}/dD = (-5 \pm 1) \frac{mV}{krad}$ bei dem Dosiswert von 10 krad.

4.7.4 Ausheilung der Schwellenspannungsschädigung

Wie im Abschnitt 3.4 über den Einfang positiver Löcherladungen durch Hole-Traps beschrieben wird, hängt die Ausheilung von der energetischen Lage der Hole-Traps im Bänderdiagramm ab. Während die Ausheilung von NMOS-Transistoren konsistent in dieses Bild paßt, konnte bei PMOS-FETs kein Rückgang der Schädigung beobachtet werden. Abb.4.11 zeigt die Schwellenspannung als Funktion der Zeit zweier unterschiedlich stark geschädigter Transistoren. Der steile Abfall am Beginn der Kurven ist die Bestrahlungsphase. Man sieht, daß nach dem Ende der Bestrahlung kein Rückgang der Schwellenspannungsverschiebung eintritt. Ausheilungen unter Spannungen mit $U_{gs} = +5V$ ergaben das gleiche Resultat.

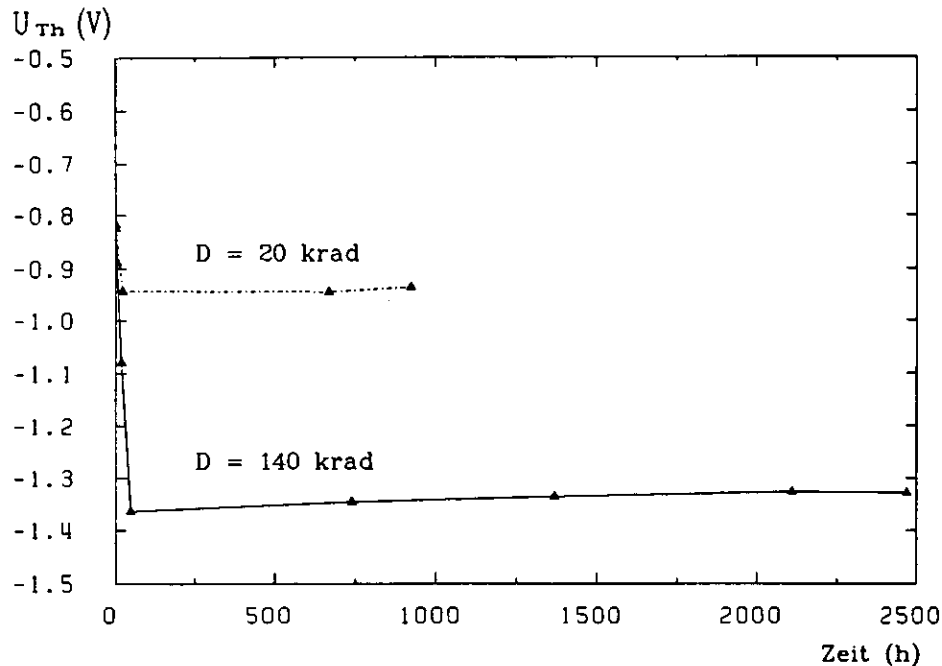


Abbildung 4.11: Ausheilung eines 30/3-PMOS-Transistors nach unterschiedlichen Dosen

Im Gegensatz zu den PMOS-FETs läßt sich bei NMOS-Transistoren (Abb.4.12) ein Rückgang der Schwellenspannungsverschiebung ohne anliegende Gate-Spannung während der Ausheilung um etwa 50% beobachten. Dies entspricht dem Ausheilungsverhalten eines Transistors im gesperrten Zustand. Noch günstiger fällt die Ausheilung im Falle eines durchgeschalteten Transistors mit $U_{gs} = +10V$ aus. In Abb.4.13 sind zwei Transistoren eines Chips gezeigt, die beide mit $U_{gs} = 0V$ und $\dot{D} = 500$ rad/h bestrahlt wurden, um anschließend bei unterschiedlichen Gate-Spannungen auszuheilen. Bei einer Ausheilung mit $U_{gs} = 10V$ kommt es zu einem vollständigen Rückgang der Schwellenspannungsverschiebung, und es verbleibt sogar eine kleine positive Verschiebung. Diese dürfte auf die negativ geladenen Grenzflächenzustände zurückzuführen sein, die im Gegensatz zu den positiven Oxydladungen nicht ausheilen und als Restschädigung zurückbleiben. Eine Überprüfung dieser Vermutung läßt sich durch Messung des Ausheilungsverhaltens der Beweglichkeit und damit der Grenzflächenzustände vornehmen. Die auf die Grenzflächenzustände zurückgeführte Restschädigung sollte nicht ausheilen, um die verbleibende positive Schwellenspannungsverschiebung zu erklären.

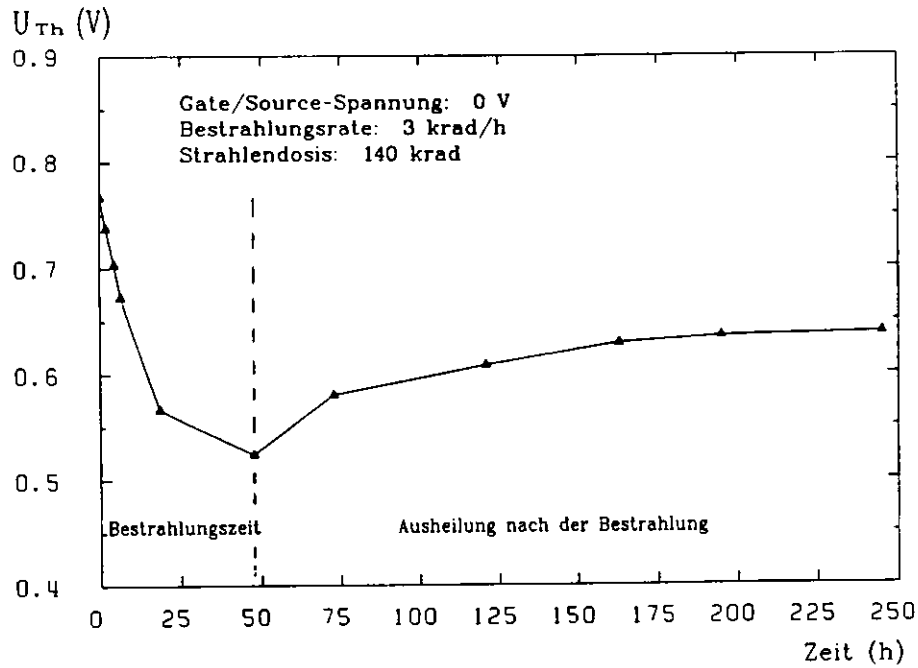


Abbildung 4.12: Ausheilung eines 30/10-NMOS-Transistors nach einer Dosis von 140 krad bei einer Gate-Source-Spannung von 0 V während und nach der Bestrahlung

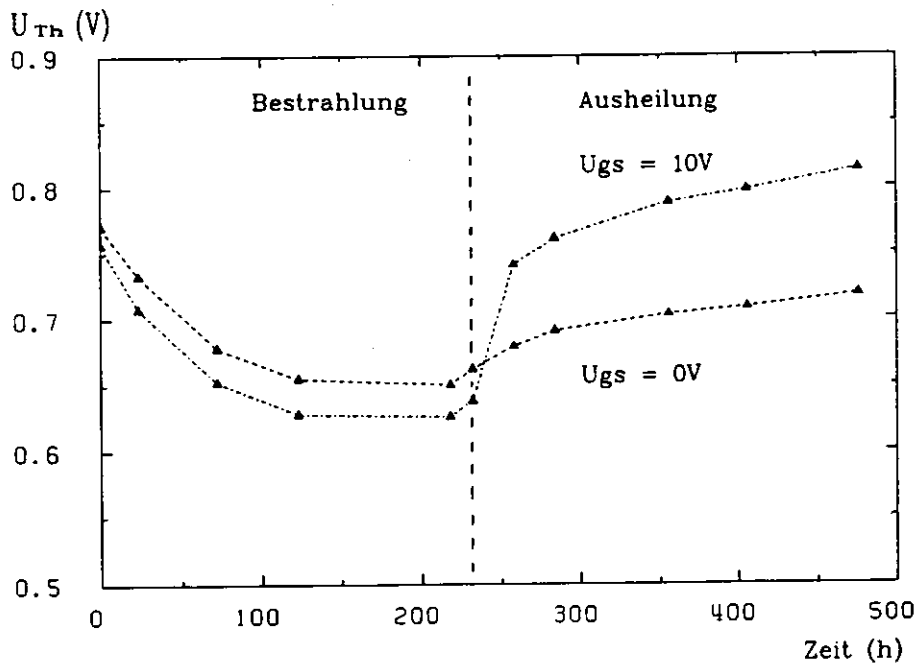


Abbildung 4.13: Ausheilung zweier NMOS-FETs, die bei einer Gate-Source-Spannung von 0 V mit einer Dosis von 100 krad bestrahlt wurden und anschließend bei zwei unterschiedlichen Gate-Spannungen ausheilten

4.7.5 Die strahlungsverursachte Abnahme der Beweglichkeit und deren Ausheilung

Zur Untersuchung des Aufbaus der Grenzflächenzustände wurden zwei Chips mit $U_{gate} = 0V$ und $U_{gate} = +3V$ bestrahlt. Für die Transistoren beider Chips ergab sich die gleiche Abnahme der relativen Beweglichkeit innerhalb der Bestrahlungsphase und in der Ausheilungsphase mit $U_{gate} = 0V$. Abb.4.14 zeigt den typischen Verlauf eines NMOS-Transistors. Die Bestrahlung wurde nach 48 h mit einer Dosis von 140 krad abgebrochen. Es ist interessant festzustellen, daß sich die Abnahme der Beweglichkeit auch nach dem Bestrahlungsende fortsetzt. Dies deutet auf strukturelle Veränderungen im Oxyd und besonders im Bereich der SiO_2/Si -Grenzschicht hin, welche nach dem Stress-Modell aus Abschnitt 3.7 durch zeitlich verzögerte Wanderungen der Sauerstoffatome zu erwarten sind.

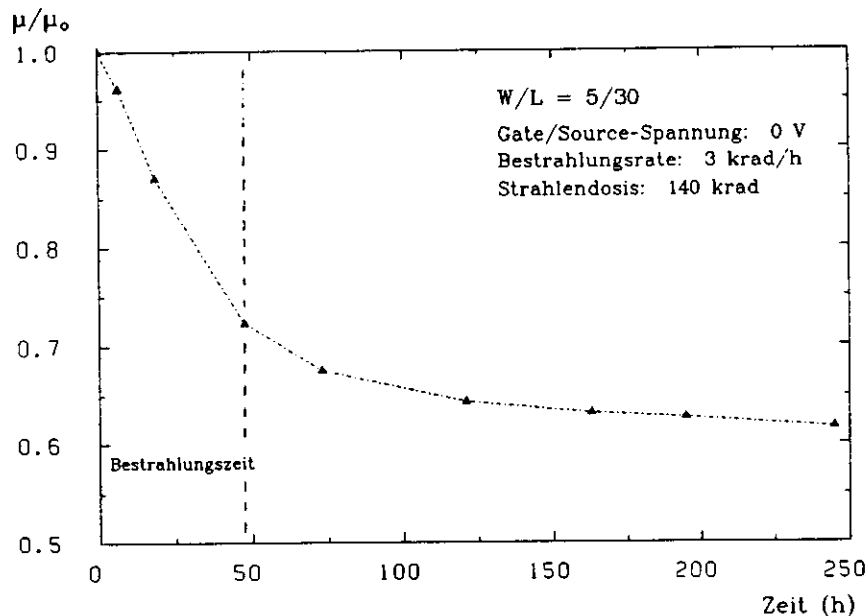


Abbildung 4.14: Relative Beweglichkeit eines NMOS-Transistors als Funktion der Zeit während und nach der Bestrahlung

4.7.6 Auswirkungen hoher Gate-Spannungsimpulse auf die Schwellenspannung und die Beweglichkeit

Zur Bestimmung der Schwellenspannung von Feldoxydtransistoren werden kurzzeitig ($\approx 60 \text{ sec}$) Gate-Spannungen bis zu 30 V verwendet. Die genaue Meßmethode wird in Abschnitt 4.9 vorgestellt. Da der auf den IMEC-Teststrukturen vorhandene Feldtransistor TR16 eine gemeinsame Gate-Leitung mit den Transistoren TR12–TR15 besitzt, werden diese gewöhnlichen Feldeffekttransistoren bei jeder Messung am Feldtransistor der gleichen hohen Gate-Spannung ausgesetzt. An dieser Stelle sei angemerkt, daß die Dünnoxide der normalen Transistoren diesen hohen Gate-Spannungen ohne Durchbrüche standhalten.

Abb.4.15 und Abb.4.16 zeigen die Schwellenspannung und relative Beweglichkeit des mit $U_{gate} = 0V$ bestrahlten 5/30-Transistors TR08 und des 3/3-Transistor TR15. Bei jedem durch ein Dreieck gekennzeichneten Meßpunkt wurde am 3/3-Transistor für etwa 1 min eine Spannung zwischen 20 V und 30 V angelegt. Nach der Messung bei 48 h wurden keine weiteren Spannungsimpulse angelegt.

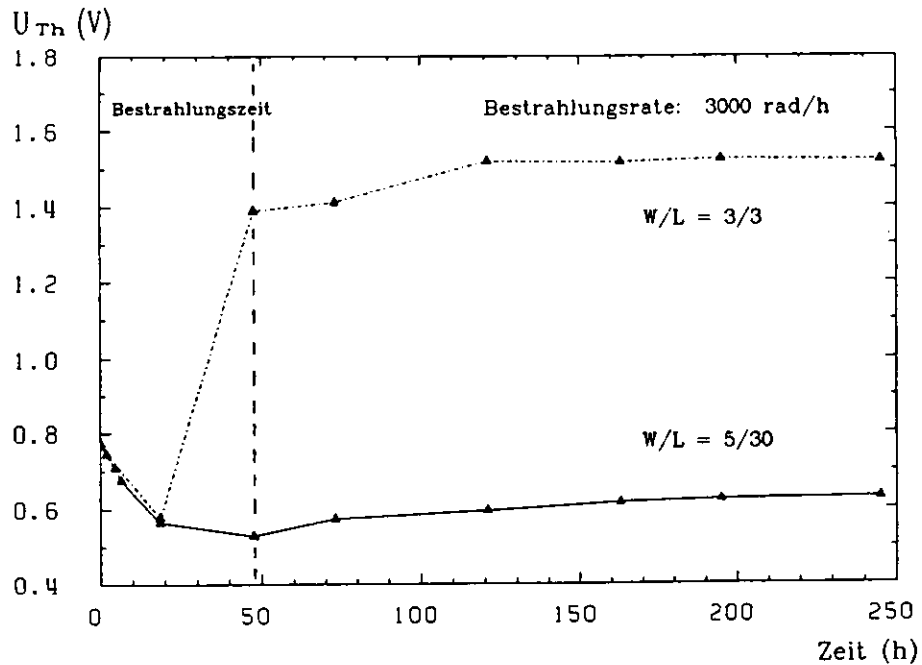


Abbildung 4.15: Schwellenspannung als Funktion der Zeit während und nach der Bestrahlung für zwei Transistoren, wobei der 3/3-FET hohen Spannungsimpulsen ausgesetzt war.

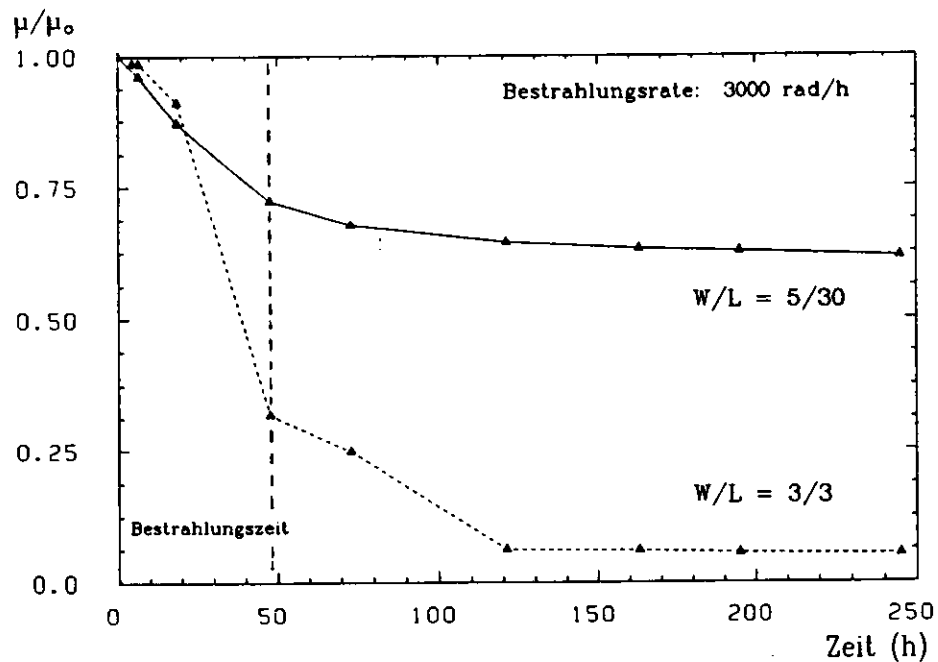


Abbildung 4.16: Relative Beweglichkeit als Funktion der Zeit während und nach der Bestrahlung

Es liegt die Vermutung nahe, daß dieser starke Anstieg durch die negativ geladenen Grenzflächenzustände verursacht wird. Als Stütze dieser Behauptung kann der Verlauf der relativen Beweglichkeit der beiden Transistoren TR08 und TR15 in Abb.4.16 angeführt werden. Während TR08 eine normale Reduktion der relativen Beweglichkeit zeigt, kommt es bei TR15 gleichzeitig mit dem Anstieg der Schwellenspannung zu einer drastischen Abnahme der Beweglichkeit. Kurzzeitig angelegte hohe Gate-Spannungsimpulse besitzen demnach eine stark beschleunigende Wirkung auf den Aufbau der Grenzflächenzustände.

Der hier geschilderte Effekt wurde bei Bestrahlungen mit der niedrigen Rate von 500 rad/h im Vergleich zu den mit 3000 rad/h durchgeführten Messungen mit einer genaueren Auflösung überprüft. Abb.4.17 zeigt U_{Th} als Funktion der Dosis für einen 30/10-Transistor, der mit $U_{gs} = 0V$ bestrahlt wurde und einen 7/7-Transistor, der innerhalb der ersten 10 krad etwa alle 2 krad einem einminütigen Spannungsimpuls von 25 V ausgesetzt wurde. Oberhalb von 10 krad wurden alle 5 krad Spannungsimpulse angelegt. Wie in Abb.4.15 ist auch hier ein starker Anstieg der Schwellenspannung für den Transistor zu erkennen, der den Spannungsimpulsen ausgesetzt war.

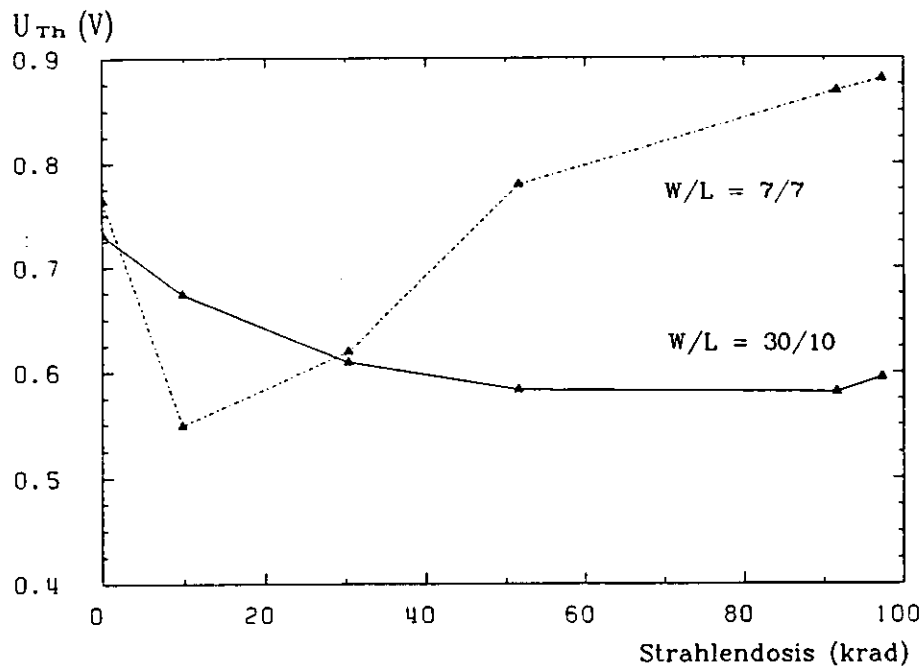


Abbildung 4.17: Schwellenspannung als Funktion der Dosis bei einer Rate von 500 rad/h für zwei Transistoren, wobei der 7/7-FET hohen Spannungsimpulsen ausgesetzt war.

4.8 Untersuchungen an den ELMOS-Teststrukturen

4.8.1 Schwellenspannung

Die ELMOS-Transistoren zeigen eine starke Abhängigkeit von der bei der Bestrahlung anliegenden Gate-Spannung U_{gs} . Mit zunehmender Spannung U_{gs} steigt der Gradient dU_{Th}/dD sowohl für NMOS- als auch für PMOS-Transistoren. Die Schwellenspannung der unbestrahlten Transistoren liegt wie bei den IMEC-Transistoren bei $\approx 0.7V$. Abb.4.18 und Abb.4.19 zeigen die Schwellenspannungsverschiebung als Funktion der Dosis für PMOS- und für NMOS-Transistoren. Um den Vergleich der bei verschiedenen Gate-Spannungen bestrahlten Transistoren zu vereinfachen, ist die Schwellenspannungsverschiebung und nicht die Schwellenspannung aufgetragen. Im On-Zustand mit $U_{gs} = +5V$ bestrahlte NMOS-Transistoren zeigen nach 70 krad einen Abfall der Schwellenspannung von etwa 0.8 V, was einem Nulldurchgang entspricht, und werden damit zu selbstleitenden Transistoren.

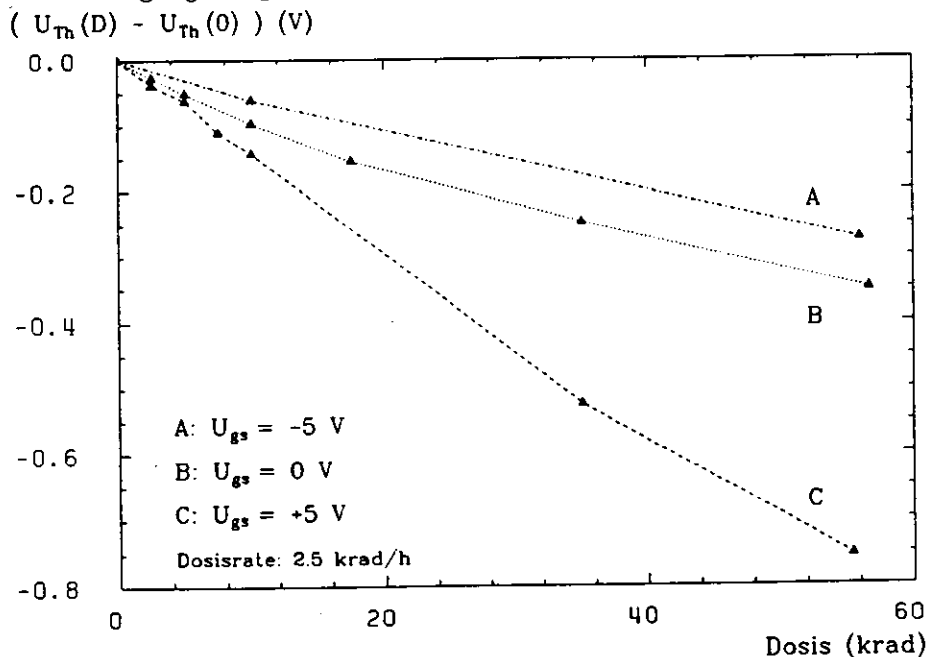


Abbildung 4.18: Schwellenspannungsverschiebung eines PMOS-Transistors mit $W/L=60/3$ als Funktion der Dosis für unterschiedliche bei der Bestrahlung anliegende Gate-Spannungen

Tabelle 4.4 gibt die Gradienten dU_{Th}/dD nach einer Strahlendosis von 10 krad für PMOS- und NMOS-Transistoren mit $W/L= 60/3$ an. Neben der Abhängigkeit von der Gate-Spannung sind die höheren Werte der PMOS-FETs im Vergleich zu den IMEC Fabrikaten auffallend.

Gate-Spannung [V]	dU_{Th}/dD $\left[\frac{mV}{krad} \right]$	
-5	6.1 ± 0.3	PMOS
0	9.7 ± 0.5	
+5	14.2 ± 0.7	
-5	4.3 ± 0.2	NMOS
0	6.9 ± 0.3	
+5	8.9 ± 0.4	

Tabelle 4.4: Gradient der Schwellenspannung bei $D = 10$ krad

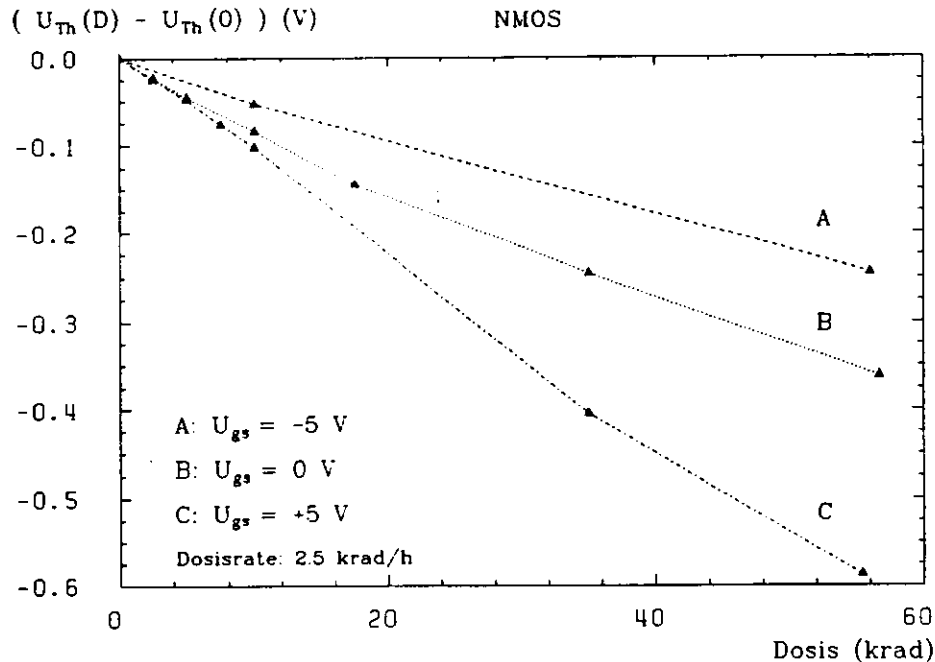


Abbildung 4.19: Schwellenspannungsverschiebung eines NMOS-Transistors mit $W/L=60/3$ als Funktion der Dosis für unterschiedliche bei der Bestrahlung anliegende Gate-Spannungen

4.8.2 Ausheilung der Schwellenspannungsverschiebung

Die PMOS-Transistoren zeigen keinen Rückgang der Schwellenspannungsverschiebung. 300 h nach Beendigung der Bestrahlung ist bei PMOS-FETs, die einer Dosis von 150 krad ausgesetzt waren und deren Schwellenspannung um 550 mV gesunken war, noch keine Ausheilung eingetreten. Die Konstanz der Schwellenspannung nach der Bestrahlung kann mit einer absoluten Genauigkeit von 3 mV ermittelt werden, da keine Nachführung des Fitbereiches nötig ist.

NMOS-Transistoren zeigen eine leichte Ausheilung, die im Verhältnis zu den bei IMEC beobachteten Werten gering ist. Ein durch eine Dosis von 150 krad verursachter Abfall der Schwellenspannung um 600 mV ging innerhalb von 270 h um 60 mV zurück (Abb.4.20) und liegt damit bei 10% der Schädigung. Im Vergleich hierzu liegt die Ausheilung der IMEC-Transistoren bei 50% wenn keine Gate-Spannung während der Ausheilung anliegt. Weiterhin wurde die Ausheilung unter Spannung mit $U_{gs} = +5V$ untersucht. Es zeigte sich jedoch keine Änderung im Ausheilungsverhalten.

4.8.3 Reduktion der Beweglichkeit

Im Gegensatz zu den IMEC-Transistoren lassen sich bei ELMOS nur vergleichsweise geringe Abnahmen der Beweglichkeit finden. Die in Abb.4.14 gezeigte Reduktion der Beweglichkeit eines IMEC-Transistors liegt bei 40% und ist damit um einen Faktor 5 größer als die unter gleichen Bedingungen ermittelten 8% bei einer Vergleichsmessung mit einer ELMOS-Teststruktur. Dieses Resultat zeigt die Komplexität der in Kapitel 3 beschriebenen strahlenverursachten Effekte. So wird im Stress-Modell ein Zusammenhang zwischen den Oxydladungen und den Grenzflächenzuständen vermutet. Der Vergleich

von IMEC- und ELMOS-Transistoren zeigt jedoch, daß eine stärkere Schwellenspannungsverschiebung (bei ELMOS) zusammen mit einer geringeren Reduktion der Beweglichkeit auftreten kann.

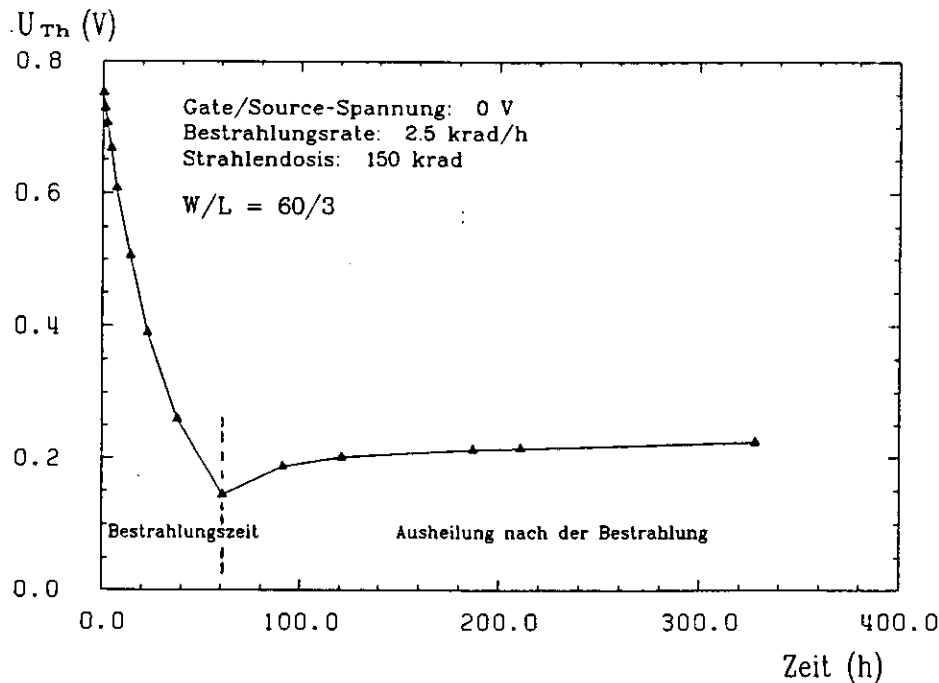


Abbildung 4.20: Ausheilung der Schwellenspannungsabnahme eines NMOS-Transistors

4.9 Vergleich der IMEC- und ELMOS-Transistoren

In diesem Abschnitt soll ein Vergleich der für die Anwendung in integrierten Schaltungen wesentlichen Eigenschaften bezüglich ihrer Strahlenempfindlichkeit vorgenommen werden. Ein erstes Kriterium ist der Verlauf der Schwellenspannung als Funktion der Dosis für NMOS-Transistoren. Die Schwellenspannungsverschiebung der PMOS-Transistoren ist von untergeordneter Bedeutung, da sich ihre Kennlinien zu mehr negativen Gate-Spannungen verschieben und somit keine Gefahr besteht, daß selbstsperrende FETs bei höheren Dosen durchschalten. Erst starke Schwellenspannungsverschiebungen oberhalb von 2-3 V führen dazu, daß die zum Durchschalten eines Transistors notwendige Bedingung $|U_{gs}| > |U_{Th}|$ nicht mehr erfüllt ist.

Als nächstes werden die in integrierten Schaltungen häufig nicht zu vermeidenden Felddoxydtransistoren verglichen, um die Gefahr parasitärer Transistoren abzuschätzen. Ein letztes wichtiges Kriterium sind Leckströme, die im Sub-Threshold-Bereich auftreten. Die drei genannten Kriterien werden jetzt in der Reihenfolge ihrer Aufzählung für IMEC- und ELMOS-Transistoren untersucht.

4.9.1 Vergleich der Schwellenspannungsverschiebung

Der Vergleich der Abnahme der Schwellenspannung ist als direkte Gegenüberstellung der bereits genannten Meßergebnisse zu verstehen. Abb.4.21 und Abb.4.22 zeigen die Schwellenspannungsverschiebung eines 30/3-NMOS-Transistors von IMEC und eines 60/5-NMOS-Transistors von ELMOS. In Abb.4.21 sind die Ergebnisse der Bestrahlungen mit $U_{gs} = 0V$ und in Abb.4.22 die mit $U_{gs} = +5V$ aufgetragen. In beiden Fällen ist die Schädigung der ELMOS-Transistoren erheblich größer.

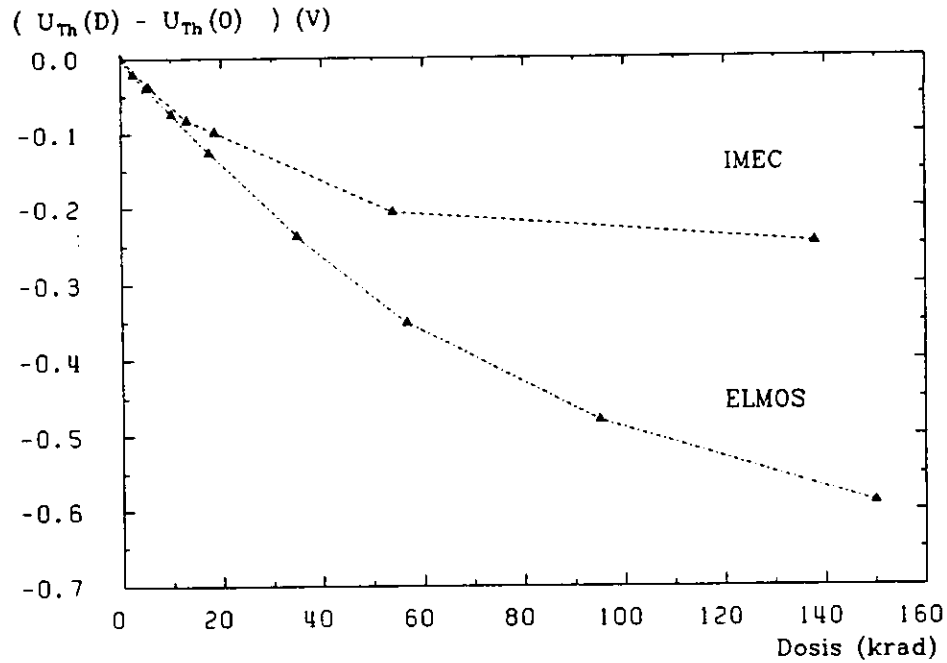


Abbildung 4.21: Schwellenspannungverschiebung eines ELMOS- und eines IMEC-NMOS-Transistors, die mit $U_{gs} = 0V$ bestrahlt wurden

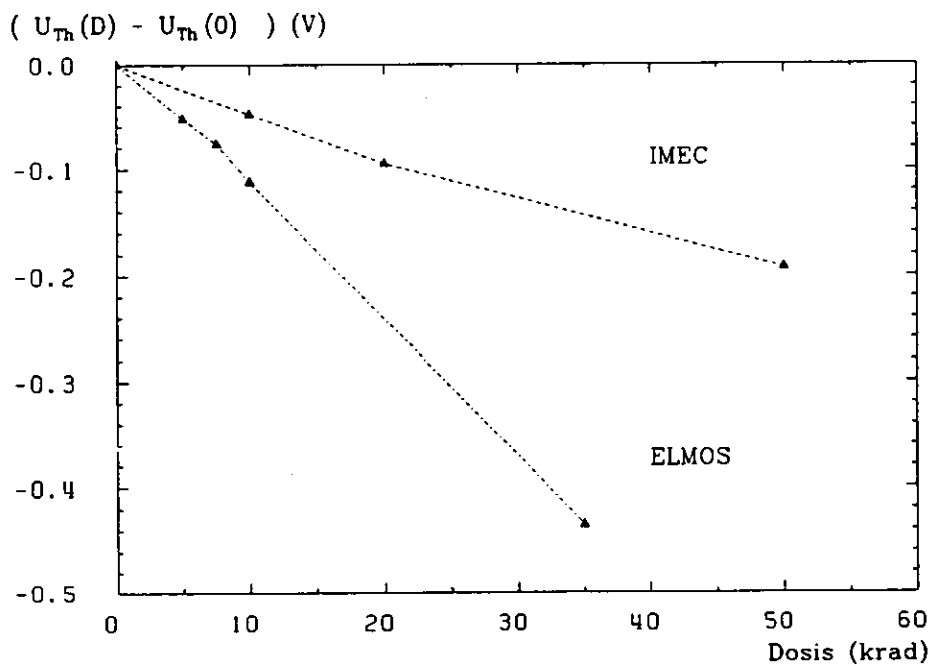


Abbildung 4.22: Schwellenspannungverschiebung eines ELMOS- und eines IMEC-NMOS-Transistors, die mit $U_{gs} = 5V$ bestrahlt wurden

4.9.2 Schwellenspannungsverschiebungen bei Felddoxydtransistoren

Da wegen der sehr hohen Schwellenspannungen nur sehr kleine Ströme zu erwarten sind, wird zur Bestimmung von U_{Th} eine von IMEC vorgeschlagene Meßmethode verwendet. Gate und Drain werden kurzgeschlossen und mit der gleichen Spannung U_{gs} angesteuert. Mit einem Präzisionsmultimeter wird der Source-Drain-Strom als Funktion von U_{gs} gemessen. Als Schwellenspannung wird der Spannungswert definiert, der einen Strom von 10 nA erzeugt, $U_{Th} \equiv U_{gs}(I_s = 10 \text{ nA})$. Die so definierte Schwellenspannung der Feldtransistoren kann mit einer Genauigkeit von 0.5% gemessen werden.

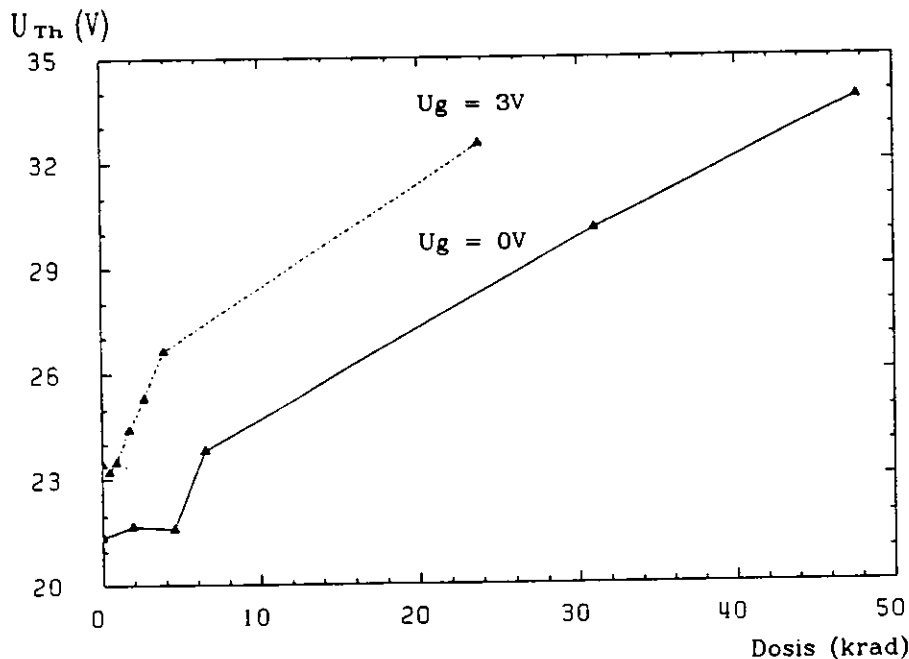


Abbildung 4.23: Schwellenspannung als Funktion der Dosis für NMOS-Feldtransistoren von IMEC

Felddoxydtransistoren von IMEC

Abb.4.23 zeigt den Verlauf der Schwellenspannung für einen NMOS-Feldtransistor. Die Schwellenspannungen liegen bei etwa 20 V. Bemerkenswerterweise kommt es zu einem Anstieg der Schwellenspannung, der an die in Abschnitt 4.7.6 beschriebenen Auswirkungen hoher Gate-Spannungsimpulse erinnert. Die Wirkung des Dioxides könnte den durch Grenzflächenzustände verursachten Anstieg (siehe Abschnitt 4.7.6) der Schwellenspannung derart beschleunigen, daß kein Schwellenspannungsabfall zu beobachten ist. In diesem Fall lassen sich aber die gemessenen Schwellenspannungen nicht auf integrierte CMOS-Schaltungen übertragen, da der Einfluß der Meßmethode die Erfassung des tatsächlichen Verlaufes der Schwellenspannung verhindert.

Abb.4.24 zeigt drei Kurven für PMOS-Feldtransistoren. Einem starken Abfall von U_{Th} innerhalb der ersten 5 krad folgt eine Sättigung, die sich bei einer Messung (Abb.4.25) zu höheren Strahlendosen als der Beginn eines starken Schwellenspannungsanstieges erweist.

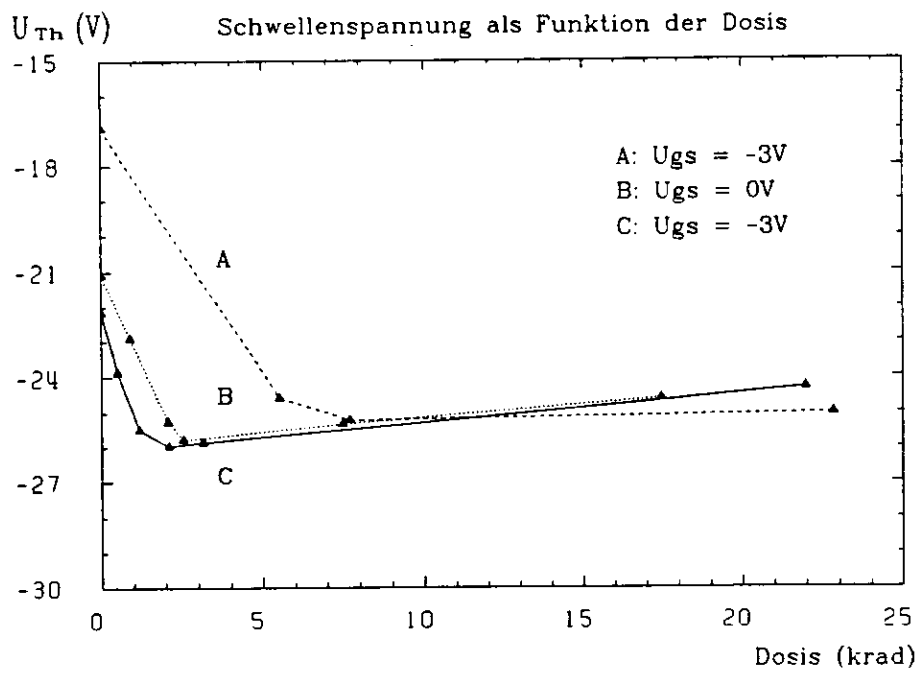


Abbildung 4.24: Schwellenspannung als Funktion der Dosis für PMOS-Feldtransistoren von IMEC

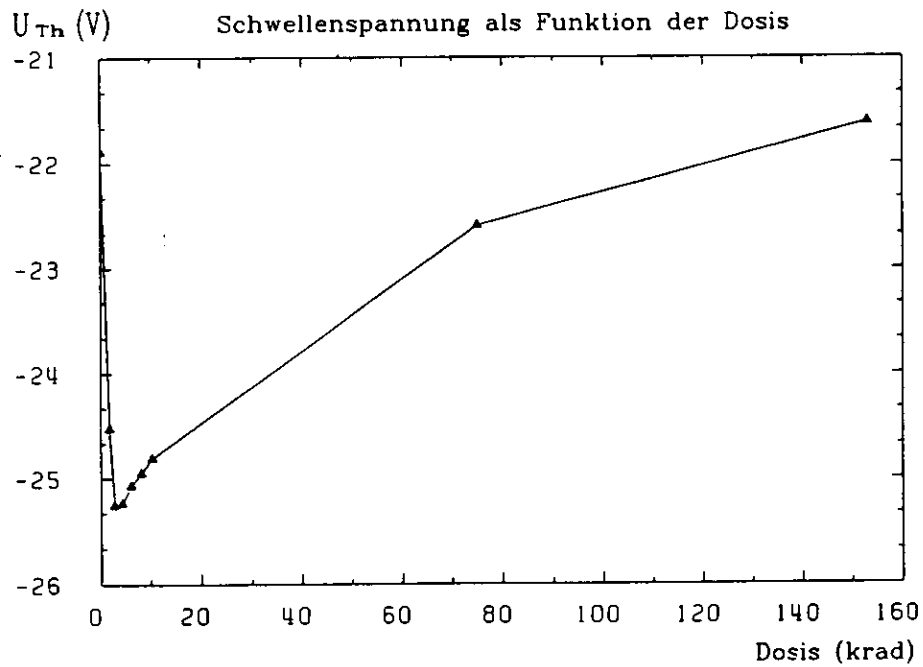


Abbildung 4.25: Schwellenspannung als Funktion der Dosis für einen PMOS-Feldtransistor von IMEC

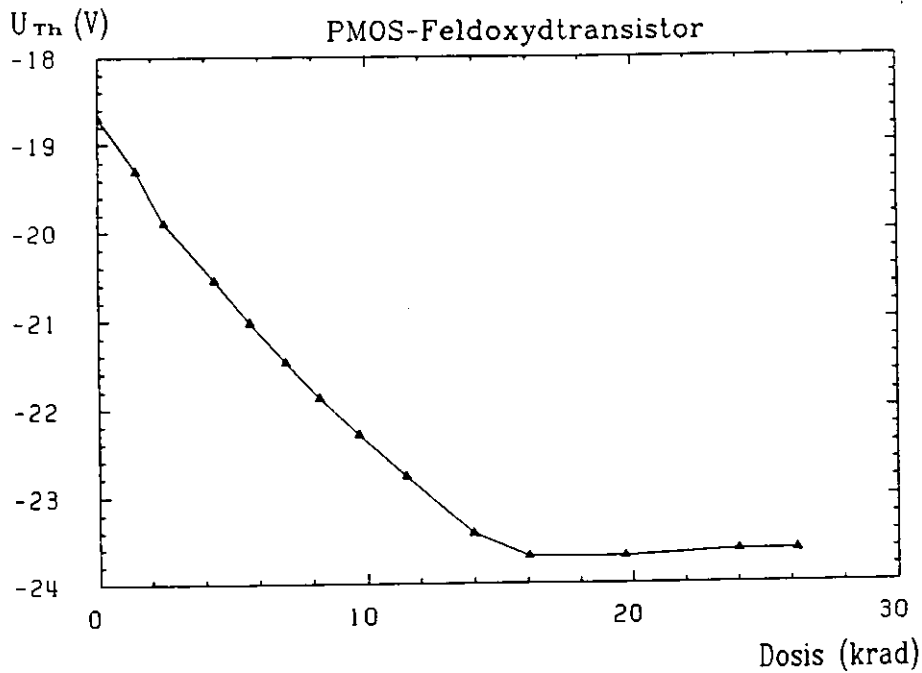


Abbildung 4.26 Schwellenspannung als Funktion der Dosis für einen PMOS-FET von ELMOS, der bei $U_{gs} = 0V$ bestrahlt wurde

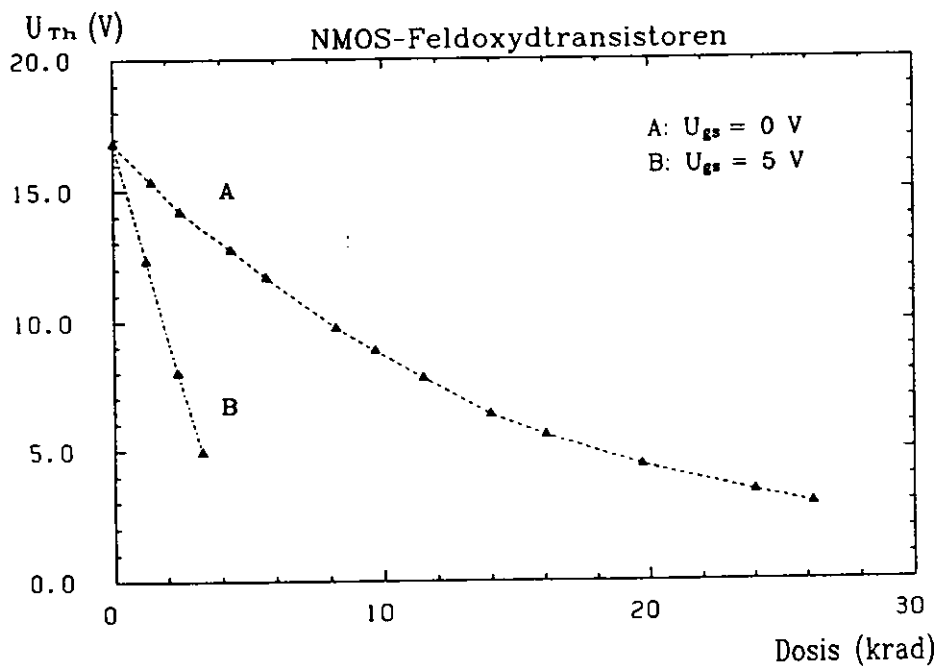


Abbildung 4.27: Schwellenspannung als Funktion der Dosis für zwei NMOS-Feldtransistoren von ELMOS, die mit $U_{gs} = 0V$ und $U_{gs} = 5V$ bestrahlt wurden

Feldoxydtransistoren von ELMOS

Die Vermutung, daß sich die größere Strahlenempfindlichkeit der von ELMOS produzierten Dünnoxyde auf die Dickoxyde der Feldtransistoren überträgt, liegt nahe. In Abb.4.26 ist der Verlauf eines PMOS-Feldtransistors aufgetragen, der eine ähnliche Sättigung wie die PMOS-Feldtransistoren von IMEC zeigt, nur daß das Absinken von U_{Th} weniger schnell geschieht. Dies widerspricht der gemachten Vermutung. Der langsamere Abfall der Schwellenspannung paßt jedoch in das Bild, daß Grenzflächenzustände das unterschiedliche Verhalten der Feldoxydtransistoren von ELMOS und IMEC bestimmen. Während der starke Aufbau der bei NMOS-Transistoren negativ geladenen Grenzflächenzustände zu einer positiven Schwellenspannungsverschiebung bei den NMOS-Feldtransistoren von IMEC führt, ergibt der Aufbau positiver Grenzflächenladungen im Falle der PMOS-Feldtransistoren einen schnelleren Abfall von U_{Th} im Vergleich zu den ELMOS-Feldtransistoren. Bei ELMOS-Feldtransistoren scheinen Grenzflächenzustände nur eine untergeordnete Rolle zu spielen. Diese Vermutung deckt sich auch mit den Untersuchungen zur Reduktion der Beweglichkeit bei den normalen Transistoren, die für ELMOS-FETs im Vergleich zu den IMEC-Transistoren eine sehr viel geringere Abnahme der Beweglichkeit ergaben. Entsprechend dieser Vorstellung müßten die NMOS-Feldtransistoren von ELMOS eine negative Schwellenspannungsverschiebung besitzen, die nicht durch den negativen Ladungsaufbau der Grenzflächenzustände kompensiert wird.

Dies ist in Abb.4.27 gezeigt. Eine starke Abhängigkeit von der anliegenden Gate-Spannung ist ebenfalls zu sehen. Die Kurve B in Abb.4.27 zeigt, welche Gefahr durch parasitäre Feldoxydtransistoren droht. Die Bestrahlung mit $U_{gate} = +5V$ entspricht einer Situation die im Buffer/Multiplexer angegriffen wird und unter bestimmten Bedingungen zur Zerstörung des Chips führt.

4.9.3 Vergleich der Ströme im Sub-Threshold-Bereich

Einer Zerstörung durch einen strahlungsverursachten Wechsel des Transistortypes vom selbstsperrenden Enhancement-Transistor zum selbstleitenden Depletion-Transistor geht immer eine Schädigung durch Leckströme im Sub-Threshold-Bereich voraus. Der Sub-Threshold-Strom, der unterhalb der Schwellenspannung fließt, wird in den folgenden Untersuchungen als Source-Strom gemessen. Dabei kann sich der Source-Strom aus drei Komponenten zusammensetzen, einem Leckstrom durch das Gateoxyd, einem Leckstrom zum Substrat und bei anliegender Drainspannung einem Source/Drain-Strom, der empfindlich von der Gate-Spannung abhängt. Bei CMOS-Strukturen kommt noch ein Leckstrom von den Source- und Drainregionen eines NMOS-Transistors zu den n-Wannen der PMOS-Transistoren hinzu. Zwei Resultate seien kurz angegeben, damit sie in der weiteren Diskussion nicht weiter beachtet werden müssen. Leckströme durch das Gateoxyd und zum Substrat wurden in keinem Fall beobachtet. Damit verbleiben für die ELMOS-Strukturen ein Source/n-Wannen- und ein Source/Drain-Leckstrom. Wegen der fehlenden n-Wanne tritt bei den IMEC-Strukturen nur der Source/Drain-Leckstrom auf. Die Ursache des Source/Drain-Leckstromes wurde im letzten Abschnitt des 3.Kapitels erläutert und hängt eng mit der Strahlenschädigung von Feldtransistoren zusammen.

Zu den Messungen und Abbildungen ist folgendes zu sagen. Alle gezeigten I_s-U_{gate} Kennlinien der ELMOS-Strukturen wurden am 60/3-Transistor gemessen. Die Schrittweite der Gate/Source-Spannung liegt bei 40 mV und die Drain-Spannung beträgt wenn nichts anderes angemerkt ist +5V für NMOS und -5V für PMOS-Transistoren. Die Strahlungsrate lag bei 2.5 krad/h.

Zunächst sollen die Messungen der ausführlich untersuchten ELMOS-Transistoren vorgestellt werden, denen dann eine relevante Vergleichsmessungen der IMEC-Strukturen zur Seite gestellt wird. Abb.4.28, Abb.4.29 und Abb.4.30 zeigen I_s-U_{gate} Source-Strom-Kennlinien bei verschiedenen Strahlendosen. Die Zuordnung der Kennlinien zu den angegebenen Dosen geschieht bei allen Transistoren von rechts nach links entsprechend der Verschiebungsrichtung der Kennlinien durch Strahlenschädi-

gung. Die Abb.4.28 bis Abb.4.30 zeigen PMOS-Kennlinien und entsprechen Gate/Source-Spannungen während der Bestrahlung mit $-5V$, $0V$ und $+5V$. Bei den drei Bestrahlungen treten keine unerwarteten Leckströme auf. Source/Drain-Leckströme unterhalb der Region, wo das Gate zur Begrenzung der aktiven Gatelänge auf das Dickoxyd geführt wird, treten im Einklang mit der starken negativen Schwellenspannungsverschiebung, die bei den Transistoren beobachtet wurde, nicht auf (dazu Abschnitt 3.8 *Leckströme*). Die hohen negativen Schwellenspannungsverschiebungen der NMOS-Feldoxydtransistoren lassen hingegen einen derartigen Source/Drain-Leckstrom unterhalb der Gatebegrenzung erwarten. Abb.4.31 und Abb.4.32 zeigen mit $U_{gate} = -5V$ und $U_{gate} = 0V$ bestrahlte NMOS-Transistoren von ELMOS. Auch in diesen Fällen kommt es zu keinen Leckströmen. Ganz anders sieht dies aber im Falle einer Bestrahlung unter positiver Gatespannung mit $U_{gate} = +5V$ aus, bei der starke negative Schwellenspannungsverschiebungen nach den an ELMOS-Feldtransistoren gemachten Beobachtungen zu erwarten sind. Abb.4.33 zeigt die starken Leckströme, die im nächsten Abschnitt noch eingehender untersucht werden. Der nach $D = 35$ krad bei $U_{gate} = 0V$ mit $I(U_{gs}) = 5\mu A$ gemessene Leckstrom liegt vier Größenordnungen oberhalb der in Abb.4.31 und Abb.4.32 gezeigten Leckströme.

Wie bei den ELMOS-Bestrahlungen kommt es auch bei den IMEC-Transistoren nur bei Bestrahlungen mit positiver Gate/Source-Spannung zu Source/Drain-Leckströmen. Abb.4.34 zeigt die Leckstromentwicklung eines $W/L=30/3$ Transistors, die jedoch zwei Größenordnungen unter den Strömen der ELMOS-Transistoren bleibt. Diese Beobachtung ist eine starke Stütze der Annahme, daß auch die NMOS-Feldoxydtransistoren von IMEC negative Schwellenspannungsverschiebungen besitzen, die nur durch den starken Einfluß der gewählten Methode zur Schwellenspannungsbestimmung verborgen bleiben, da andernfalls keine Source/Drain-Leckströme zu erwarten wären.

Es zeigt sich zunehmend, daß Feldoxydtransistoren der Schlüssel zu den Schädigungen in MOS-Strukturen sind. Neben dem Source-Drain-Leckstrom, der eine direkte Folge der Schwellenspannungsabnahme der Feldtransistoren ist, wird im nächsten Abschnitt ein weiterer Leckstrom auf die Wirkung von Feldoxydtransistoren zurückgeführt werden.

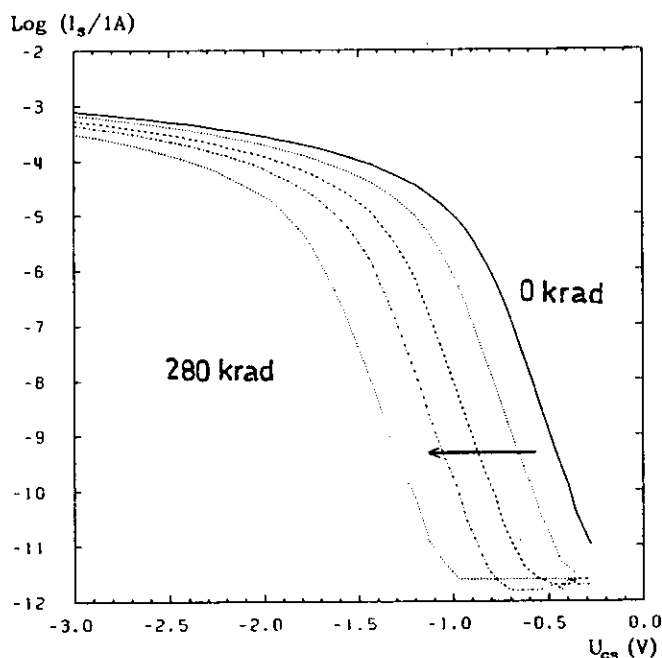


Abbildung 4.28: Source/Strom-Kennlinien nach verschiedenen Strahlungsdosen von $D = (0 , 35 , 56 , 170 , 280)$ krad bei einer Gate/Source-Spannung von $-5V$ während der Bestrahlung für einen $60/3$ -PMOS-FET von ELMOS

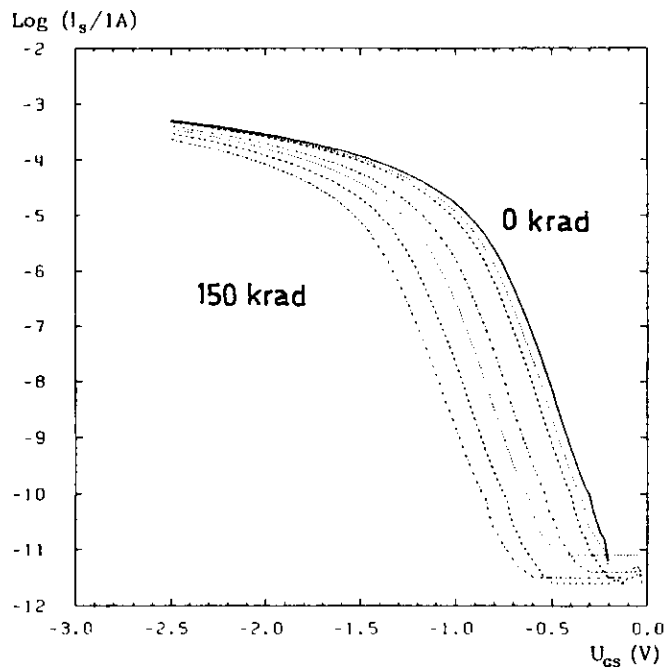


Abbildung 4.29: Source/Strom-Kennlinien nach verschiedenen Strahlungsdosen von $D = (0 , 5 , 10 , 35 , 56 , 95 , 150)$ krad bei einer Gate/Source-Spannung von $-5V$ während der Bestrahlung für einen 60/3-PMOS-FET von ELMOS

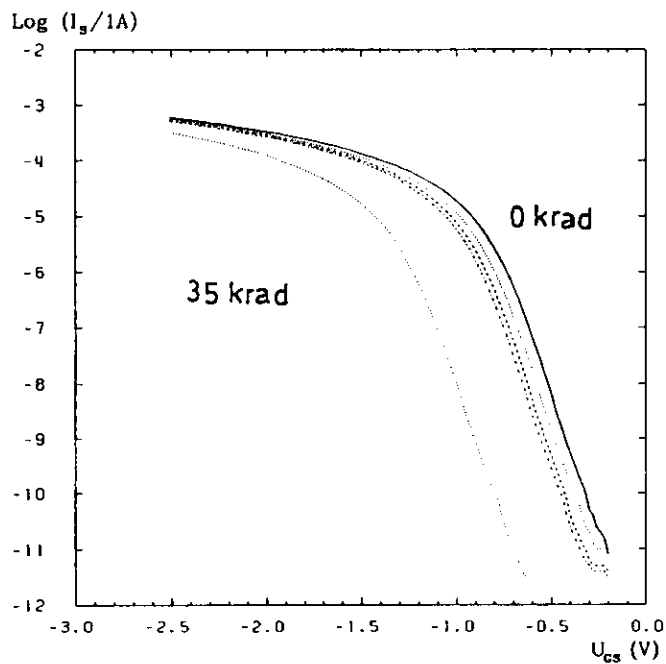


Abbildung 4.30: Source/Strom-Kennlinien nach verschiedenen Strahlungsdosen von $D = (0 , 5 , 7.5 , 10 , 35)$ krad bei einer Gate/Source-Spannung von $+5V$ während der Bestrahlung für einen 60/3-PMOS-FET von ELMOS

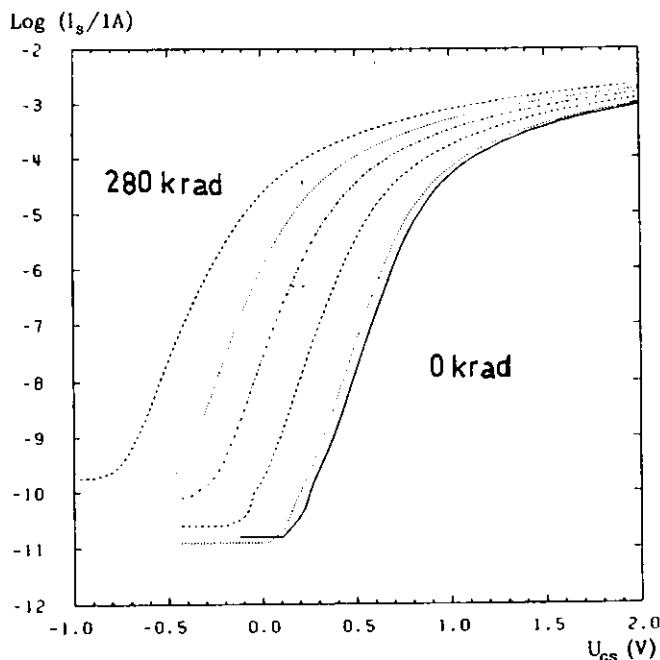


Abbildung 4.31: Source/Strom-Kennlinien nach verschiedenen Strahlungsdosen von $D = (0 , 10 , 35 , 56 , 170 , 280)$ krad bei einer Gate/Source-Spannung von $-5V$ während der Bestrahlung für einen 60/3-NMOS-FET von ELMOS

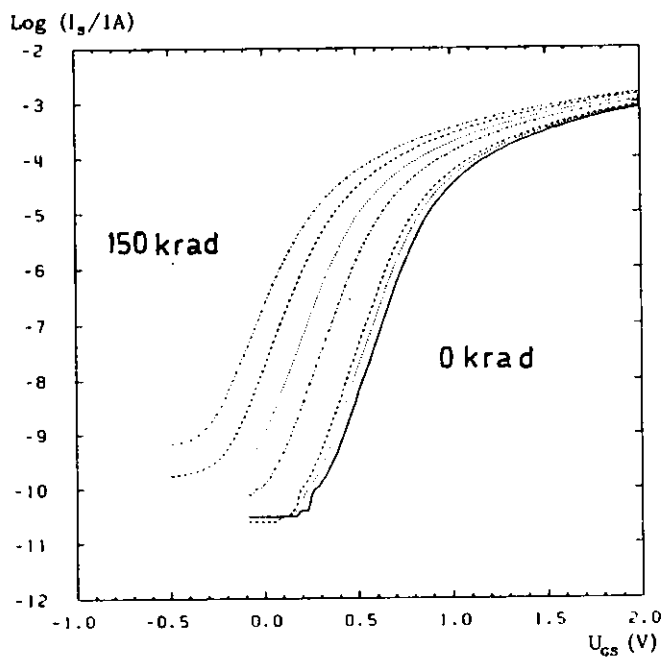


Abbildung 4.32: Source/Strom-Kennlinien nach verschiedenen Strahlungsdosen von $D = (0 , 5 , 10 , 35 , 56 , 95 , 150)$ krad bei einer Gate/Source-Spannung von $0V$ während der Bestrahlung für einen 60/3-NMOS-FET von ELMOS

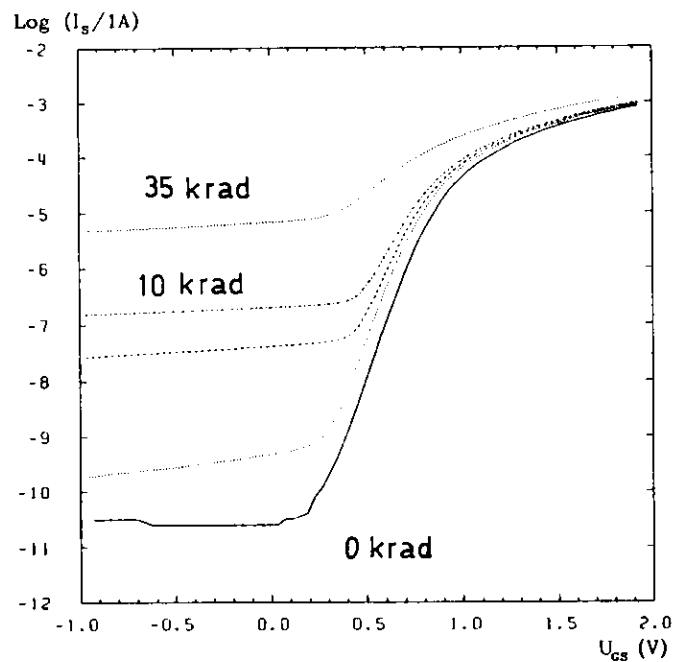


Abbildung 4.33: Source/Strom-Kennlinien nach verschiedenen Strahlungsdosen von $D = (0 , 5 , 7.5 , 10 , 35)$ krad bei einer Gate/Source-Spannung von +5V während der Bestrahlung für einen 60/3-NMOS-FET von ELMOS

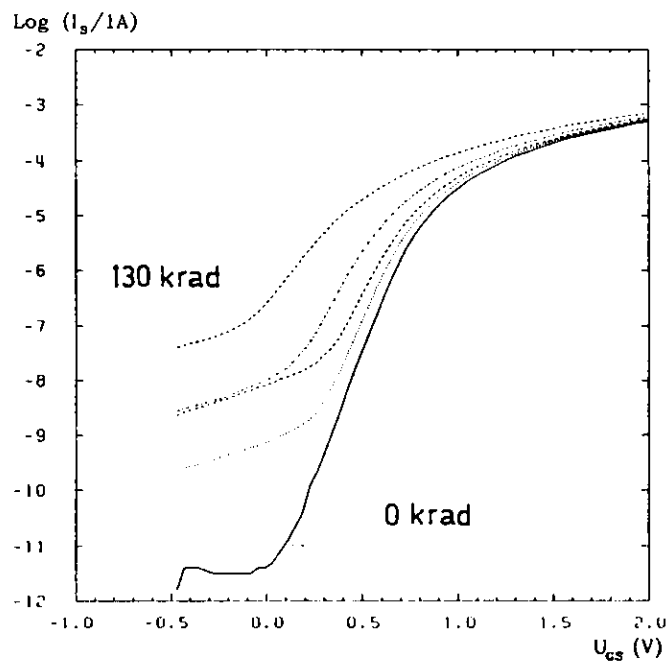


Abbildung 4.34: Source/Strom-Kennlinien nach verschiedenen Strahlungsdosen von $D = (0 , 10 , 20 , 50 , 130)$ krad bei einer Gate/Source-Spannung von +5V während der Bestrahlung für einen 30/3-NMOS-FET von IMEC

4.10 Analyse der Leckströme in den ELMOS-Teststrukturen

Die im Vergleich zu den IMEC-Transistoren sehr hohen Ströme im Sub-Threshold-Bereich sollen hier einer Analyse unterzogen werden. Ein Vergleich der Sub-Threshold-Ströme, die sich bei Bestrahlungen im On-Zustand mit $U_{gs} = 5V$ ergeben, zeigt eine Differenz von etwa drei Größenordnungen zwischen ELMOS und IMEC-Transistoren. Aus Abb.4.33 (ELMOS) entnimmt man der 35krad-Kurve einen Source-Strom von $5\mu A$ bei $U_{gs} = 0V$, während der bei dieser Dosis gemessene Strom für IMEC (Abb.4.34) bei $5nA$ liegt.

Dieser Unterschied könnte durch einen Leckstrom zwischen Source und n-Wanne, kurz Wannentrom genannt, in den ELMOS-Strukturen verursacht werden. Die zur Überprüfung dieser Vermutung aufgenommenen Strom-Kennlinien sind in Abb.4.35 zu sehen. Zur genaueren Analyse sind die Kurven von $U_{gs} = -5V$ bis $U_{gs} = +2V$ aufgetragen. Der strichpunktierte Source-Gesamtstrom ist die nach 35krad gemessene Kennlinie aus Abb.4.33. Zusätzlich zu dieser Kennlinie wurden zwei weitere Messungen durchgeführt, bei der einmal der reine n-Wannenstrom und einmal der der Source/Drain-Leckstrom separat gemessen wurden. Zur Messung des Source/Drain-Leckstromes wurde die n-Wanne auf $0V$ und Drain auf $+5V$ gelegt, so daß wegen der fehlenden Source-Wannen-Spannungsdifferenz nur der verbleibende Source/Drain-Strom gemessen wurde, dessen Verlauf durch die punktierte Kurve dargestellt wird. Entsprechend führt eine Source-Strom-Messung mit $0V$ an Drain und $+5V$ an der n-Wanne zu einem reinen Wannentrom, dessen Verlauf die durchgezogene Linie zeigt.

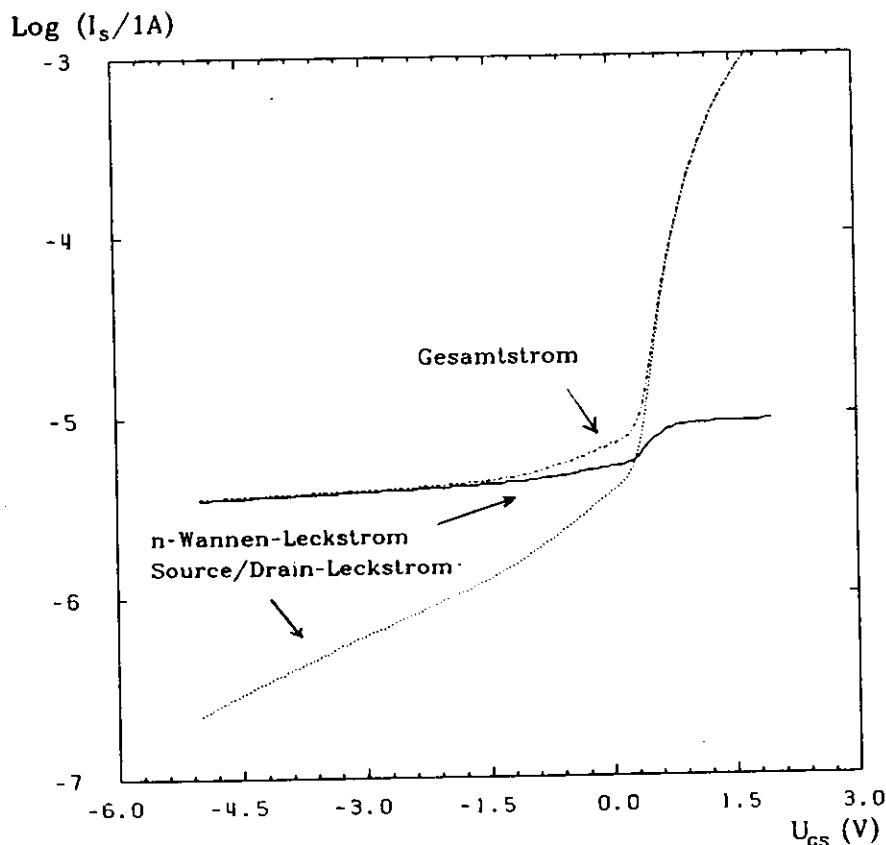


Abbildung 4.35: Wannent- und Source/Drain-Leckstrom als Funktion der Gatespannung an einem durch 35krad geschädigtem 60/3-NMOS-FET von ELMOS

Der Unterschied, der bei $U_w = +5V$ und $U_w = 0V$ aufgenommenen Kurven, weckt das Interesse nach der Abhängigkeit des Wannenstroms von U_w . Abb.4.36 zeigt den mit $U_{drain} = 0V$ aufgenommenen Wannenneckstrom als Funktion der Wannenspannung für fünf Gatespannungen. Die Kurven zeigen den Verlauf der $I_{ds}-U_{drain}$ Ausgangskennlinie eines Transistors, wobei die Wannenspannung als Drainspannung wirkt. Demnach handelt es sich bei dem Wannenneckstrom um den Source-Strom eines durchgeschalteten parasitären Transistors, der schon nach kleinen Dosen durchschaltet.

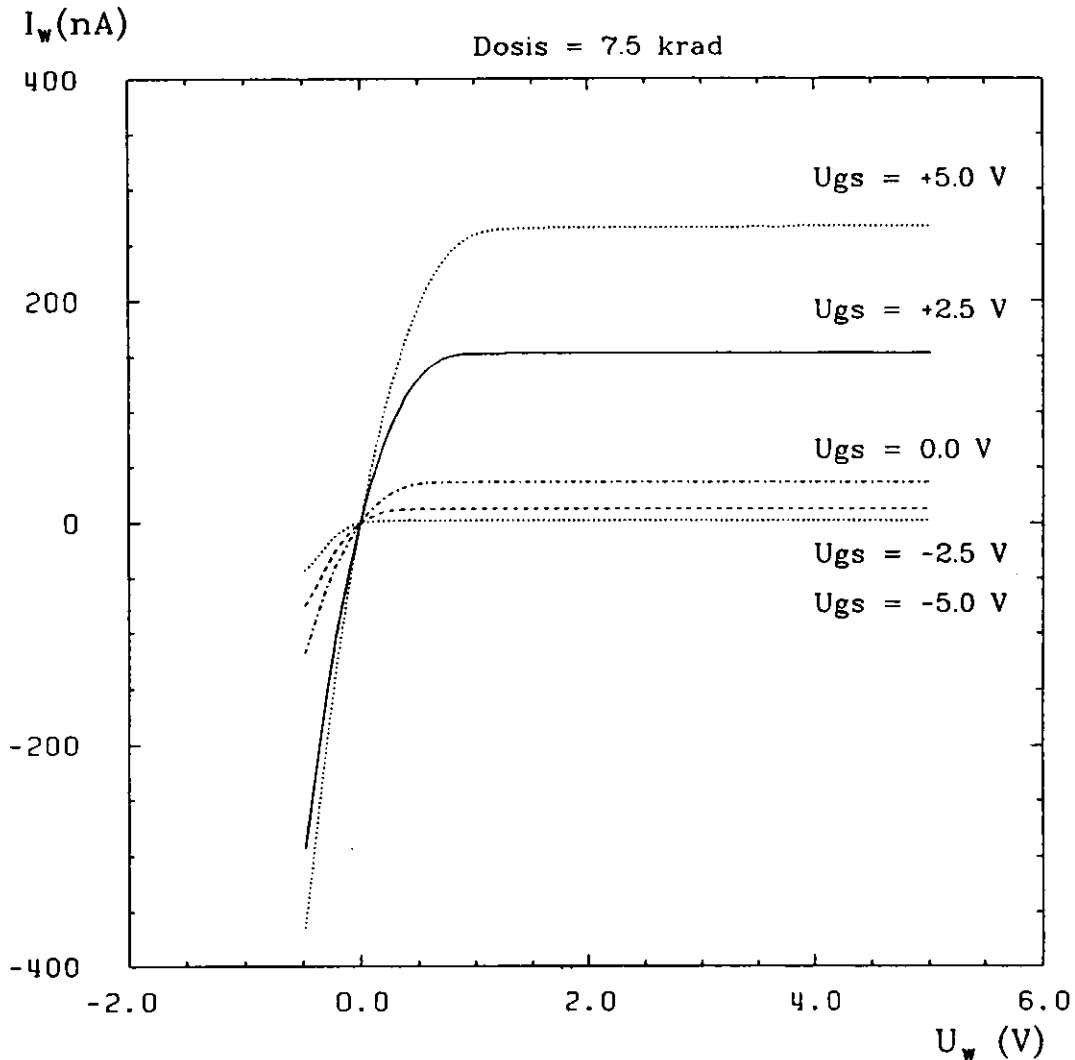


Abbildung 4.36: Wannenneckstrom als Funktion der Wannenspannung mit U_{gs} als Parameter

Der parasitäre Transistor läßt sich leicht lokalisieren. Zu diesem Zweck betrachte man Abbildung 4.37, die die Transistoranordnung auf den Teststrukturen darstellt. Die n-dotierten Source-Regionen bilden mit der Gateleitung und der n-Wanne eine Anzahl parasitärer Transistoren, wobei die Gateleitung auf dem Dicksyd verläuft. Damit liegt ein typischer NMOS-Feldoxydtransistor vor. Die bei den ELMOS-Feldtransistoren gemessenen hohen Schwellenspannungsverschiebungen passen sich konsistent in das Bild ein. Bestrahlungen mit $U_{gs} = +5V$ lassen innerhalb der ersten 5krad ein Absinken der Schwellenspannung auf $U_{Th} = 0V$ und damit ein Durchschalten erwarten (Abb.4.27 Kurve B).

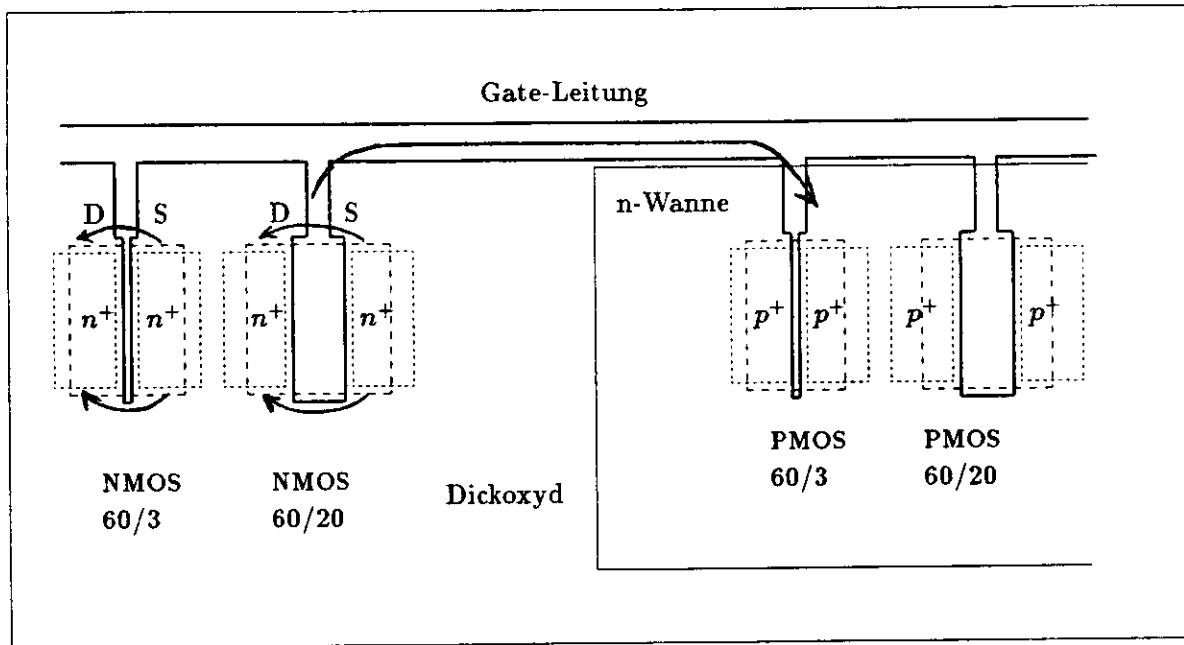


Abbildung 4.37: Der Ausschnitt aus dem Layout der ELMOS-Strukturen zeigt die Anordnung der Transistoren. Außerhalb der gestrichelten Kästchen befindet sich das Dickoxyd. Die punktierten Kästchen entsprechen den dotierten Source- und Drainregionen. Die Pfeile zeigen mögliche Wege der Leckströme. Der Abstand zwischen der n-Wanne und der Sourceregion des 60/20-NMOS-Transistors beträgt $620\ \mu\text{m}$.

In Abb.4.37 sind noch einmal die zwei typischen Leckströme einer CMOS-Struktur skizziert, die sich auf Grund von Strahlenschädigungen ionisierender Strahlung einstellen. Die in Kap.3 erwähnte Methode zum Begrenzen der aktiven Gatelänge durch das Auflaufen des Gates auf das Dickoxyd ist deutlich zu erkennen. Diese Überlappungen auf das Dickoxyd ergeben Feldtransistoren, die die Ursache der Source/Drain-Leckströme sind. Die Gateleitung verursacht einen Feldtransistor zwischen einem Sourcegebiet eines NMOS-FETs und der n-Wanne, womit strahlungsverursachte Wannenleckströme ermöglicht werden. Bemerkenswert ist die Distanz, über die der parasitäre Feldtransistor wirkt. Der Abstand zwischen der n-Wanne und der Sourceregion des 60/20-NMOS-Transistors beträgt $620\ \mu\text{m}$. Diese Länge gibt die Größenordnung der Gatelänge L an.

4.11 Zusammenfassung der Ergebnisse

Zusammenfassend lassen sich zu den in Abschnitt 4.6 aufgeführten Fragestellungen folgende Antworten geben:

- Die Schwellenspannungsverschiebung gewöhnlicher Bulk-Feldeffekttransistoren hängt nicht von dem W/L-Verhältnis der Gateelektrode ab.
- Dosisrateneffekte konnten innerhalb der Genauigkeitsgrenzen nicht festgestellt werden.
- ELMOS-Transistoren besitzen eine empfindliche Abhängigkeit von der während der Bestrahlung anliegenden Gate-Spannung, die bei IMEC-Transistoren nicht beobachtet wird.
- ELMOS-Transistoren zeigen eine stärkere Schwellenspannungsverschiebung als die Transistoren von IMEC.
- Zusätzlich zu der größeren Strahlenempfindlichkeit läßt sich ein geringerer Rückgang der Schwellenspannungsverschiebung in der Ausheilungsphase für NMOS-FETs beobachten. IMEC-Transistoren zeigen einen vollständigen Rückgang der Verschiebung, wenn sie unter Spannung ausheilen. Die ELMOS Fabrikate zeigen dagegen nur einen Rückgang von 15% innerhalb von 300 h nach Beendigung der Bestrahlung.
- PMOS-Transistoren zeigen generell keine Ausheilung.
- Bei ELMOS-Transistoren findet fast keine Reduktion der Beweglichkeit statt, was jedoch von geringer Bedeutung für die praktische Anwendung ist, während bei IMEC der Aufbau von Grenzflächenzuständen beobachtet werden kann. Nach einer Dosis von 140 krad beobachtet man bei IMEC einen Rückgang der relativen Beweglichkeit von etwa 25%. ELMOS-Transistoren zeigen bei gleichen Dosen eine Reduktion von 3% bis 5%.
- Ein wesentlicher in Bezug auf die Strahlenfestigkeit festgestellter Unterschied ist die starke Leckstromschädigung der ELMOS-Transistoren, die bei Bestrahlungen im On-Zustand bereits nach 10 krad Source-Leckströme in der Größenordnung von $0.2 \mu\text{A}$ zeigen, die IMEC-Transistoren erst oberhalb von 100 krad erreichen.
- Die den Source-Leckstrom bildenden Wannens- und Source/Drain-Leckströme konnten identifiziert und gemessen werden.

Nach Abschluß der Messungen läßt sich eine eindeutige Bewertung zu Gunsten der von IMEC hergestellten Transistoren abgeben. Die IMEC-Transistoren besitzen in allen relevanten Punkten eine größere Strahlenfestigkeit als die von ELMOS produzierten Transistoren.

Kapitel 5

Strahlenschäden am Buffer/Multiplexer-Chip

In diesem Kapitel werden die Ergebnisse der Untersuchungen zur Strahlenempfindlichkeit des Buffer/Multiplexer-Chip vorgestellt. Die Messungen wurden in Zusammenarbeit mit Stephan Böttcher durchgeführt, der im Rahmen einer Diplomarbeit [BÖT1] eine Meßapparatur für den Buffer entwickelt hat. Eine ausführliche Beschreibung dieser Apparatur findet sich in der von ihm erstellten Diplomarbeit. Hier soll nur insoweit auf die Einsatzmöglichkeiten der Ausleseelektronik eingegangen werden, wie es für das Verständnis der durchgeführten Messungen von Bedeutung ist. Die Funktionsweise des Buffers sowie die der Switched-Capacitor-Technologie, die dem Buffer zugrunde liegt, wurden in Kap.1.3 beschrieben. Die dort auch erwähnten 12 Multiplexer-Eingänge wurden keiner Untersuchung unterzogen.

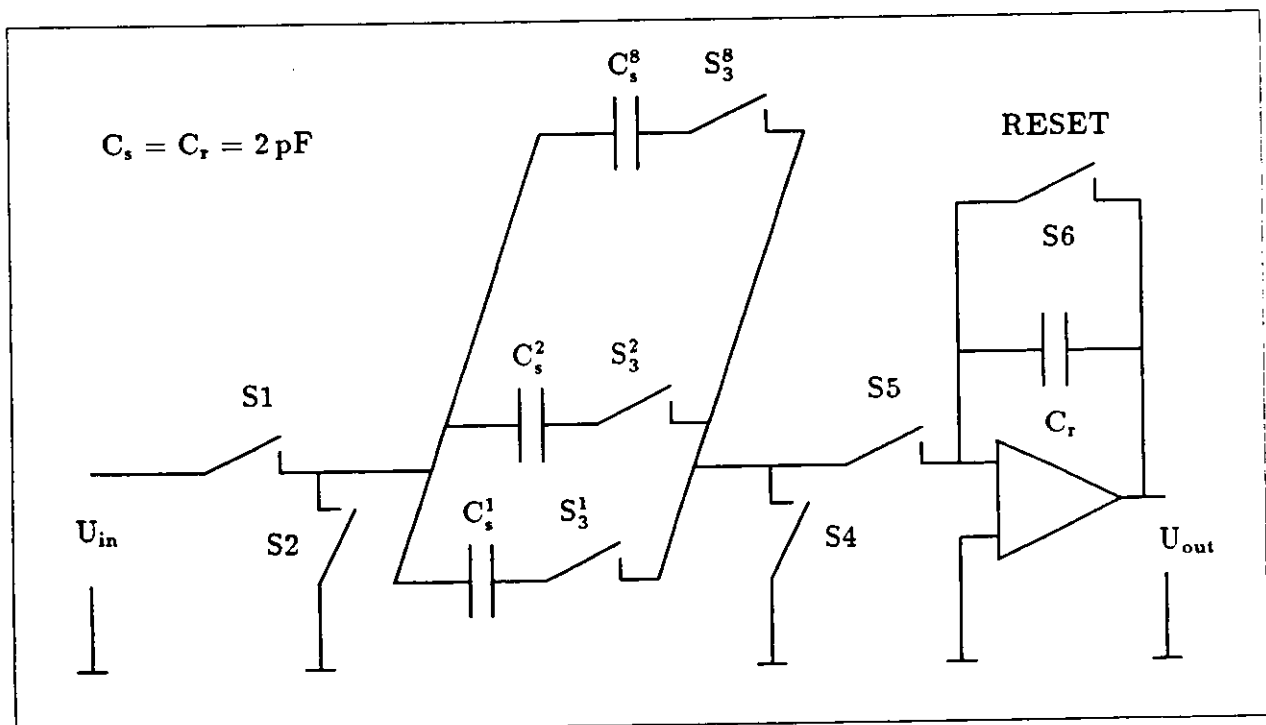


Abbildung 5.1: Kanal eines Buffer/Multiplexers

Bei dem Buffer/Multiplexer handelt es sich um einen integrierten CMOS-Chip. Dieser integrierte Baustein bietet die Möglichkeit, die an MOS-Transistoren gesammelten Erfahrungen auf einen komplexen Chip zu übertragen. Zieht man die an den Teststrukturen gesammelten Erfahrungen in eine Abschätzung der Strahlenschädigungen an den Buffer/Multiplexern mit ein, lassen sich drei allgemein gehaltene Vermutungen aufstellen.

- Die IMEC-Buffer sollten bezüglich aller zu erwartenden Schädigungen eine höhere Strahlenfestigkeit als die ELMOS-Buffer besitzen.
- Als Quellen strahlenverursachter Schädigungen sind in erster Linie NMOS-Transistoren zu erwarten.
- Das Eintreten von Schäden sollte vom Schaltzustand des Buffers während der Bestrahlung abhängen, da damit auch die Schaltzustände der im Buffer liegenden Transistoren bestimmt werden.

Es existieren zwei Schaltzustände. Dies sind der Write- und der Read-Zustand. Zur Veranschaulichung dieser Schaltzustände wird Abb.5.1 herangezogen. Die Abbildung zeigt einen der 12 Buffer-Kanäle mit je acht Kondensatoren. Man unterscheidet die vier Read/Write-Schalter S_1, S_2, S_4, S_5 sowie die Kondensator-Schalter S_3^i und den S_6 -Resetschalter. Alle Schalter sind als Transmission-Gates ausgelegt. Die erstgenannten Read/Write-Schalter sind aus großen Transistoren mit einer Gatedimensionierung von $W/L = 50/2.5$ gefertigt. Bei den restlichen Transmission-Gates werden kleine Transistoren mit $W/L = 10/2.5$ verwendet. Die Werte beziehen sich auf die PMOS-Transistoren, die ein dreimal so großes W/L -Verhältnis wie die NMOS-FETs besitzen.

Im Write-Zustand sind die Read/Write-Schalter S_2 und S_5 geöffnet, während S_1 und S_4 geschlossen sind. Im Read-Zustand liegt der invertierte Schaltzustand mit geöffneten Schaltern S_1 und S_4 sowie geschlossenen Schaltern S_2 und S_5 vor. Der Reset-Schalter S_6 kann unabhängig vom jeweiligen Zustand geschaltet werden. Die Kondensator-Schalter S_3^i befinden sich in beiden Fällen die meiste Zeit über in geöffnetem Zustand. Nur während der sehr kurzen Phase der Signalaufnahme sowie der Auslese eines Kondensators ist ein S_3^i geschlossen. Die Buffer-Chips von IMEC und ELMOS wurden in beiden Schaltzuständen bestrahlt und es zeigten sich spezifische Schädigungen in den jeweiligen Zuständen, die noch eingehend beschrieben werden.

Transmission-Gates

Da nur die Read/Write-Schalter vom jeweiligen Zustand des Buffers abhängen, sollten zustandspezifische Schädigungen auch auf die Read/Write-Schalter zurückgeführt werden können. Neben diesen vom Read/Write-Zustand abhängigen Strahlenschäden existieren aber auch zustandsunabhängige Schädigungen der S_3^i -Schalter und der dazugehörigen C_s -Kondensatoren. Wie sich zeigen wird, können die auftretenden Defekte jedoch nicht durch Schädigungen der Kondensatoren erklärt werden. Wegen dieser Gründe soll näher auf die Transmission-Gates eingegangen werden.

Ein Transmission-Gate ist ein Analog-Schalter mit der Eigenschaft, daß sein Widerstand R_{on}^{trans} bei geschlossenem Schalter unabhängig von der anliegenden Signalspannung U_{signal} ist. Abb.5.2 zeigt ein Transmission-Gate. Der I/O1-Eingang ist mit dem C_s -Kondensator verbunden. I/O2 liegt nach Beendigung der Write-Phase auf der virtuellen Masse des Operationsverstärkers. Durch ein Control-Signal wird das Transmission-Gate geschaltet. Die zwei komplementären Schalttransistoren T1 und T2 befinden sich gleichzeitig im gesperrten oder durchgeschalteten Zustand. Zu diesem Zweck wird das steuernde Control-Signal über den aus T3 und T4 gebildetem Inverter zum PMOS-FET geleitet. Bei dem Control-Signal handelt es sich um ein +5V oder -5V Signal, wobei das positive Signal das Transmission-Gate schließt und das negative zum geöffneten Schalter führt. Das positive Control-Signal führt beim NMOS-FET zu einer Gate/Source-Spannung von 5V, die einige Volt über der

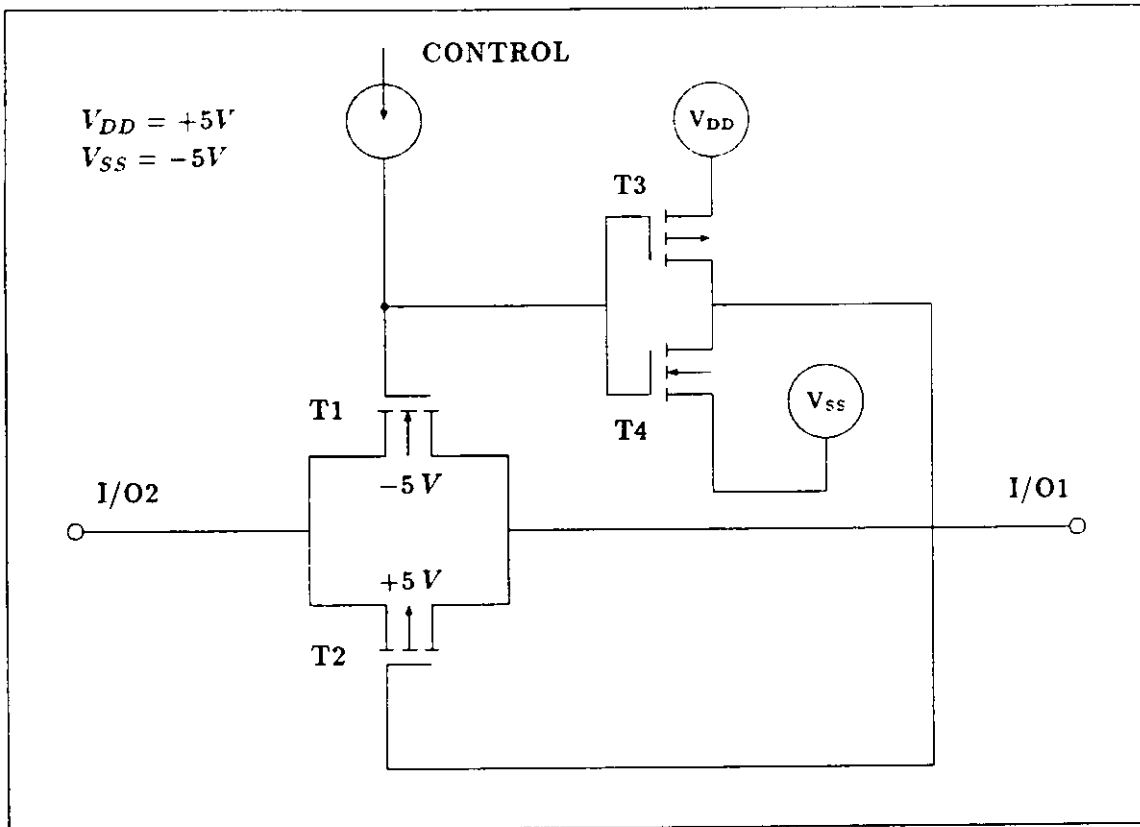


Abbildung 5.2: Transmission-Gate

Schwellenspannung liegt und den Transistor durchschaltet. Entsprechendes leistet das invertierte Control-Signal am PMOS-FET. Liegt jedoch die negative Controlspannung an, so sind die Gate- und Bulkpotentiale jeweils gleich. Bei dem NMOS-FET liegen beide auf $-5V$, während sie beim PMOS-Transistor auf $+5V$ liegen. In diesem Fall existiert kein elektrisches Feld im Gateoxyd.

Die am I/O1-Eingang anliegende Signalspannung $U_{signal} = U_{DS}$ liegt innerhalb der durch die Control-Werte gegebenen Grenzen, wobei ein Abstand in der Größenordnung der Schwellenspannung von etwa einem Volt eingehalten wird. Damit gilt $-4V \leq U_{signal} \leq +4V$. Die Transistoren arbeiten im Linearitätsbereich, und nach Gl.4 aus dem 2.Kapitel folgt für den Widerstand eines NMOS-FET's:

$$R_{on}^n = 1 / \frac{\partial I_D}{\partial V_{DS}} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{Th} - V_{DS})}$$

Der PMOS-Widerstand ergibt sich durch Vertauschung der Spannungsvorzeichen.

$$R_{on}^p = 1 / \frac{\partial I_D}{\partial V_{DS}} = \frac{1}{\mu_p C_{ox} \frac{W}{L} (-V_{GS} + V_{Th} + V_{DS})}$$

Anhand dieser Beziehungen läßt sich der Parallelwiderstand berechnen, wobei $V_{Th}^n = -V_{Th}^p$ angenommen wird.

$$R_{on}^{trans} = \frac{R_{on}^n R_{on}^p}{R_{on}^n + R_{on}^p}$$

$$R_{on}^{trans} = \frac{1}{([\mu C_{ox} \frac{W}{L}]_n + [\mu C_{ox} \frac{W}{L}]_p)(V_{GS} - V_{Th}) - ([\mu C_{ox} \frac{W}{L}]_n - [\mu C_{ox} \frac{W}{L}]_p)V_{signal}}$$

Zur Kompensation der unterschiedlichen Beweglichkeiten, $\mu_n = 3\mu_p$, wählt man Gate-Dimensionen von

$$\left[\frac{W}{L}\right]_p = 3 \left[\frac{W}{L}\right]_n,$$

womit der von der Signalspannung abhängige Term wegfällt, und der Widerstand des Transmission-Gates konstant wird. Die für den Buffer-Chip verwendeten Transistoren in den S_3^i -Schaltern besitzen die Gate-Dimensionen $W/L = 10/2.5$ und $W/L = 6/4$.

Eventuell zum Beginn einer Bestrahlung vorhandene Kondensatorladungen spielen keine Rolle, da auch unbestrahlte Bufferkondensatoren mit einer Zeitkonstante von 2min bei IMEC und von 10min bei ELMOS einen Leckstrom gegen Masse besitzen. Während der Bestrahlungen, die im Bereich 10h bis 50h lagen, können die Kondensatoren als ladungsfrei betrachtet werden.

In Abhängigkeit vom Schaltzustand der Transmission-Gates sollte ein geschlossenes Transmission-Gate wegen der vorliegenden Gate/Source-Spannung strahlungsempfindlicher sein als ein geöffneter Schalter, bei dem kein externes elektrisches Feld im Gateoxyd vorhanden ist. Ein derartiger Effekt kann jedoch bei den S_3^i -Schaltern nicht untersucht werden, da die Schaltzustände dieser Schalter während der Bestrahlungen nicht geändert werden können.

Read/Write - Schalter

Dies ist hingegen bei den größeren Read/Write-Schaltern möglich, da ein externer Anschluß zum Setzen dieser Schalter zur Verfügung steht. Messungen mit Dosen bis 100krad ergeben bei den IMEC-Buffern keine vom Schaltzustand abhängigen Schädigungen der Read/Write-Schalter. Bei den ELMOS-Buffern entdeckte Schäden zeigen jedoch schon bei geringeren Dosen von 30krad eine starke Abhängigkeit von dem Schaltzustand während der Bestrahlung. Weiterhin existiert ein Reset-Anschluß zum Schalten des S_6 . Es konnte jedoch in keinem Schaltzustand des Reset-Schalters S_6 ein Einfluß auf die Schädigung gefunden werden.

Parameter

Welches sind die für den Buffer relevanten Parameter, deren Änderung in Abhängigkeit von der Strahlendosis und Bestrahlungsrate beobachtet wird? Ein Eingangssignal U_{in} soll möglichst unverfälscht mit einer Verstärkung von $G = 1$ und ohne Offset, *Pedestal* \mathcal{P} genannt, übertragen werden.

$$(5.1) \quad U_{out} = G \cdot U_{in} + \mathcal{P}$$

Innerhalb eines Eingangsbereiches von $-2V$ bis $0V$ werden diese Anforderungen gut erfüllt. Zur Bestimmung der Verstärkung und des Pedestals wird für jeden Kondensator die Kennlinie $U_{out}(U_{in})$ von $-4V$ bis $+3V$ aufgenommen. Dabei wird jeder der 20 Meßpunkte zweihundertmal gemessen und der Mittelwert übernommen. Die Standardabweichung dieser Punkte liegt im Promille-Bereich. Durch die Werte des linearen Bereiches von $-2V$ bis $0V$ wird dann eine Regressionsgerade gelegt, der die Verstärkung und das Pedestal entnommen werden. Abb.5.3 zeigt die Abweichung der Regressionsgeraden U_{reg} von den gemessenen Ausgangswerten U_{out} in Abhängigkeit von der Eingangsspannung. Der linearen Bereich und die zu beiden Seiten zunehmende Abweichung ist zu erkennen. Die Fehlerbalken der Meßpunkte wurden nicht mit eingezeichnet, da sie aufgrund der sehr kleinen Fehler innerhalb der Symbole liegen. Als Maß für die Güte der Linearität werden die Quadrate der Differenzen der U_{out} -Werte von den Werten der Regressionsgeraden aufaddiert und der Fehler, mit Nichtlinearität NL bezeichnet, nach

$$NL = \sqrt{\frac{\sum (U_{out} - G \cdot U_{in} - P)^2}{N - 1}}$$

berechnet. N bezeichnet die 12 Meßpunkte der Kennlinie im Linearitätsbereich. Die drei Parameter Verstärkung, Pedestal und Nichtlinearität sind es, die die Güte und Funktionsfähigkeit des Buffers während der Bestrahlung charakterisieren.

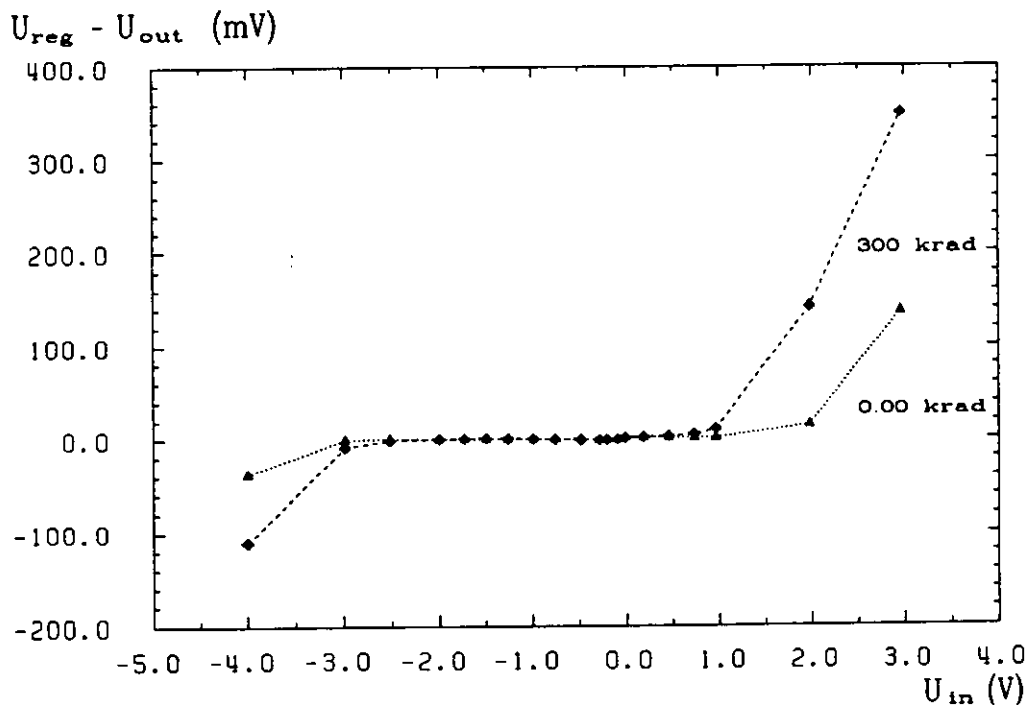


Abbildung 5.3: Abweichung des Ausgangssignales von der Regressionsgeraden als Funktion der Eingangsspannung

5.1 Messungen

5.1.1 Vorgehen

Das Hauptinteresse der Untersuchungen gilt den strahlungsverursachten Leckströmen. Informationen über derartige Leckströme lassen sich erhalten, wenn gespeicherte Kondensatorladungen als Funktion der Zeit beobachtet werden. Es können zwei Bereiche eines Bufferkanales unterschieden werden, die auch separat experimentell zugänglich sind. Zum einen sind da die Speicherkondensatoren mit den dazugehörigen S_3^i -Schaltern, wobei jeweils ein C_i und dessen S_3^i eine Speicherzelle bilden, und zum anderen der Operationsverstärker mit den READ/WRITE-Schaltern S_4, S_5, S_6 und dem Kondensator C_r , zusammenfassend als Auslese-Kreis bezeichnet. An einem Auslesekreis sind acht Speicherzellen angeschlossen. Schädigungen im Auslesekreis werden daher beim Auslesen auf alle acht Speicherzellen

übertragen und sind somit leicht als Schädigung eines ganzen Kanals zu erkennen. Während Defekte im Auslesekreis kanalweise auftreten, sind Schäden in den Speicherzellen statistisch über alle 8×12 Zellen verteilt. Mit Hilfe dieses Kriteriums lassen sich die Schäden der Speicherzellen und des Auslesekreises voneinander unterscheiden.

Im Write-Zustand wird in die jeweils acht Kondensatoren der 12 Bufferkanäle parallel eine Spannung U_{in} eingelesen. Dieser Vorgang dauert etwa $10 \mu\text{s}$. Danach wird der Buffer wieder in den Read-Zustand zurückgeschaltet, und nach $72 \mu\text{s}$ beginnt die Auslese der 96 Speicherzellen. Die Zeit nach Beendigung des Einlesevorganges bis zum Beginn der Auslese wird Verzögerungszeit t_d genannt. Mit der verwendeten Ausleseelektronik ist es möglich, diese Zeit auf 200 ms zu verlängern. Das gespeicherte Kondensatorsignal kann als Funktion der Verzögerungszeit aufgenommen werden, um so die im Kondensator oder im S_3 -Schalter auftretenden Leckströme zu analysieren. Das gleiche Verfahren kann zur Untersuchung des Auslese-Kreises verwendet werden. Normalerweise wird 650 ns nach dem Beginn des Umladevorganges der Kondensatorladung vom C_s - zum C_r -Kondensator das Ausgangssignal gelesen. Diese Zeit, Read-Zeit t_r , genannt, kann in 300 ns -Schritten verlängert werden, womit U_{out} in Abhängigkeit von t_r zur Verfügung steht.

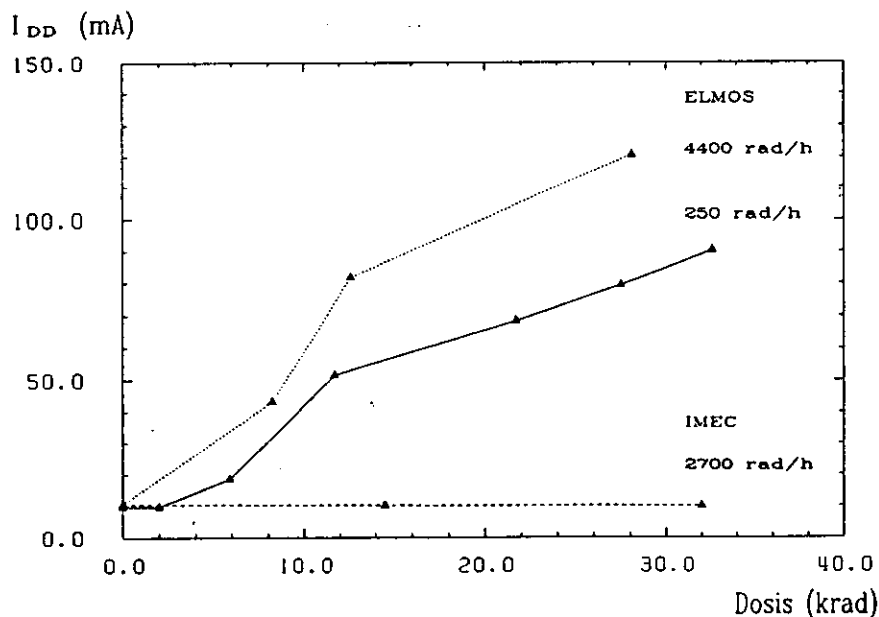


Abbildung 5.4: Versorgungsstrom zweier ELMOS- und eines IMEC-Buffers als Funktion der Dosis

Versorgungsströme

Als Strahlenquelle wurde die gleiche Cs-Quelle verwendet, die auch für die Transistor-Bestrahlungen zur Verfügung stand. Die maximale Bestrahlungsrate lag für die Buffer-Bestrahlungen bei 4400 rad/h. Die Buffer wurden unter Spannung mit V_{DD} an +5V und V_{SS} an -5V bestrahlt. Zur Messung der erwähnten Parameter wurde der Buffer-Chip aus der Strahlenquelle entfernt und in der Meßapparatur getestet. Neben diesen ausführlichen Messungen existiert für den Buffer/Multiplexer eine erste Kontrollmöglichkeit zur Feststellung von Strahlenschäden in der Überprüfung der Versorgungsströme. Über die Versorgungsspannungen V_{DD} und V_{SS} fließen bei einem unbestrahlten Buffer Ströme im Bereich $\approx 10 \text{ mA}$. Eine starke Änderung der Versorgungsströme ist ein Anzeichen für eine eingetretene Strahlenschädigung. Diese Kontrolle kann bei laufender Bestrahlung mittels einfacher Handmultimeter durchgeführt werden.

Es zeigt sich, daß es bei den ELMOS-Buffern zu einem starken symmetrischen Stromanstieg von I_{DD} und I_{SS} kommt, der unabhängig vom READ/WRITE-Zustand während der Bestrahlungszeit auftritt. Abb.5.4 zeigt den I_{DD} -Strom zweier ELMOS-Buffer und eines IMEC-Buffer. Die verwendeten Strahlungsraten sind mit eingetragen. Nach 30krad zeigt sich bei den IMEC-Chips ein I_{DD} -Abfall von 1 mA. Hingegen kommt es bei den ELMOS-Chips zu einem Stromanstieg von über 100 mA.

Dieses Ergebnis ist im Einklang mit den bei ELMOS-Transistoren beobachteten Leckströmen, die schon bei geringen Strahlungsdosen auftreten. Sowohl Wannens- als auch Source-Drain-Leckströme führen zu einem symmetrischen Anstieg von I_{DD} und I_{SS} . Als Beispiel sei ein geschädigter Inverter gewählt, dessen Source-Anschluß an $V_{SS} = -5V$ liegt. Zu einem Strom zur n-Wanne, die an $V_{DD} = +5V$ liegt, addiert sich noch bei einem Schaltzustand mit durchgeschaltetem PMOS- und gesperrtem NMOS-Transistor der Source/Drain-Leckstrom durch den NMOS-Transistor.

5.1.2 Übersicht der gemessenen Schädigungen

Bevor auf die untersuchten Schädigungen der IMEC- und ELMOS-Buffer eingegangen wird, sollen die zwei wichtigsten Ergebnisse der Untersuchungen vorweggenommen werden, um als Leitfaden bei der Diskussion der Messungen und Meßergebnisse zur Verfügung zu stehen.

Die am eingehendsten untersuchten Schädigungen lassen sich auf Leckströme zurückführen. Wichtig ist, daß die bei IMEC gefundenen Leckströme in den Speicherzellen auftreten, während bei den ELMOS-Buffern ein starker Leckstrom im Auslesekreis gefunden wurde, der schon bei sehr geringen Strahlungsdosen auftritt und damit die auch in den Speicherzellen der ELMOS-Buffer vorhandenen Leckströme überdeckt, so daß sie keiner Untersuchung zugänglich sind. Die ELMOS-Buffer sind nach etwa 30krad als zerstört zu betrachten, während IMEC-Buffer noch bei Dosen bis zu 300krad untersucht werden konnten. In den folgenden Abschnitten werden die Ergebnisse, die zu dieser Deutung führten, vorgestellt. Eine spätere Analyse des Lay-Out vom Buffer-Multiplexer konnte eine Klärung für den bei ELMOS gefundenen Leckstrom im Auslesekreis liefern.

5.1.3 Bestrahlung der IMEC-Buffer/Multiplexer

Die nun diskutierten Bestrahlungen der IMEC-Buffer wurden im Write-Zustand und bei einer Rate von 2700 rad/h durchgeführt. Es wurden keine verlängerten Verzögerungszeiten t_d und Read-Zeiten t_r verwendet. Abb.5.5, Abb.5.7 und Abb.5.8 zeigen Pedestal, Verstärkung und Nichtlinearität aller 96 Kondensatoren nach verschiedenen Strahlungsdosen. Mehrere interessante Effekte lassen sich erkennen. Die wichtigste Beobachtung ist die, daß die Schädigungen für alle drei Parameter keine Korrelationen innerhalb der Kanäle zeigen. Daraus läßt sich schließen, daß die Ursache der Schädigung in den Speicherzellen zu suchen ist. Weiterhin fällt die besonders starke Schädigung der jeweils letzten Speicherzelle eines Kanales auf. Das Anwachsen der Defekte mit zunehmender Kondensator-Nummer beruht auf der zeitlichen Verzögerung mit der die Messung zu höheren Kondensator-Nummern stattfindet. Die Auslese vom ersten bis zum letzten Kondensator benötigt etwa 1 ms, verursacht durch die Digitalisierungszeit des ADC's von fast $10 \mu s$ pro Signal. Demnach wirken sich Leckströme für später ausgelesene Kondensatoren stärker aus. Im Gegensatz zur Verstärkung G , welche mit zunehmender Dosis abfällt, erkennt man beim Pedestal sowohl einen Anstieg zu positiven nach 160krad, als auch einen Abfall zu negativen Werten nach 300krad fest. Durch diese Ergebnisse motiviert soll ein einfaches Leckstrommodell vorgestellt werden, das die Zeitabhängigkeit der Verstärkung und des Pedestals veranschaulicht.

Im Buffer trifft man auf drei Spannungswerte. Dies sind die $U_{DD} = +5V$, $U_{SS} = -5V$ und *Masse*. Nimmt man gegen diese Spannungen ohmsche Leckströme mit von der Stärke der Durchbrüche abhängigen Widerständen R_{DD} , R_{SS} und R_{Masse} an, so kann man diese drei Leckströme durch ein Ersatzschaltbild eines resultierenden Gesamtwiderstandes R_L gegen eine Leckspannung U_L beschreiben. Eine Kondensatorspannung würde sich mit der Zeitkonstanten $\tau = C_s R_L$ der Spannung U_L wie folgt annähern:

$$U_{out}(t_d) = U_{out}(t_o) + (U_L - U_{out}(t_o))(1 - e^{-t_d/\tau})$$

$$U_{out}(t_d) = U_L - (U_L - U_{out}(t_o))e^{-t_d/\tau}$$

Die Ausgangsspannung wird durch Gl.(5.1) ersetzt, womit folgt:

$$U_{out}(t_d) = G_o e^{-t_d/\tau} \cdot U_{in} + U_L - (U_L - P_o) e^{-t_d/\tau}$$

Aus dieser Gleichung entnimmt man den zeitlichen Verlauf der Verstärkung und des Pedestals, wobei G_o die Verstärkung zur Zeit $t_d = 0$ bezeichnet, entsprechendes gilt für P_o .

$$(5.2) \quad G(t_d) = G_o e^{-t_d/\tau}$$

$$(5.3) \quad P(t_d) = U_L - (U_L - P_o) e^{-t_d/\tau}$$

Nach Gl.5.3 nähert sich das Pedestal und damit auch $U_{out}(t_d)$, asymptotisch der Leckspannung U_L , da die Verstärkung $G(t)$ gegen Null geht. Mit der Leckspannung hat man eine sehr anschauliche Größe zur Charakterisierung der Durchbrüche. Es soll hier darauf hingewiesen werden, daß die Signale im Auslese-Kreis invertiert vor dem Ausleseverstärker vorliegen, siehe Abb.5.1. So folgt aus einem positiven Pedestal ein dominierender Durchbruch gegen eine negative Spannung. Bei dieser Spannung kann es sich dann nur um die $-5V$ Spannung handeln. Entsprechend folgt aus negativen Pedestals ein stärkerer Durchbruch gegen die positive als gegen die negative $5V$ -Spannung. Der zeitliche Verlauf der Pedestals zeigt, daß die auftretenden Schädigungen nicht allein durch Drain-Source Leckströme, verursacht durch Schwellenspannungsverschiebungen in den S_3^1 -Schaltern, erklärt werden können. Derartige Defekte führen nur zu einem Abfall der Verstärkung G . Der Verlauf von U_L in Abhängigkeit von der Strahlendosis ist daher von besonderem Interesse.

Messung der Leckspannung U_L

Benötigt wird der zeitliche Verlauf $U_{out}(t_d)$. Eine derartige Messung ist in Abb.5.9 zu sehen. Für einen C_s -Kondensator ist der zeitliche Verlauf zweier Testspannungen mit $-2V$ und $0V$ aufgezeichnet. Die asymptotische Annäherung an verschiedene U_L -Werte bei 180krad beziehungsweise 300krad ist deutlich zu sehen. Wie im Abschnitt über das Transmission-Gate erwähnt wurde, besitzen die unbestrahlten Buffer Leckströme mit Zeitkonstanten im Bereich von Minuten. Aus diesem Grund fehlt der Ausgangs-Spannungs-Verlauf für $D = 0$ krad in Abb.5.9, da sich bei einer Verzögerungszeit von $t_d = 250$ ms noch keine erkennbare Abweichung des Ausgangs-Signales vom Eingangssignal zeigt.

Aussagekräftiger ist die Abb.5.10, in der U_L als Grenzwert des Pedestals für große t_d abzulesen ist. Während noch nach 120krad ein stark positives U_L vorliegt, wird der Wert mit zunehmender Bestrahlung negativer.

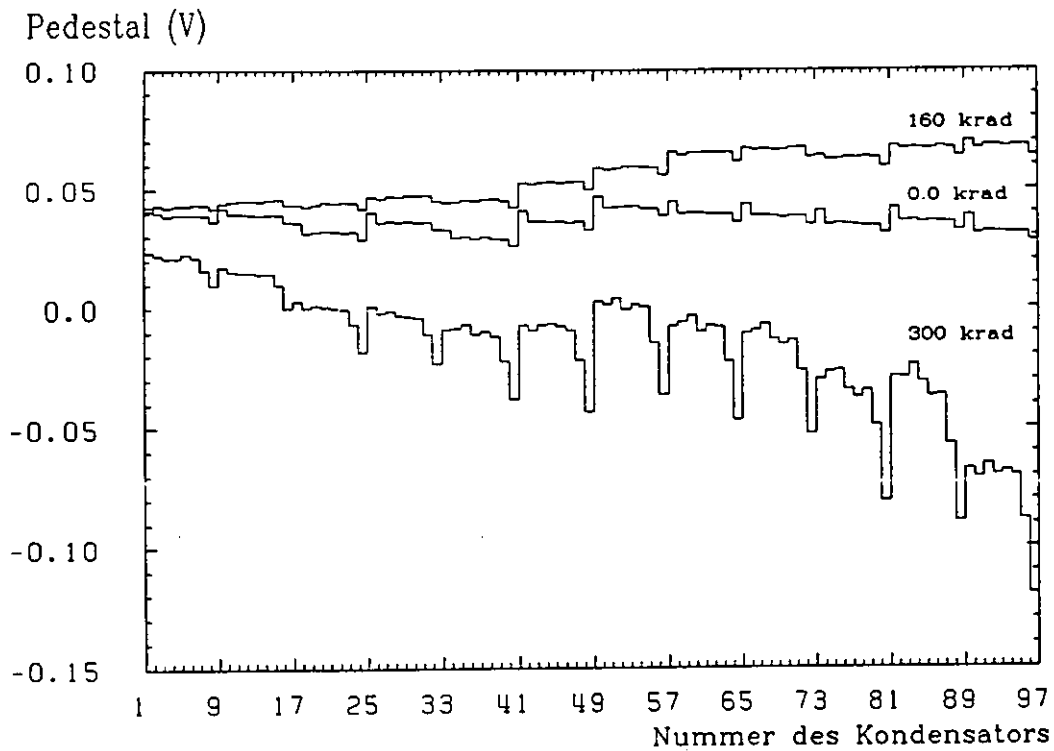


Abbildung 5.5: *Pedestal-Änderungen bei verschiedenen Strahlendosen*

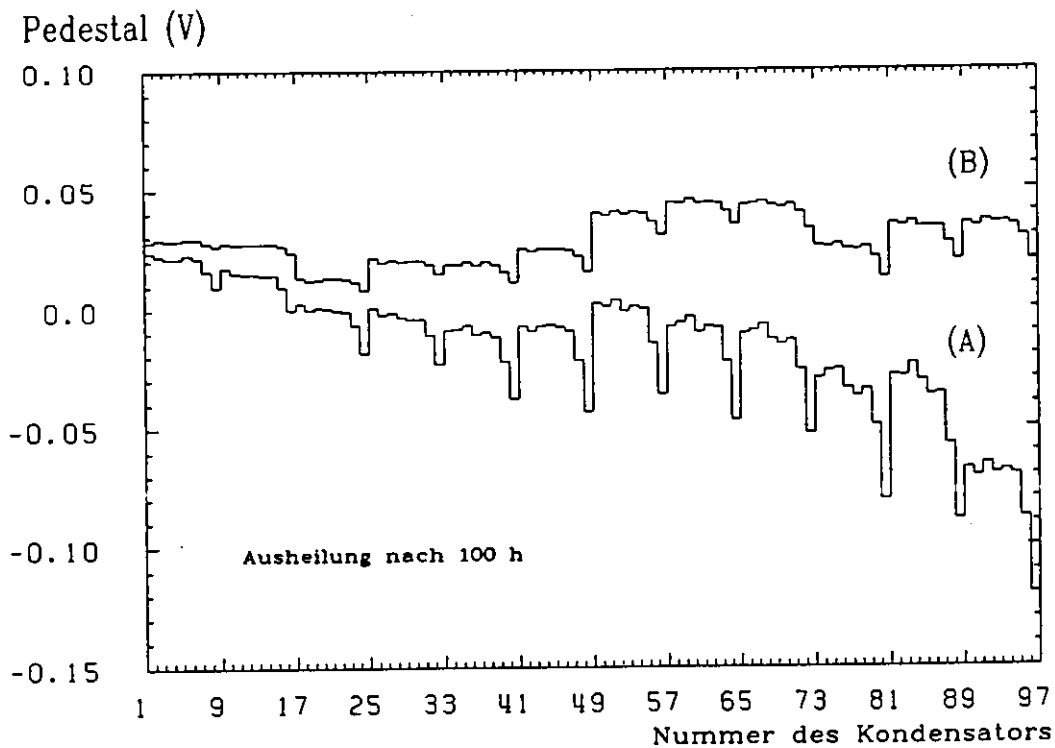


Abbildung 5.6: *Ausheilung der Strahlenschäden: Die untere Kurve (A) entspricht der Schädigung nach 300 krad aus der oberen Abb.5.5. (B) zeigt den gleichen Chip 100 h später.*

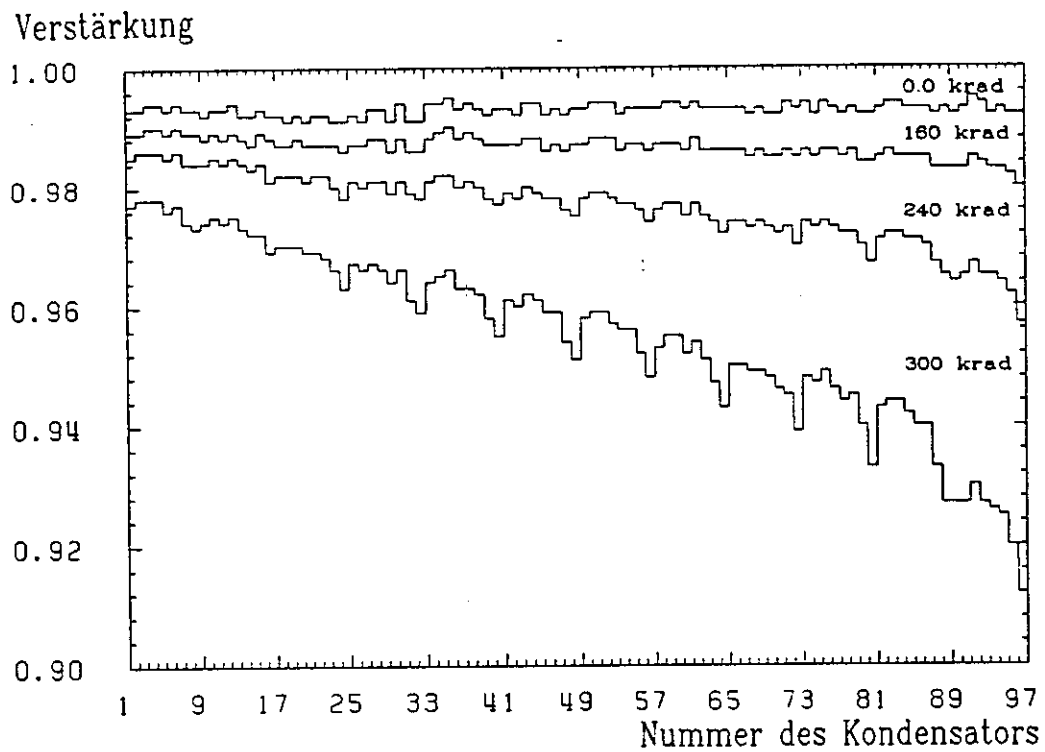


Abbildung 5.7: Verstärkung bei verschiedenen Strahlungsdosen

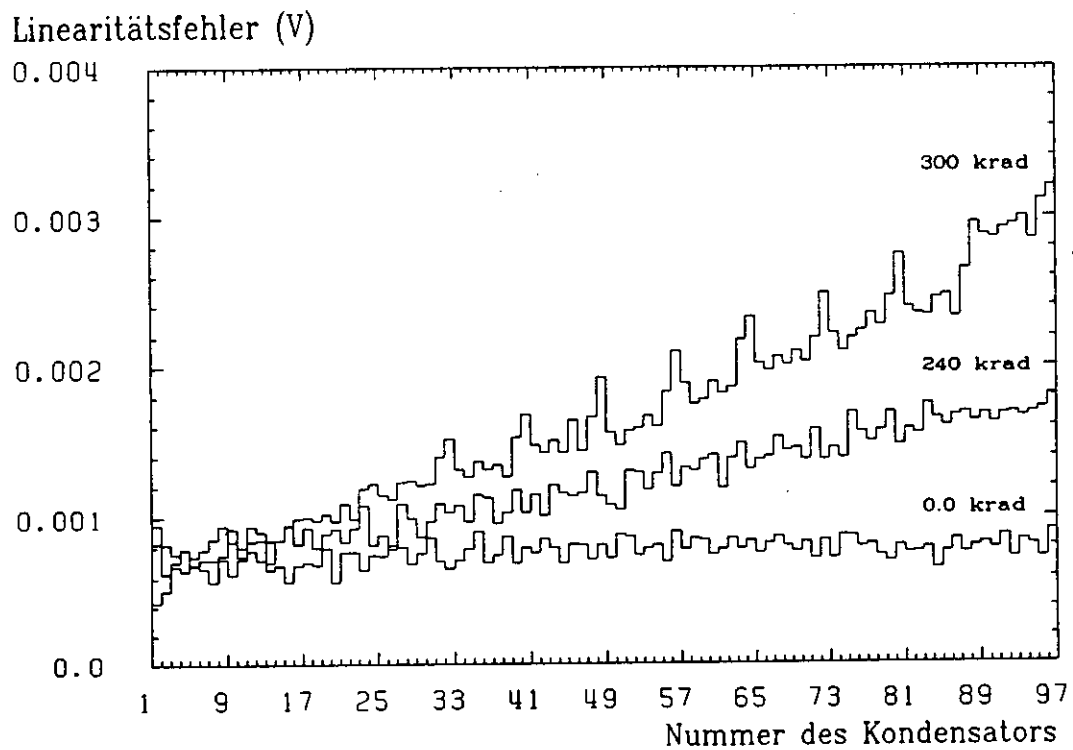


Abbildung 5.8: Linearitätsfehler bei verschiedenen Strahlungsdosen

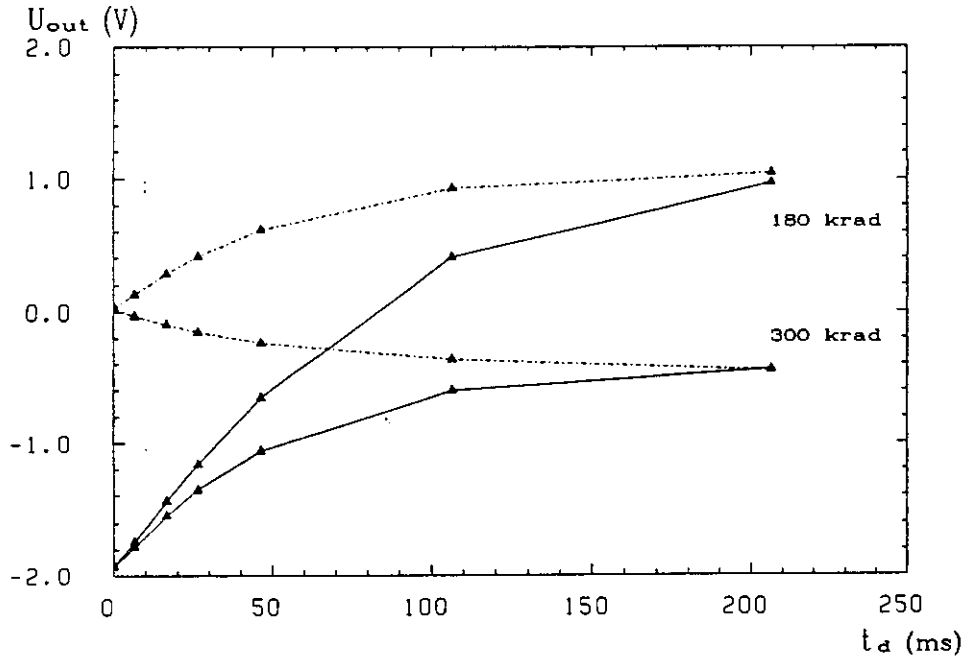


Abbildung 5.9: Ausgangsspannung als Funktion der Verzögerungszeit für zwei Eingangsspannungen mit -2 V (strichpunktiert) und 0 V (durchgezogen) nach einer Strahlendosis von 180 krad und 300 krad

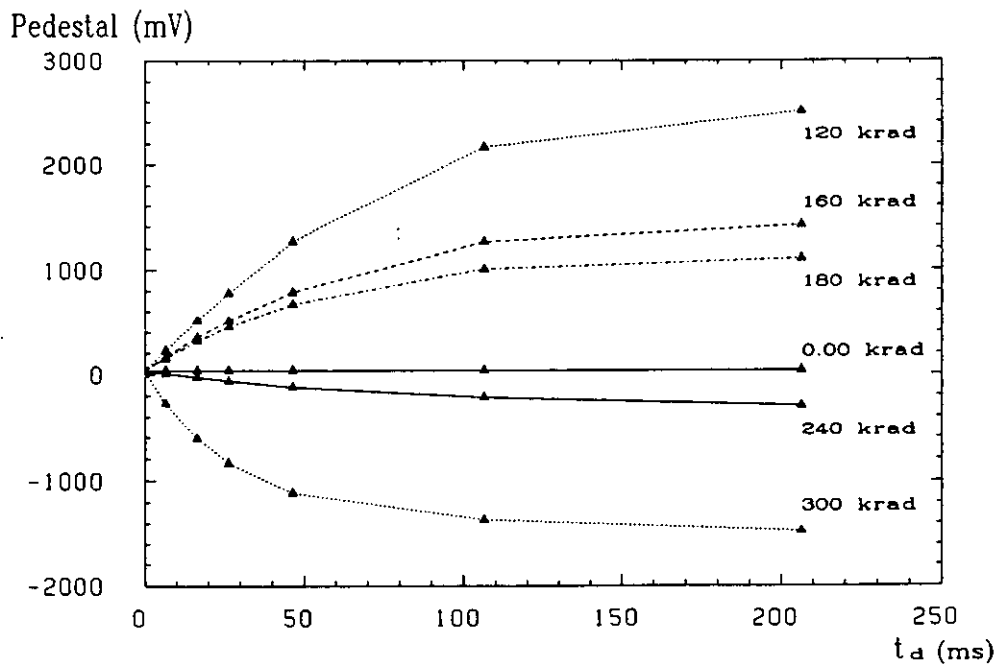


Abbildung 5.10: Pedestal als Funktion der Verzögerungszeit nach unterschiedlichen Strahlungs-dosen

Überprüfung des Leckstrommodells

In Abb.5.11 ist die Verstärkung \mathcal{G} als Funktion der Zeitverzögerung t_d aufgetragen. Gezeigt werden die bei unterschiedlichen Strahlendosen an einem Buffer-Chip experimentell ermittelten Kurven. Zu hohen Dosen hin erkennt man eine zunehmende Anpassung an den vom Leckstrommodell vorhergesagten Exponentialverlauf der Verstärkung als Funktion von t_d . Zur Überprüfung der Korrelation wird Gl.(5.2), die den Verlauf der Verstärkung von t_d beschreibt, logarithmiert, womit sich die folgende Geradengleichung ergibt:

$$\ln \mathcal{G}(t_d) = \ln \mathcal{G}_0 - \frac{t_d}{\tau}$$

In dieser Form aufgetragen läßt sich durch die \mathcal{G} -Meßwerte eine Regressionsgerade legen, der die Zeitkonstante entnommen werden kann. In der Tabelle 5.1 sind für den 300krad-Verlauf die Zeitkonstanten für verschiedene Fitbereiche aufgetragen. Gefittet wurde immer von 0ms bis zu dem in der ersten Spalte angegebenen Wert t_f . Wie man sieht ergeben die Fits bis 46ms Zeitkonstanten von $(26 \pm 1) \text{ ms}$. Bei den Fits bis 106ms und 206ms werden weniger gute Anpassungen erreicht, woraus folgt, daß dann Prozesse an Bedeutung gewinnen, die nicht durch unser einfaches Modell beschrieben werden.

t_f [ms]	τ [ms]
16	25.1
26	26.1
46	26.9
106	24.2
206	22.5

Tabelle 5.1: Zeitkonstanten

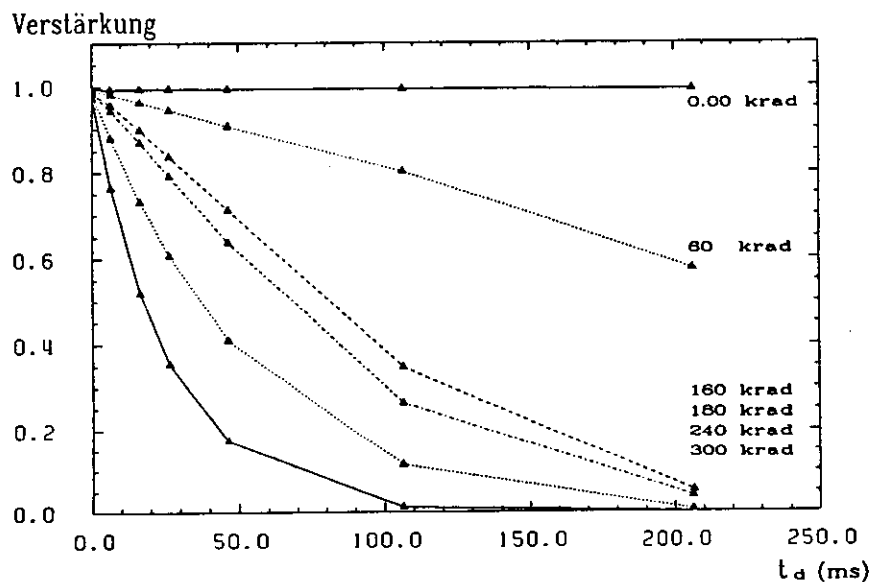


Abbildung 5.11: Abhängigkeit der Verstärkung von der Verzögerungszeit für verschiedene Dosen

Die hier beobachteten Schädigungen der Verstärkung und des Pedestals werden durch sehr kleine Leckströme verursacht. Eine grobe Abschätzung ergibt:

$$I = \frac{\Delta Q}{\Delta t_d} = \frac{CU}{\tau} = \frac{2pF \times 1V}{100 ms} \approx 10 pA$$

Die Überprüfung aller 96 Speicherzellen ergibt das folgende Bild. Die IMEC-Buffer zeigen in den Speicherzellen Leckströme im Bereich pA , wobei zunächst ein dominierender Durchbruch gegen $-5V$ erfolgt. Zu höheren Bestrahlungsdosen hin weicht dieser einem Durchbruch gegen $+5V$. Prinzipiell stehen die Gate- und die Bulkanschlüsse mit dem Substrat und der n-Wanne als mögliche Quellen der Leckspannungen zur Verfügung. Es ist jedoch zu vermuten, daß es sich um Ströme zu den Bulkanschlüssen handelt, da bei den Transistorbestrahlungen keine Leckströme durch die Gateoxyde beobachtet wurden.

5.1.4 Bestrahlung der ELMOS-Buffer/Multiplexer

Schon die ersten ELMOS-Bestrahlungen zeigten, daß die Untersuchungen der bei den IMEC-Messungen gefundenen Leckströme, die auf die S_3^+ -Transmission-Gates zurückgeführt werden konnten, hier nicht durchführbar waren. Sowohl im Write- als auch im Read-Zustand kommt es bei ELMOS-Buffern nach bereits 35krad zu derart starken Schädigungen im Auslesekreis, daß weitere Bestrahlungen sinnlos werden.

Bei im Write-Zustand gemachten Bestrahlungen lassen sich nach 35krad die ersten sieben Kondensatoren eines jeden Kanales nicht mehr auslesen. Dieser Ausfall der logischen Funktionen könnte eventuell durch ein Versagen der Schieberegister erklärt werden, welche auf zu große Schwellenspannungsverschiebungen zurückzuführen sind.

Im Read-Zustand durchgeführte Messungen zeigen einen Defekt, der das Auffinden der im Write-Zustand entdeckten logischen Fehler unmöglich macht. Vorweg sei genannt, daß die hier geschilderten Schäden unabhängig vom Zustand des Reset-Schalters auftreten. Abb.5.12 und Abb.5.13 zeigen die unverzögerten Pedestals und Verstärkungen eines ELMOS-Chips, der mit einer Rate von 500rad/h bestrahlt wurde. Beim Betrachten von Abb.5.12 erkennt man deutlich die unterschiedliche Pedestal-Schädigung einzelner Kanäle. Demnach liegt ein Leckstromdefekt im Auslese-Kreis vor.

Für ein genaueres Verständnis der aufgetretenen Zerstörung ist Abb.5.15 nützlich. Die Abbildung zeigt U_{out} als Funktion der Read-Zeit t_r für einen C_r -Kondensator. Im Gegensatz zum exponentiellen Abfall der Verzögerungszeit-Messungen zeigt die mittlere Kurve einen linearen Abfall gegen $-5V$. Dies liegt an der Wirkung des Operationsverstärkers. Durch den Operationsverstärker werden die durch Leckströme auftretenden Ladungen auf dem Kondensator C_r gespeichert, bis der OP seine Funktionsfähigkeit bei $U_{out} = -5V$ verliert. Daher führt jeder Durchbruch gegen eine positive Spannung zu einem derartigen linearen Abfall der Ausgangsspannung. Interessant ist in diesem Fall die auftretende Stromstärke, die von der Stärke des Durchbruches abhängt. Aus der 23krad-Linie in Abb.5.15 folgt ein Strom von:

$$I = \frac{2pf \times 2V}{2\mu s} = 2 \mu A$$

Der hier auftretende Leckstrom ist um fünf Größenordnungen höher als der bei den Verzögerungszeit-Messungen gefundene. Welche Schlußfolgerungen sich daraus ergeben wird, am Ende dieses Kapitels diskutiert.

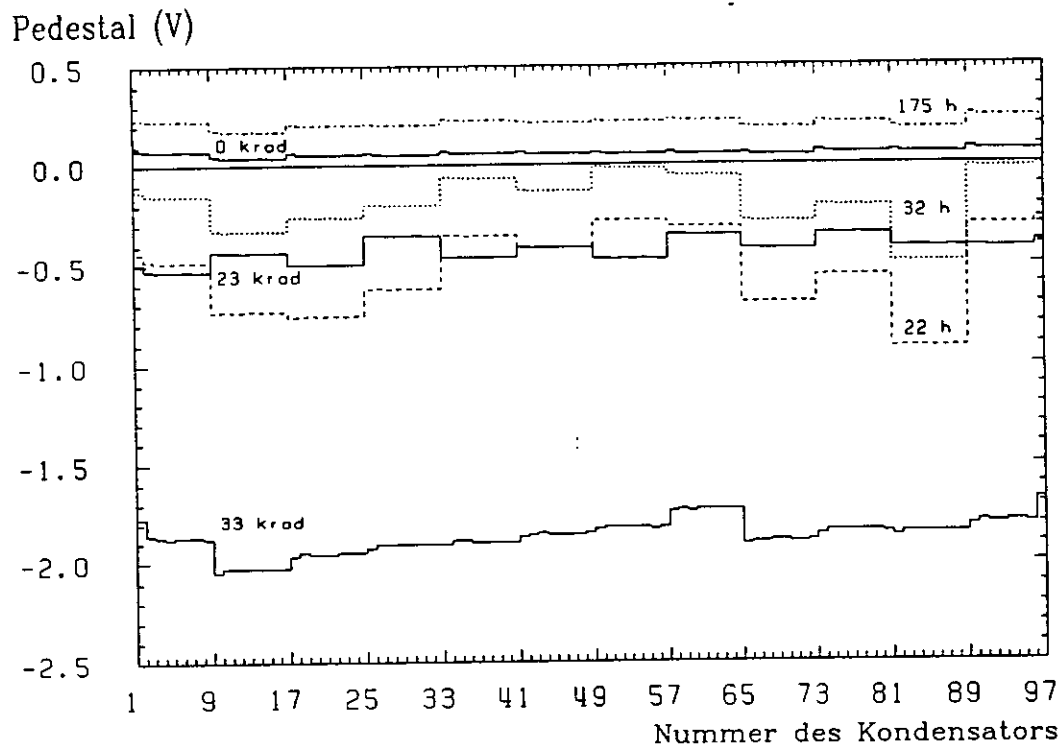


Abbildung 5.12: Die drei durchgezogenen Linien zeigen für einen ELMOS-Buffer den Wert des Pedestals bei verschiedenen Strahlungsdosen. Oben beginnend entsprechen sie Dosen von 0 krad, 23 krad, und 33 krad. Die punktierten Kurven stellen Ausheilungen nach dem Bestrahlungsende mit 33 krad dar.

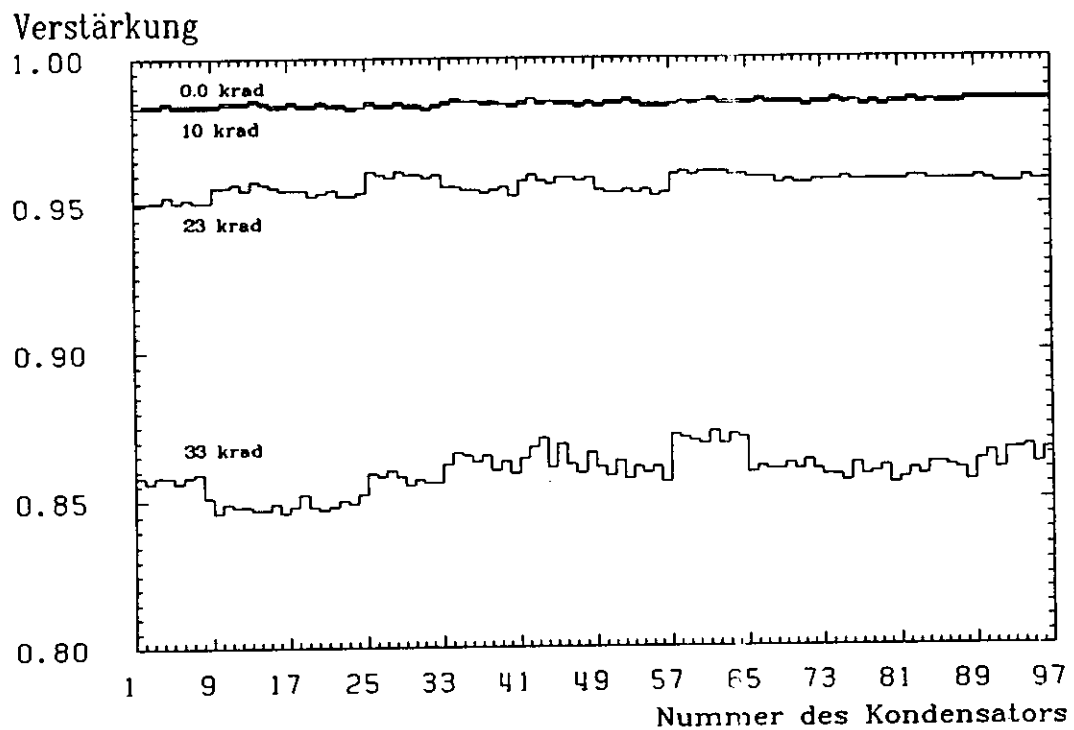


Abbildung 5.13: Verstärkung nach verschiedenen Strahlendosen

Vorher jedoch noch einige Resultate. Zum einen zeigt Abb.5.15 keine wesentliche Schädigung der Verstärkung innerhalb der ersten 10krad. Dies deutet darauf hin, daß es bis zu dieser Dosis zu keinem Durchbruch im Auslese-Kreis kommt. Weiterhin zeigen sowohl die IMEC-Buffer (Abb.5.6) als auch die ELMOS-Buffer die Tendenz, unter Spannung vollständig auszuheilen (Abb.5.12 und Abb.5.14). Die Ausheilung führt sogar so weit, daß nicht oder nur sehr langsam ausheilende Defekte zurückbleiben, die ein den anfänglichen Schäden entgegengesetztes Verhalten zeigen. Siehe dazu den Pedestal-Verlauf in Abb.5.12 nach 175 h. Eine letzte Feststellung besteht in der unterschiedlichen Empfindlichkeit gegenüber der Bestrahlungsrate. Abb.5.15 und Abb.5.16 demonstrieren die Abhängigkeit der Strahlenschädigung von der Strahlungsrate bei den ELMOS-Buffern. Der durch Leckströme verursachte Abfall des Ausgangssignales U_{out} auf $-5V$ ist in beiden Abbildungen für die mittleren Kurven etwa gleich stark. Dies bedeutet, daß die nach einer Dosis von 23krad mit einer Rate von 500 rad/h durchgeführte Bestrahlung zu einer gleichen Leckstromschädigung führt wie eine Bestrahlung mit 6krad bei einer hohen Strahlungsrate von 4400 rad/h. Bei den IMEC-Buffern konnte im Gegensatz zu den ELMOS-Buffern keine Abhängigkeit der Schädigungen von den Strahlungsrate festgestellt werden.

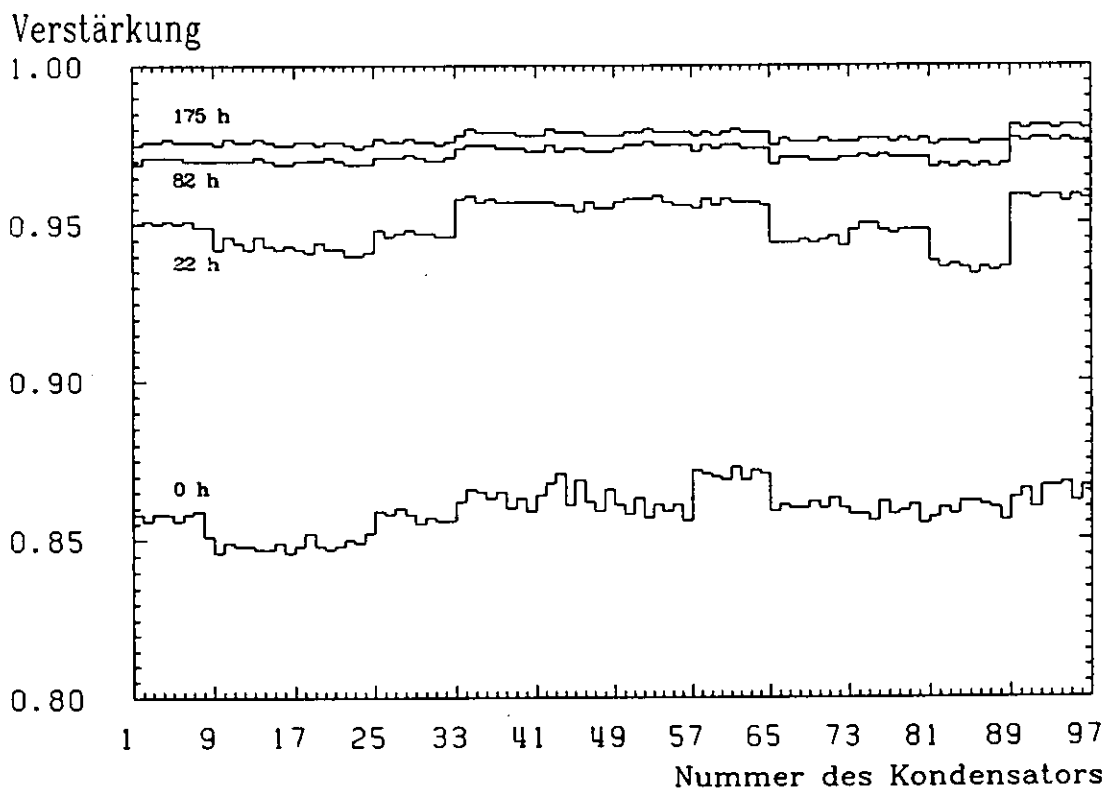


Abbildung 5.14: Ausheilung der Schädigung der Verstärkung nach 22h, 82h und 175h. Die Kurve für 0h entspricht der nach einer Dosis von 33krad aufgenommenen Kurve aus Abb.5.13

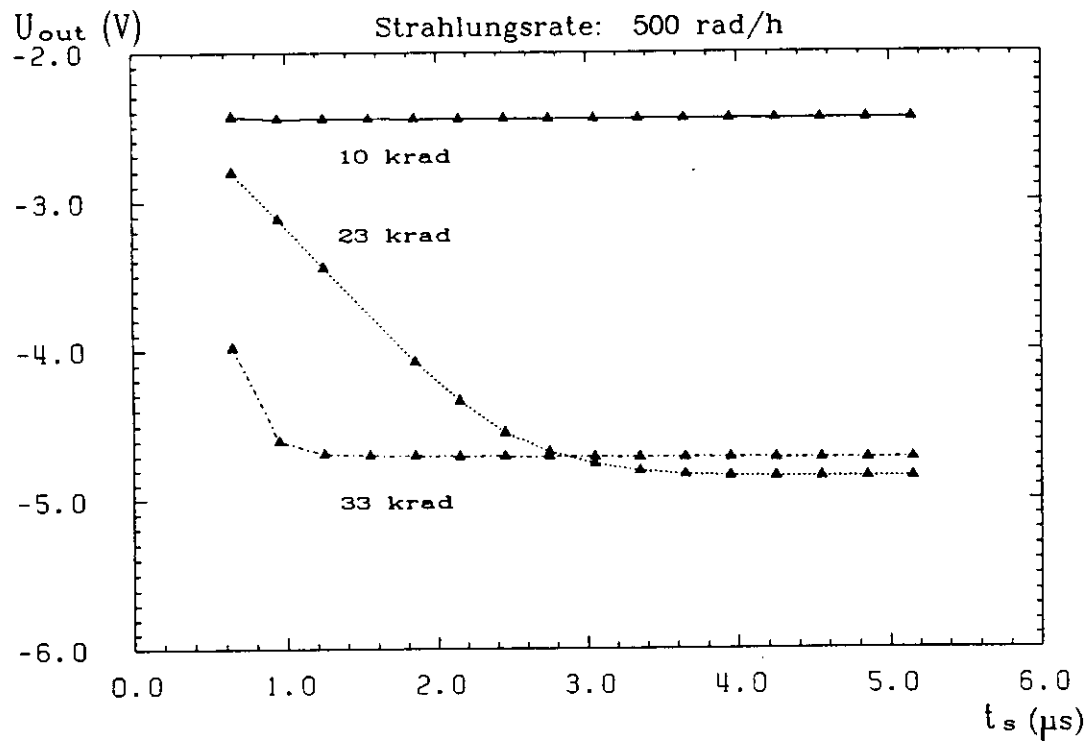


Abbildung 5.15: Ausgangssignal nach verschiedenen Strahlungsdosen als Funktion der Read-Zeit bei einer Rate von 500 rad/h

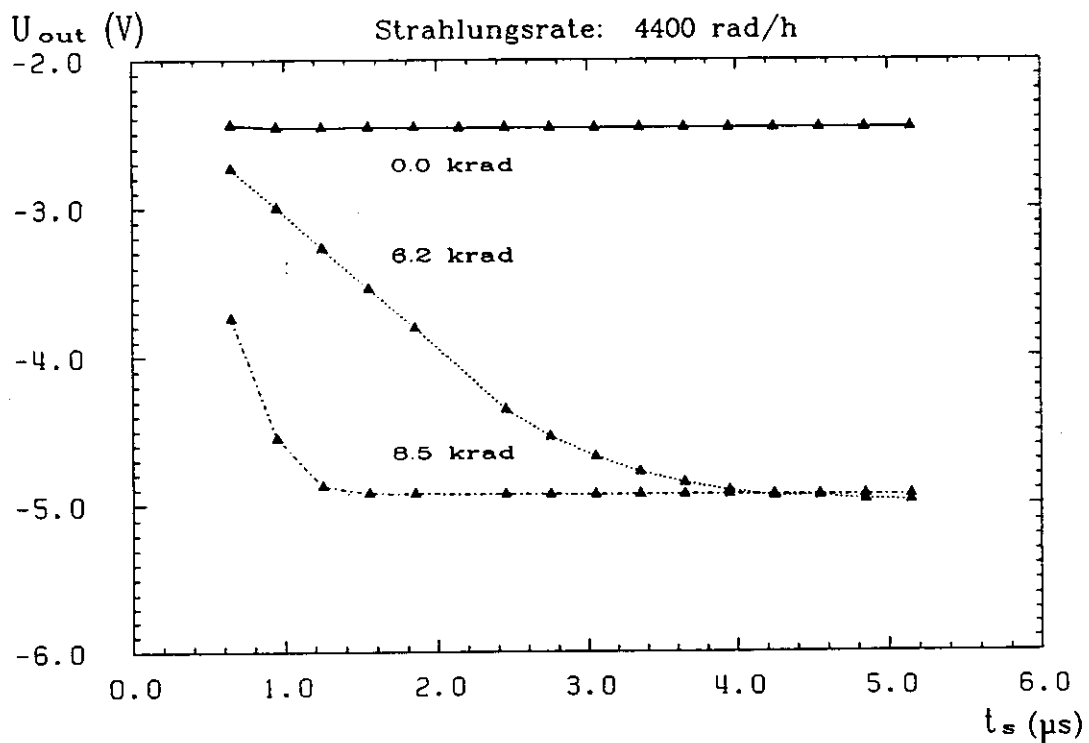


Abbildung 5.16: Ausgangssignal nach verschiedenen Strahlungsdosen als Funktion der Read-Zeit bei einer Rate von 4400 rad/h

5.2 Erklärung der bei ELMOS-Buffern im Auslesekreis auftretenden Leckströme

Ein wesentliches Ziel der Untersuchungen an den Teststrukturen bestand darin, das Verhalten einzelner Transistoren zu ermitteln, um daraus Rückschlüsse über die an den Buffern beobachteten Schädigungen zu ermöglichen. In diesem Abschnitt soll gezeigt werden, daß dieses Ziel erreicht wurde und für die gravierendste Schädigung, die Leckströme der ELMOS-Buffer in den Auslesekreisen, eine Klärung gefunden wurde. Folgende Meßresultate müssen durch die zu ermittelnde Schädigung erklärt werden.

- Der Leckschaden ist vom Schaltzustand des Buffer/Multiplexers während der Bestrahlung abhängig, wobei sich dieser im Read-Zustand befinden muß.
- Die beiden Schalter S4 und S5 befinden sich immer in entgegengesetzten Schaltzuständen. Sollte daher eine im Read-Zustand durchgeführte Bestrahlung das Transmission-Gate S5 schädigen so sollte eine ähnliche Schädigung am S4 bei einer Bestrahlung im Write-Zustand auftreten.
- Der gemessene Leckstrom besitzt eine Stromstärke in der Größenordnung einiger Milliampere.

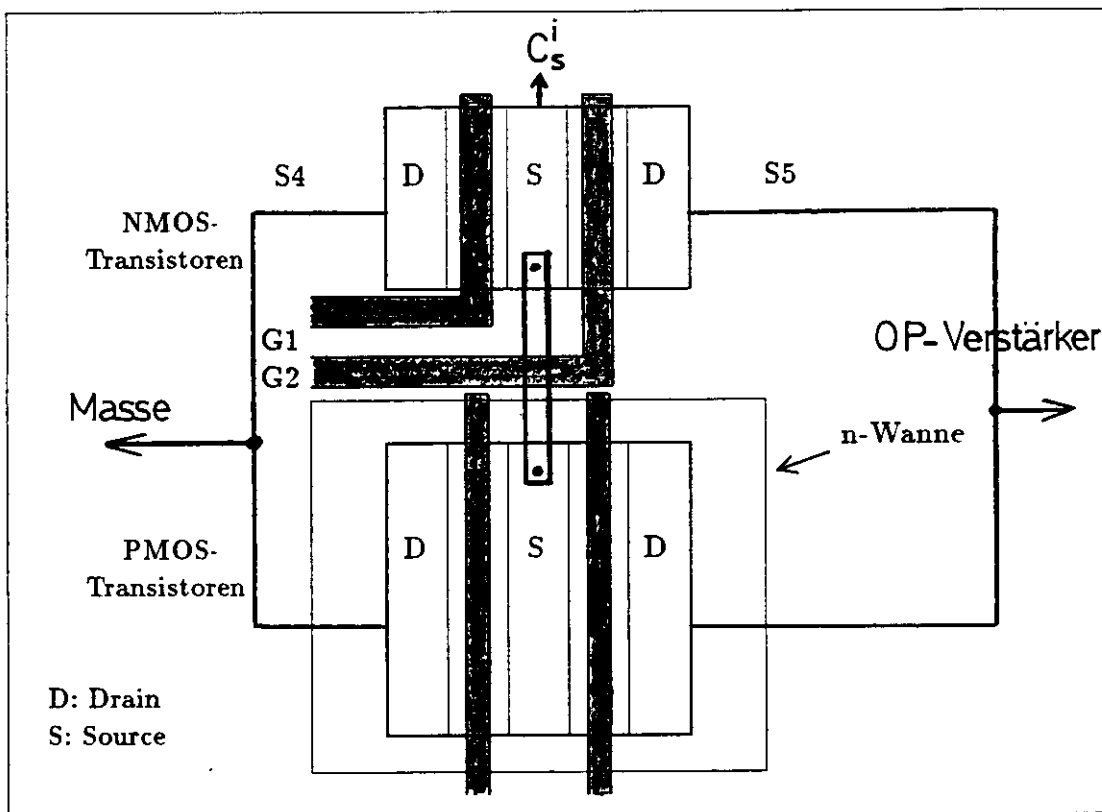


Abbildung 5.17: Anordnung der Transmission-Gates im Buffer/Multiplexer

Eine Lösung läßt sich nicht aus dem Schaltbild des Auslesekreises (Abb.5.1) folgern, sondern ist ein Problem der Anordnung der Schaltelemente auf dem Buffer-Chip (Abb.5.17). Zu Erläuterung ist in Abb.5.17 ein Ausschnitt aus dem Lay-Out des Buffers mit den Transmissiongates S4, S5 und der Lage der Gate-Leitungen gezeigt. Die beiden linken Transistoren bilden S4 und die beiden rechten den Schalter S5. Bei den zwei unteren Transistoren handelt es sich um die PMOS-Transistoren, die in einer n-Wanne eingebettet sind. Die gemeinsam genutzte Sourceregion der NMOS-Transistoren von

S4 und S5 bilden mit der n-Wanne und der Gateleitung G2 einen parasitären Feldoxydtransistor. Bei Bestrahlungen im Read-Zustand liegt an G2 die positive 5V-Spannung an, die im Einklang mit den an den NMOS-Feldoxydtransistoren gemachten Beobachtungen zu einem Durchbruch bei Dosen von etwa 5 krad führt.

Während die Drainregion des S4 an Masse liegt, führt der Drain-Anschluß von S5 zum Operationsverstärker. Bei der Auslese ist S5 geschlossen, womit der Wannens-Leckstrom zum invertierenden Operationsverstärker gelangt und das Absinken des Ausgangssignales auf $-5V$ bewirkt. Die Leckstromstärke von einigen Milliampere im Auslesekreis deckt sich mit der Stärke der Wannens-Leckströme (Abb.4.33) bei den NMOS-Transistoren.

Bei Bestrahlungen im Write-Zustand liegt $-5V$ an der G2-Leitung an, weshalb es in diesem Fall erst bei höheren Dosen zu einem Durchbruch kommt, der wegen des Ausfallens der Schaltlogik bei im Write-Zustand bestrahlten Buffern nicht beobachtet werden konnte.

Eine abwechselnde Bestrahlung eines Buffers im Read- und Write-Zustand sollte das Dioxid abwechselnd unter beiden Gateleitungen schädigen und so zu einem zusätzlichen Leckstrom im S4-Schalter zur Drainregion, die an Masse liegt, führen. Im Betrieb findet ein ständiger Wechsel des Read/Write-Zustandes statt, so daß dieser zusätzliche Leckstrom in dem dann ohnehin zerstörten Buffer auftreten wird.

5.3 Schlußfolgerungen

Die ELMOS-Buffer zeigen analog zu den Transistoren eine starke Abhängigkeit von dem bei der Bestrahlung anliegenden Schaltzustand, der die Gatespannungen der im Buffer befindlichen Transistoren festlegt. Wie im vorherigen Abschnitt 5.2 über die Leckströme im Auslesekreis dargelegt wurde, führt die positive 5V-Spannung einer Gateleitung im Read-Zustand zum Durchschalten eines parasitären Feldtransistors, während im Write-Zustand keine Schädigung dieser Art auftritt.

Die beobachteten Leckstromschäden im Auslesekreis sind prinzipiell eine Gefährdung für die Funktionsfähigkeit der Buffer/Multiplexer. Unter Berücksichtigung der im Vergleich zu den Buffer-Bestrahlungen mit $\dot{D} \approx 1$ krad/h drei Größenordnungen niedrigeren Strahlungsrate von $\dot{D} \approx 1$ rad/h im ZEUS-Experiment kann jedoch davon ausgegangen werden, daß der beobachtete Leckstromschaden im Experiment nicht auftreten wird. Abb.5.12 und Abb.5.14 zeigen für das Pedestal und die Verstärkung die vollständige Ausheilung der Strahlenschädigung innerhalb von 175 h nach Beendigung der Bestrahlung mit einer Dosis von 33 krad. Weiterhin betrachte man die Abbildungen 5.15 und 5.16, aus denen hervorgeht, daß bei einer Rate von 0.5 krad/h nach einer Dosis von 10 krad noch keine Schädigung eingetreten ist, während bei einer Rate von 4.4 krad/h der Buffer-Chip nach 6 krad zerstört ist. Dieses Resultat zeigt die starke Abhängigkeit der Schädigung von der Strahlungsrate.

Weiterhin können Maßnahmen zum Schutz der Buffer/Multiplexer in Situationen mit besonders hohen Strahlenbelastungen ergriffen werden. Zum einen kann die Ausleseelektronik abgestellt werden, oder falls dies nicht durchführbar ist, können die Buffer in den Write-Zustand geschaltet werden, in dem sie sehr viel strahlenfester sind.

Letztendlich kann jedoch eine Gefährdung der am dichtesten am Strahlrohr befindlichen Buffer/Multiplexer nicht vollständig ausgeschlossen werden, wobei eine eventuell eintretende Schädigung von der maximalen Strahlendosis und Strahlungsrate bei unvorhergesehenen Zwischenfällen abhängt.

Bezüglich der Strahlenfestigkeit sind die von IMEC hergestellten Buffer/Multiplexer denen von ELMOS produzierten Buffern weit überlegen. Die Buffer/Multiplexer von IMEC besitzen eine sehr gute

Strahlenfestigkeit und zeigen Leckströme im Bereich einiger Picoampere, die fünf Größenordnungen unterhalb der bei den ELMOS-Buffern beobachteten Leckströmen von etwa $2 \mu\text{A}$ liegen. Die IMEC-Buffer sollten bei den im Experiment zu erwartenden Strahlendosen keinerlei Beeinträchtigungen zeigen.

Kapitel 6

Zusammenfassung

Im analogen Teil der Ausleseelektronik des ZEUS-Präzisionskalorimeters werden zwei in CMOS gefertigte integrierte Speicherbausteine, Pipeline und Buffer/Multiplexer genannt, zur Zwischenspeicherung der vom Kalorimeter gelieferten Signale verwendet. Beide Speicherbausteine bestehen aus einer Anordnung mehrerer Kanäle aus Speicherzellen und integrierter Ausleseelektronik. Jede Speicherzelle wird aus einem Speicherkondensator und einem Selektionsschalter gebildet. Der Pipeline-Chip hat 4 Kanäle mit je 58 Speicherzellen, die seriell mit einer Taktzeit von 96 ns beschrieben und ausgelesen werden, während der Buffer/Multiplexer 12 Kanäle mit je 8 Speicherzellen und einem zusätzlichen Multiplexer besitzt. Diese beiden zum analogen Ausleseteil der Elektronik gehörenden Chips sind unmittelbar hinter den Kalorimetermodulen angebracht. Dort sind sie einer Strahlenbelastung von etwa 10 Gy/Jahr durch γ -Strahlung und 50-100 Gy/Jahr durch Neutronen ausgesetzt. Für die vom Fraunhofer-Institut für Mikroelektronische Schaltungen und Systeme entwickelten Speicherbausteine wurden Fertigungsaufträge an die Firmen IMEC und ELMOS vergeben. Eine Aufgabenstellung dieser Arbeit besteht in der Untersuchung und im Vergleich der Strahlenempfindlichkeit der IMEC- und ELMOS-Buffer/Multiplexer.

Um eine tiefere Einsicht in die Vorgänge innerhalb des Buffers zu erhalten, wurden von ELMOS und IMEC Teststrukturen mit separat ansteuerbaren Feldeffekttransistoren gefertigt. Eine zweite Aufgabenstellung besteht in der Untersuchung strahlungsverursachter Effekte in Feldeffekttransistoren, die die Basiselemente integrierter CMOS-Schaltungen sind, um daraus Schlüsse auf die bei den Buffer/Multiplexern beobachteten Schäden ziehen zu können.

Die Untersuchungen der Feldeffekttransistoren liefern die folgenden Resultate: Bis zu einer Dosis von 100 Gy fällt die Schwellenspannung sowohl für IMEC- als auch ELMOS-Transistoren linear ab. Der auf diesen Bereich bezogene Gradient der Schwellenspannungsverschiebung dU_{Th}/dD ist ein Maß für die Strahlenempfindlichkeit der Feldeffekttransistoren. Bei den IMEC-Transistoren beobachtet man sowohl für NMOS- als auch für PMOS-FETs unabhängig von der bei der Bestrahlung anliegenden Gate-Spannung einen Absinken der Schwellenspannung von (-5 ± 1) mV/10 Gy. Im Gegensatz hierzu besitzen NMOS- und PMOS-Transistoren von ELMOS eine starke Abhängigkeit von der Gatespannung. Mit zunehmender Gate-Spannung während der Bestrahlung steigt der Gradient zu negativeren Werten an. Im Vergleich zu den IMEC-FETs liegt der Gradient dU_{Th}/dD bei den NMOS-FETs von ELMOS bei einer während der Bestrahlung anliegenden Gate-Spannung von +5 V bei (-8.9 ± 0.4) mV/10 Gy und für PMOS-FETs sogar bei (-14.2 ± 0.7) mV/10 Gy.

Weiterhin ist das Ausheilungsverhalten der Schädigung von Interesse. PMOS-Transistoren zeigen generell keine Ausheilung. Bei NMOS-FETs kann man einen Rückgang der Schwellenspannungsverschiebung nach Beendigung der Bestrahlung beobachten. Unter Gate-Spannung mit $U_{gate} = +10V$

heilen NMOS-FETs von IMEC vollständig aus und auch ohne Gate-Spannung läßt sich noch ein Rückgang um 50% nach 200 h beobachten. Die NMOS-Transistoren von ELMOS zeigen unabhängig von der bei der Ausheilung anliegenden Gatespannung nur einen Rückgang von 15% innerhalb von 300 h nach Beendigung der Bestrahlung.

Die geringere Strahlenfestigkeit der ELMOS-Transistoren wird auch bei den Leckströmen unterhalb der Schwellenspannung beobachtet. Mit $U_{gate} = +5V$ bestrahlte NMOS-FETs ergeben bereits nach 100 Gy im gesperrten Zustand einen Source-Strom von $0.2\mu A$, der bei IMEC-NMOS-FETs erst nach 1000 Gy beobachtet wird. Der bei den ELMOS-FETs beobachtete Source-Leckstrom konnte analysiert werden und setzt sich aus einem Drain-Source- und einem n-Wannen-Source-Strom zusammen. Leckströme zu den unter positiver Spannung stehenden n-Wannen der PMOS-Transistoren sind in CMOS-Strukturen eine prinzipielle Gefahrenquelle für Leckströme. Es konnte gezeigt werden, daß ein durchschaltender parasitärer Felddoxydtransistor den Wannenleckstrom verursacht. Bei Bestrahlungen mit $U_{gate} = -5V$ oder $U_{gate} = 0V$ tritt kein Wannenleckstrom auf.

Die Untersuchungen der Buffer/Multiplexer zeigen folgendes: Die Buffer/Multiplexer von IMEC und ELMOS zeigen sowohl bezüglich der Strahlenempfindlichkeit als auch der Art der Schädigung ein unterschiedliches Verhalten. In den Buffern trifft man auf die drei Spannungswerte $U_{DD} = +5V$, $U_{SS} = -5V$ und Masse. Bei den IMEC-Buffern werden Leckströme innerhalb der Speicherzellen zu positiven als auch zu negativen Spannungen beobachtet. Dabei dominiert bis zu Dosen von 2000 Gy ein Leckstrom gegen eine negative Spannung, der oberhalb dieser Dosis zu einem Leckstrom gegen eine positive Spannung umschlägt. Es handelt sich hier um kleine Ströme im Bereich 10 pA.

Die ELMOS-Buffer zeigen bereits bei sehr viel kleineren Dosen starke Schädigungen. Es kommt in Abhängigkeit von dem bei der Bestrahlung anliegenden Schaltzustand zu zwei unterschiedlichen Schädigungen. Bei im Write-Zustand bestrahlten Buffern lassen sich nach 200 Gy die jeweils ersten sieben Speicherzellen eines Kanales nicht mehr auslesen. Unabhängig von der gewählten Eingangsspannung liegen dann 0V am Ausgang des Buffer/Multiplexers an.

Im Read-Zustand kommt es in Abhängigkeit von der Strahlungsrate zu einem starken Leckstrom gegen eine positive Spannung in der Größenordnung von $2\mu A$. Bei einer Rate von 44 Gy/h tritt dieser Leckstrom nach 60 Gy auf, während er bei geringerer Strahlungsrate von 5 Gy/h bis 100 Gy überhaupt nicht beobachtet wird und erst nach 230 Gy den gleichen Wert wie bei der Bestrahlung mit 44 Gy/h erreicht.

Dieser Leckstrom konnte im Einklang mit den bei den ELMOS-Felddoxydtransistoren gemachten Erfahrungen und nach einer Analyse der Leitungsbahnen im Buffer/Multiplexer auf einen parasitären Felddoxydtransistor im Auslesekreis zurückgeführt werden. Im Read-Zustand liegen +5V an der Gatelektrode des parasitären Transistors an, die wegen der starken Schwellenspannungsverschiebung bei positiver Gatespannung zu einem Durchschalten des Feldtransistors führen.

Das Auftreten dieses Schadens besitzt eine starke Abhängigkeit von der Bestrahlungsrate. Die beim ZEUS-Experiment erwartete Rate von 0.01 Gy/h im Vergleich zu dem 10 Gy/h bei den Buffer-Bestrahlungen gibt Anlaß zu der Vermutung, daß die Ausheilungseffekte überwiegen und der im Auslesekreis beobachtete Leckschaden nicht auftritt. Weiterhin zeigen sowohl die IMEC als auch die ELMOS-Buffer innerhalb von 200 h nach Beendigung der Bestrahlung unter Spannung eine vollständige Ausheilung der Schäden, wobei die maximale Dosis für die ELMOS-Buffer bei 330 Gy und für die IMEC-Buffer bei 3000 Gy lag.

Aus diesem Grund wird sowohl für die IMEC- als auch für die ELMOS-Buffer im ZEUS-Experiment keine Beeinträchtigung der Funktionsfähigkeit bezüglich der durch die γ -Strahlung verursachten Strahleneffekte angenommen.

Anhang A

Formeln zur Physik der Halbleiter

A.1 Ladungsträgerdichten im Leitungs- und Valenzband

Die Besetzungsdichte der Elektronen im Leitungsband und der Löcher im Valenzband soll am Beispiel nichtentarteter Halbleiter, zu denen auch Silizium gehört, hergeleitet werden. Nichtentartet werden Halbleiter genannt deren Fermi-niveaus mindestens um den Betrag kT unterhalb der Leitungsbandkante E_c liegen. Der Bereich mit $(E_c - kT) < F < (E_c + 5kT)$ entspricht dem Übergang zwischen Nichtentartung und vollständiger Entartung, wobei das Fermi-niveau vollständig entarteter Halbleiter mindestens $5kT$ oberhalb von E_c zu finden ist.

Die Elektronendichte ergibt sich aus der Zustandsdichte \mathcal{D} und der Besetzungswahrscheinlichkeit, die aus der Fermi-Dirac-Verteilung f_e folgt. \mathcal{D} ist die Zustandsdichte freier Elektronen, welche einer quadratischen E - \vec{k} -Abhängigkeit gehorcht. Diese Näherung trifft am unteren Rand des Leitungsbandes, wo sich die Elektronen aufhalten, gut zu. Zur Berechnung der Elektronendichte n wird das Produkt $f_e \mathcal{D}$ über das Leitungsband integriert, wobei E_c' die obere Leitungsbandkante bezeichnet. Da jeder Zustand durch zwei Elektronen mit entgegengerichtetem Spin besetzt werden kann, muß das Integral noch mit 2 multipliziert werden.

$$n = 2 \int_{E_c}^{E_c'} f_e(E) \mathcal{D}(E) dE$$

mit

$$f_e = \frac{1}{1 + e^{(E-F)/kT}}$$

$$\mathcal{D} = 2\pi \left(\frac{2m_e}{h^2} \right)^{\frac{3}{2}} (E - E_c)^{\frac{1}{2}}$$

ergibt sich

$$n = 2 \int_{E_c}^{\infty} \frac{2\pi \left(\frac{2m_e}{h^2} \right)^{\frac{3}{2}} (E - E_c)^{\frac{1}{2}}}{1 + e^{(E-F)/kT}} dE$$

wobei für die obere Integrationsgrenze ∞ gesetzt wurde. Dieser Schritt ist erlaubt, weil die Fermi-Dirac-Verteilung schnell mit wachsender Energie abnimmt, und daher die höheren Energieniveaus nur wenig zur Elektronenkonzentration beitragen. Durch Substitution folgender Ausdrücke ergibt sich mit

$$x = \frac{E - E_c}{kT}, \quad dx = \frac{dE}{kT}, \quad \xi = \frac{F - E_c}{kT}$$

$$n = 4\pi \left(\frac{2m_e kT}{h^2} \right)^{\frac{3}{2}} \int_0^{\infty} \frac{x^{\frac{1}{2}}}{e^{x-\xi} + 1} dx$$

Das verbleibende Integral ist ein Fermi-Integral der Ordnung $\frac{1}{2}$, welches nicht analytisch gelöst werden kann und mit $F_{1/2}(\xi)$ bezeichnet wird. Es existieren jedoch Näherungslösungen in Abhängigkeit von ξ . Für $\xi < -1$ was gleichbedeutend mit $(E_c - F) > kT$ ist und für nichtentartete Halbleiter gilt, ergibt sich für das Fermi-Integral [KIR1]:

$$F_{1/2}(\xi) = \frac{\sqrt{\pi}}{2} e^{\xi}$$

Unter Einführung der effektiven Zustandsdichte des Leitungsbandes N_c

$$N_c = 2 \left(\frac{2\pi m_e kT}{h^2} \right)^{\frac{3}{2}}$$

folgt die der Boltzmann-Statistik folgende Elektronenkonzentration im nichtentarteten Halbleiter

$$n = N_c \cdot e^{-(E_c - F)/kT}$$

Entsprechend läßt sich die Konzentration der Löcher im Valenzband herleiten.

$$p = N_v \cdot e^{-(F - E_v)/kT}$$

Zur Herleitung der in Kapitel 2 benötigten Beziehungen (1.1) und (1.2) müssen die Ladungsträgerdichten nur umgeschrieben werden:

$$n = N_c \cdot e^{-(E_c - F)/kT} = N_c \cdot e^{-(E_c - E_i)/kT} \cdot e^{(F - E_i)/kT}$$

Die beiden vorderen Faktoren ergeben die Elektronendichte für $F = E_i$, was bei reiner Eigenleitung gilt, und damit folgt für n und entsprechend für p :

$$n = n_i \cdot e^{(F - E_i)/kT}$$

$$p = n_i \cdot e^{(E_i - F)/kT}$$

A.2 Die Depletion-Tiefe

Die Depletion-Tiefe erhält man durch Anwendung des Gaußschen Satzes und zweimaliger Integration der Poisson-Gleichung. Entsprechend der Annahme aus Kap. 2 werden die einzigen nichtkompensierten Ladungen von ionisierten Dotieratomen gestellt. Im Falle des p-Substrates sind dies die negativen Akzeptoren (siehe Abb. A.2), die mit der Ladungsdichte n_A homogen im Substrat verteilt sind.

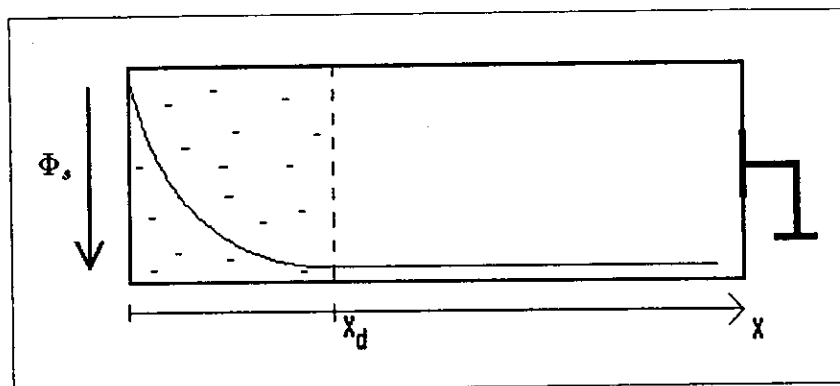


Abbildung A.1: Potentialabfall über der Raumladungszone

Der negativen Raumladung entspricht eine negative Bandverbiegung Φ_s . Das elektrostatische Potential φ fällt mit wachsendem x und soll bei x_d den konstant bleibenden Wert des Substrates erreicht haben.

Der Gaußsche Satz liefert für das in positive x -Richtung gerichtete elektrische Feld $E(0)$ an der Oberfläche A bei $x = 0$:

$$\oint \vec{D} \cdot \vec{n} d\sigma = Q_r$$

$$\oint \epsilon_o \epsilon_{Si} \vec{E} \cdot \vec{n} d\sigma = -en_A x_d A$$

$$E(0) = \frac{en_A x_d}{\epsilon_o \epsilon_{Si}}$$

Das negative Vorzeichen hebt sich auf, da \vec{n} in negative x -Richtung zeigt. Integration der Poisson-Gleichung liefert mit (1):

$$\frac{d^2 \varphi}{dx^2} = -\frac{\rho(x)}{\epsilon_o \epsilon_{Si}}$$

$$\frac{d^2 \varphi}{dx^2} = \frac{en_A}{\epsilon_o \epsilon_{Si}}$$

$$\left(\frac{d\varphi}{dx}\right)_x = \frac{en_A}{\epsilon_o \epsilon_{Si}} x + \left(\frac{d\varphi}{dx}\right)_0$$

$$-\mathcal{E}(x) = \frac{en_A}{\epsilon_o \epsilon_{Si}} x - \mathcal{E}(0)$$

Mit dem für $\mathcal{E}(0)$ hergeleitetem Ausdruck folgt:

$$-\mathcal{E}(x) = \frac{en_A}{\epsilon_o \epsilon_{Si}} (x - x_d)$$

$$\left(\frac{d\varphi}{dx} \right)_x = \frac{en_A}{\epsilon_o \epsilon_{Si}} (x - x_d)$$

Eine zweite Integration liefert:

$$\varphi(x) = \frac{en_A}{2\epsilon_o \epsilon_{Si}} (x - x_d)^2 + const$$

Mit Hilfe dieser Beziehung läßt sich die Potentialdifferenz $\varphi(0) - \varphi(x_d)$ und damit die dazugehörige Bandverbiegung $\Phi_s = -(\varphi(0) - \varphi(x))$ angeben, woraus dann x_d folgt.

$$\Phi_s = -\frac{en_A}{2\epsilon_o \epsilon_{Si}} x_d^2$$

$$x_d = \sqrt{\frac{2\epsilon_o \epsilon_{Si} |\Phi_s|}{en_A}}$$

Literaturverzeichnis

Kapitel 1

- [WOL1]: G. Wolf
HERA: PHYSICS, MACHINE AND EXPERIMENTS
DESY 86-089 (1986)
- [WOL2]: [WOL1], 38
- [KHB3]: Kai-Henrik Barth
MESSUNG ZUR HOMOGENITÄT DES ZEUS
HADRON-ELEKTRON-SEPARATORS
Experimentell-physikalische Diplomarbeit
an der Universität Hamburg (1991)
- [ZEU]: ZEUS Collaboration
STATUS REPORT 1989
DESY-Hamburg (1989)
- [ZEU4]: [ZEU], Abb.2.1 und Abb.2.2
- [ZEU6]: [ZEU], Abb.5.4.4
- [ZEU8]: [ZEU], Abschnitt 13-12
- [KLA5]: R.Klanner und G.Wolf
DAS ZEUS-PRÄZISIONSKALORIMETER FÜR HERA
Phys. Bl.45 (1989) Nr.9
- [HER7]: Luis Hervás
THE PIPELINED READOUT FOR THE ZEUS CALORIMETER
DESY F35D-91-01 (1991)

Kapitel 2

- [WEI]: H. Weiß und K. Horninger
INTEGRIERTE MOS-SCHALTUNGEN
Springer-Verlag Berlin · Heidelberg · New York (1982)
- [WEI1]: [WEI], 58
- [WEI2]: [WEI], 68
- [DRE3]: P. V. Dressendorfer
IONIZING RADIATION EFFECTS IN MOS DEVICES AND CIRCUITS
John Wiley & Sons (1989), 4
- [ZIM]: G. Zimmer
INTEGRIERTE SCHALTUNGEN
Skript des Wintersemesters 1985/86 und des Sommersemesters 1987
im Fachgebiet Elektronische Bauelemente und Schaltungen
- [ZIM4]: [ZIM], 140-141
- [ZIM5]: [ZIM], 182

Kapitel 3

- [DRE1]: P. V. Dressendorfer
IONIZING RADIATION EFFECTS IN MOS DEVICES AND CIRCUITS
John Wiley & Sons (1989)
- [GRU2]: F. J. Grunthaler und J. Maserjian
*CHEMICAL STRUCTURE OF THE TRANSITIONAL REGION OF THE
SiO₂/Si-INTERFACE*
aus *The Physics of SiO₂ and I_t Interfaces*
S. Pantelides, Ed., Pergamon Press, Elmsford, NY, 1978, 389
- [DRE3]: [DRE1], 90-100
- [HUG4]: R. C. Hughes
*CHARGE-CARRIER TRANSPORT PHENOMENA IN AMORPHOUS SiO₂:
DIRECT MEASUREMENT OF THE DRIFT MOBILITY AND LIFETIME*
Phys. Rev. Lett. 30, 1333, (1973)
- [HUG5]: R. C. Hughes
HOT ELECTRONS IN SiO₂
Phys. Rev. Lett. 35, 449, (1975)
- [HUG6]: R. C. Hughes
HIGH FIELD ELECTRONIC PROPERTIES OF SiO₂
Solid-State Electron. 21, 251, (1978)

[DRE7]: [DRE], 110-127

[AIT8]: J.M.Aitken, D.J.DiMaria, D.R.Young
*ELECTRON INJECTION STUDIES OF RADIATION-INDUCED POSITIVE
 CHARGE IN MOS DEVICES*
 IEEE, Trans. Nucl. Sci. NS-18 (6), 84 (1971)

[ZAI9]: K.H.Zaininger
IRRADIATION OF MIS CAPACITORS WITH HIGH ENERGY ELECTRONS
 IEEE, Trans. Nucl. Sci. NS-13 (6), 237 (1966)

[SCO10]: G.A.Scoggan und T.P.Ma
*EFFECTS OF ELECTRON BEAM RADIATION ON MOS STRUCTURES
 AS INFLUENCED BY SILICON DOPANT*
 J.Appl. Phys. 48 (1), 294-300 (1977)

[DRE11]: [DRE], 271

[GRU12]: F.J.Grunthaner, P.J.Grunthaner und J.Maserjian
RADIATION-INDUCED DEFECTS IN SiO₂ AS DETERMINED WITH XPS
 IEEE, Trans. Nucl. Sci. NS-29, 1462 (1982) [GRI13]: G.N.Greave
 aus D.L.Griscom
THE PHYSICS OF SiO₂ AND ITS INTERFACES
 S. Pantelides, Ed., Pergamon Press, NEW YORK, 1978, 232

[LEN14]: P.M.Lennahan und P.V.Dressendorfer
*MICRO-STRUCTURAL VARIATIONS IN RADIATION HARD AND SOFT OXIDES
 OBSERVED THROUGH ELECTRON SPIN RESONANCE*
 IEEE, Trans. Nucl. Sci. NS-30, 4602 (1983)

[DRE15]: [DRE], 272-273

Kapitel 5

[BÖT1]: St.Böttcher
DIPLOMARBEIT, Universität Hamburg (1991)

Anhang

[KIR1]: P.S.Kirejew
PHYSIK DER HALBLEITER
 Akademie-Verlag · Berlin (1974), 158-161

Danksagung

Diese Arbeit entstand in der ZEUS Forschungsgruppe am Deutschen Elektronen-Synchrotron DESY in Hamburg. An dieser Stelle möchte ich mich bei allen bedanken, die an dem Gelingen und Zustandekommen dieser Arbeit beteiligt waren:

Für die Aufgabenstellung und die freundliche Unterstützung während der Diplomarbeit danke ich Herrn Prof. E. Lohrmann.

Besonderer Dank gilt Herrn Dr. U. Kötz für die anregenden Diskussionen und die fachliche Betreuung.

Herrn Dr. Klanner danke ich für die kritische Durchsicht der Arbeit.

Ganz herzlich möchte ich mich bei Daniel Zer-Zion für die freundschaftliche Zusammenarbeit und Hilfsbereitschaft bedanken, sowie bei Stephan Böttcher und Andrej Skoczeń für die gemeinsame Zeit während der Arbeit. Mein Dank gilt auch Piotr Malecki, der mich mit dem von ihm entwickelten Meßaufbau vertraut machte.

Meinen Kollegen Jan-Ulrich Kath, Kai-Henrik Barth und Martin Ernst danke ich für die belebende und konstruktive Arbeitsatmosphäre.

Für die Unterstützung bei der Korrektur der Arbeit möchte ich mich bei Heike Landfermann bedanken.

Einen wesentlichen Anteil am Zustandekommen der Arbeit haben meine Eltern, die mich aus vollem Herzen unterstützten und die mir eine große Hilfe waren.

Weiterhin gilt mein Dank Claus, Clemens, Clemens, Holger und Tobias für ihre Geduld und Unterstützung sowie Gabi, die mir über einen längeren Zeitraum behilflich war.

Hamburg, den 26. April 1991

Hiermit versichere ich, die vorliegende Diplomarbeit selbständig unter Verwendung der angegebenen Quellen und Hilfsmittel angefertigt zu haben.

(Carsten Coldewey)