

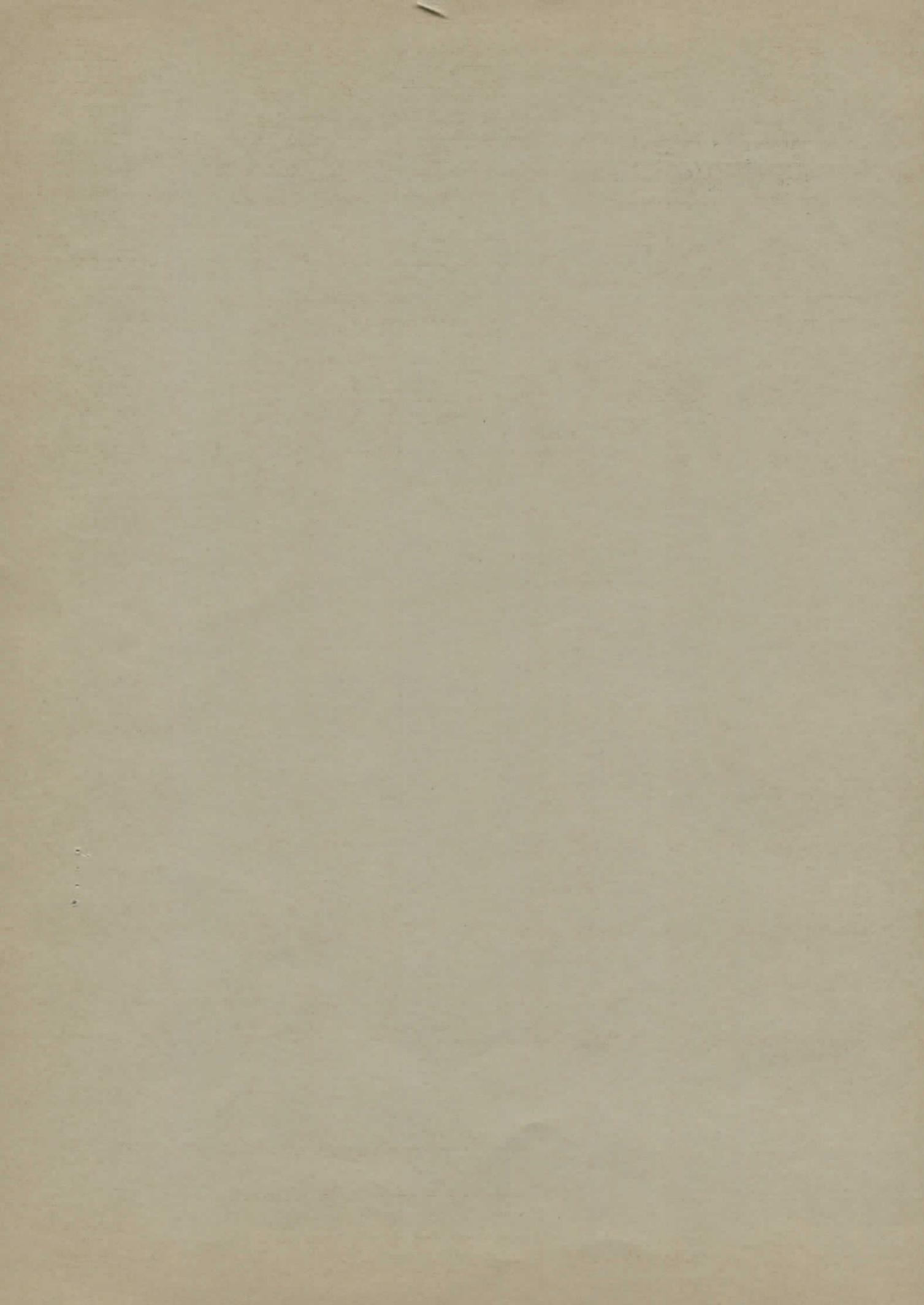
Interner Bericht
DESY F51-71/2
Dezember 1971

DESY-Bibliothek
- 3. FEB. 1972

EIN CAMAC-CRATE-CONTROLLER MIT KOSTENGÜNSTIGEM RECHNER-ANSCHLUSS

von

F. Hübler und A. Krolzig



EIN CAMAC-CRATE-CONTROLLER MIT KOSTENGÜNSTIGEM RECHNER-ANSCHLUSS

1. Einleitung

Das wachsende Angebot industriell gefertigter Geräte nach CAMAC-Norm, insbesondere von preiswerten Zählern und anderen für die Durchführung von Hochenergie-Experimenten interessanten Modulen, hat lebhafte Diskussionen über die Vor- und Nachteile der Verwendung solcher Geräte an den bei DESY existierenden Kleinrechnern ausgelöst. Die konsequente Anwendung der in den Euratom-Berichten EUR 4100 und insbesondere EUR 4600 niedergelegten Konzeption, so wie sie bereits beim CERN oder beim SLAC praktiziert wird, hat größere Anfangsinvestitionen in Form von "Branch-Drivern" für die Steuerung mehrerer mit Modulen gefüllter Überrahmen (7 max.) oder gar System-Controllern für die Versorgung mehrerer Schränke zur Voraussetzung. Die damit verbundenen sehr hohen Kosten sind zweifellos ein Handicap für die Einführung dieses nützlichen Systems der nuklearen Elektronik. Im folgenden wird eine Rahmensteuerung (Crate-Controller) beschrieben, die unter Verzicht auf 100%ige Erfüllung der Normvorschriften eine ökonomische Anschlußmöglichkeit von CAMAC-Geräten an die bei DESY vorhandenen Kleinrechner-Interfaces bietet. Eine Besonderheit stellt der in den Controller inkorporierte Zwischenspeicher dar: Er gestattet die Sammlung der während eines Synchrotron-"Burstes" z.B. aus Funken- oder Proportionalkammern anfallenden Daten und die anschließende Übertragung zum Rechner im Blocktransfer, also mit einem Minimum an Rechnerzeit.

2. Die Funktionsblöcke des Controllers und ihre Wirkungsweise

(siehe Blockschaltbild)

Der Controller beansprucht die 3 ganz rechts gelegenen Plätze von 25 vorhandenen. Während Platz 23 den Zugang zu den je 24 Lese- und Schreibbussen ermöglicht, enden auf der Buchsenleiste 24 alle "Look-at-me"-Leitungen (s.u.), außerdem gehen von hier die individuellen Stations(-Aufruf-)Leitungen aus. Die ganz rechts gelegene Platte 25 hat keinen Stecker.

2.1 Leseteil

Unmittelbar an die Leseleitungen sind die 24 Eingänge des Daten-Zwischenspeichers angeschlossen (MOS-Schieberegister mit z.Z. je 128 Plätzen). Die Ausgänge führen zu Umschaltern, die programmgesteuert auch ein direktes Lesen unter Um-

gehung des Speichers gestatten. Die Ausgänge dieser 24 Umschalter (Datenselektoren) sind ihrerseits verbunden mit Umschaltern, die entweder die Ausgänge 1 bis 12 (Low Order, LO) oder 13 bis 24 (High Order, HO) auf die 12 zur PDP führenden Datenleitungen schalten. Hierbei durchlaufen die Signale Halte-Flip-Flops und Pegelkonverter, die vom TTL-Pegel auf die z.Z. noch standardisierten -3V-Pegel der DEC-Interfaces umsetzen. Zu diesem Funktionsblock für Leseoperationen gehören 2 Zähler: Ein Auf/Ab-Zähler, der beim Einlesen in den MOS-Speicher mitzählt (0 bis n Worte), bei dem letzten Wort angehalten wird, während des "Vorrollens zur Entladerampe" (128 minus n Schritte) stehen bleibt und danach auf Rückwärtsgang geschaltet wird, um beim Blocktransfer in Richtung Rechner genau nur soviel Worte herauszulassen, wie ursprünglich eingelassen wurden. Der zweite Zähler ist ein einfacher Aufwärtszähler, der für die Vorroll-Aktion gebraucht wird, wenn, wie es in den meisten ins Auge gefaßten Anwendungsfällen vorkommen wird, weniger als 128 Worte vorliegen. Falls doch mehr Datenworte anfallen, wird der Dialog zwischen Controller und dem oder den Einschüben unterbrochen und ein Block an den Rechner abgeliefert. Mit Hilfe eines "Schlußwortes" läßt sich am Inhalt feststellen, ob ein Fortsetzungs-Block zu erwarten ist. Das Einlesen in den Rechner wird nur über den Schnellkanal vorgenommen, wobei die von F 58 gebauten "Scanner" benutzt werden, welche sowohl Blocktransfer als auch Einzelworteinlese (Blocklänge = 1 Wort) gestatten.

2.2 Schreibeteil

Da bei den in Frage kommenden Anwendungen der Informationsfluß aus dem Rechner heraus zur Experimentelektronik klein ist, ist eine Schreibemöglichkeit nur aus dem Akkumulator vorgesehen. Vom Ausgang der 12 Leitungsverstärker, die den Pegel von den negativen DEC-Spannungen auf TTL umsetzen, kann die Information in 3 Richtungen gehen: Entweder in die Halte-Flip-Flops für die Kommandogabe oder in die Halte-FFs für die höherwertigen Schreibedaten (HO) oder direkt auf die Gatter zu den niedrigwertigen Schreibedaten (LO). Jedem Schreibe- und jedem "nichtautonomen" Lesevorgang (s.u.) geht ein Kommandowort voraus. Ein IOT, dem wir den Namen CAMNAF gegeben haben, bewirkt die Übernahme in den Kommando-Entschlüssler-Teil. Weitere Angaben zum Ablauf s. 2.4.

2.3 Steuerteil Rechnerseite

Für den Dialog zwischen CAMAC-Controller und Rechner werden z.Z. folgende programmgesteuerte Signalleitungen (IOTs) verwendet:

1. CAMINIT = Herstellen der Anfangsbedingungen im gesamten CAMAC-Rahmen.
2. CAMNAF = Kommando-Modus. Das vom Akkumulator über die Leitungsverstärker kommende Wort wird als Befehlswort interpretiert.
3. CAMEXEC = Daten-Modus. Schreiben, Lesen oder Steuerbefehle werden wortweise ausgeführt entsprechend dem beim letzten CAMNAF eingestellten Kommando.
4. CAMRESP = Bestätigungssignal. Nach Norm sollen angesprochene Moduln über den Q-Bus ein Antwortsignal (Response) liefern. Über einen Speicher-FF für Q erhält man nach Aussenden von CAMRESP durch ein Skip das Quittingssignal.
5. CAMEND = Endesignal. Dies Signal beendet den Dialog mit dem Rechner und macht den Controller für Moduln ansprechbar.

Vom Controller zum Rechner gehen:

6. Eine Interrupt-Leitung, die gleichzeitig im Rechner-Interface einen Identifizierungs-Flip-Flop setzt.
7. Ein Anschluß an die Skipleitung. Außer der Antwort auf CAMRESP (s.o.) erfährt der Rechner hierüber, ob der Controller für ein Befehlswort bereit oder anderweitig besetzt ist.

Für die Abwicklung des Datenverkehrs in den Schnellkanal hinein benötigt man

8. Das "Adresse gefunden"-Signal (Datenübernahme-Aufforderung). Es wird vom Controller ausgesandt und bewirkt im cycle-stealing-Verfahren das Einlesen des auf den Datenleitungen anstehenden Wortes in den entsprechenden Speicherplatz.
9. Das "Adresse akzeptiert"-Signal. Es stellt die rechnerseitige Quittung dar und ermöglicht das Bereitstellen eventueller weiterer Daten.
10. Das "End of Record"-Signal. Dies vom Controller kommende Signal bewirkt das "Absetzen" des Schnellkanals und den Beginn der Analyse der nun im Eingangsbereich des Kernspeichers befindlichen Daten.

2.4 Steuerteil Modulseite

Für den Dialog zwischen Controller und Modul benötigt man zunächst die Angabe seitens des Rechners, welcher Modul etwas tun soll. Diese Information kommt aus den im Schreibeteil gelegenen Kommando-Halte-Flipflops in binärer Form. Mit Hilfe zweier Dekodier-Bausteine wird sie entschlüsselt und auf die Stationsleitungen (N) geschaltet. Von der nach Norm maximal möglichen Zahl von 22 Stationen (5 bits) sind in dieser "Economy-Version" des Controllers nur 16 Stationen (4 bits) ansprechbar. In Anbetracht der häufig mehr als eine Einheitsfrontplattenbreite großen Einschübe erscheint es äußerst unwahrscheinlich, daß wirklich mehr als 16 Stationsnummern benötigt werden. Genauso unwahrscheinlich ist es, daß Modulen mit mehr als 4 Unteradressen benutzt werden. Daher wurden für A nur 2 statt 4 bits durchgeführt. Das erlaubt es aber, mit nur einem 12bit Kommandowort zu arbeiten. Der Funktionscode wird voll mit 5 bits weitergegeben. Das 12. bit steuert High/Low Order der 2 x 12 bit Daten. Somit 4 bit für N, 2 bit für A, 5 bit für F, 1 bit für L/H, zusammen 12 bit. Die Anordnung dieser 12 bits im Kommandowort:

Bit-Nummerierung

nach DEC: 0 1 2 3 4 5 6 7 8 9 10 11 (LSB)

Bedeutung: Hi/Lo N₃ N₂ N₁ N₀ A2 A1 F16 F8 F4 F2 F1

Außer diesen "Weichen-stellenden" Signalen benötigt man für die eigentliche Ausführung des Dialogs die S1- und S2-Impulse. Sie werden normgerecht im S1/S2-Generator erzeugt und auf die entsprechenden Bus-Leitungen geschaltet. Ausgelöst werden diese Impulse von mehreren Stellen: Entweder vom Rechner gesteuert mit dem Signal CAMEXEC, oder von Modulen, die ihrerseits eine ganze Serie von Worten an den Controller mit seinem Zwischenspeicher abgeben wollen, wie z.B. Suchlaufgeräte für Proportional- und Funkenkammern. Hierfür sind die Sonderleitungen P1 und P2 verwendet. P1 entspricht einem internen "Adresse gefunden", P2 einem internen "EOR". Die vierte Quelle zum Auslösen der S1/S2-Signale ist der Fortschalte-Generator für die N-Leitungen. Diese Einrichtung ermöglicht es, z.B. nach jedem Event nicht nur die Nummern der angesprochenen Drähte aus einem Fuka- oder Propka-Experiment geblockt zu übertragen, sondern im gleichen Block auch Daten von vorher festgelegten Zählern, ADCs, usw.

Bei Verwendung dieses N-Generators löst das P2-Signal nicht sofort die Über-

tragung des bis dahin angesammelten Speicherinhalts aus, sondern startet den Aufruf von 1 bis 16 Datenquellen (Drahtbrücken), deren Datenworte an den Speicherinhalt angehängt werden. Ihre Identifizierung im Eingangs-Speicher-Bereich ist mit Hilfe des im Schnellkanal befindlichen Wortzählers leicht möglich.

2.5. LAM-Grader

Diese Einrichtung verarbeitet Anforderungen, die von Seiten der Moduln an den Rechner gerichtet werden (Look at me!). Beispielsweise könnte der Sweep-Unter-setzer eines Quantameters oder sonst ein überlaufender Zähler eine Rechner-Operation auslösen wollen. "Grader" ist im Sinne von Aufbereiten gemeint. Die ankommenden LAM-Signale werden einem Prioritätsverschlüssler zugeführt, an dessen Ausgang das binär verschlüsselte Bit-Muster der Nummer der anfordernden LAM-Leitung erscheint. Sollten gleichzeitig von verschiedenen Stellen Anforderungen kommen, so erscheint nur das Bit-Muster der in der Reihenfolge höherstehenden Nummer. Die Rangordnung der LAM-fähigen Geräte läßt sich leicht durch entsprechendes Einschieben der Moduln in den Überrahmen herstellen; notfalls könnten die Eingänge des Verschlüsslers im Controller umgelötet werden.

Nach Norm können LAM-Anforderungen nur ausgesandt werden, wenn der Controller nicht "busy" ist. Es läuft folgender Vorgang ab:

Das am Ausgang des Prioritätsverschlüsslers anstehende Signal "Any LAM" (Eingänge "geodert") bewirkt das Durchschalten des Bit-Musters auf die Datenleitungen und das Einlesen desselben in den Rechner mit "Adresse gefunden". Ein Interrupt durch den Controller veranlaßt den Rechner, das Bit-Muster in den Akkumulator zu holen und die zugehörige Service-Routine anzuspringen. Diese Routine wird u.a. auch das auslösende LAM löschen. Ein evtl. anstehendes LAM niedrigerer Priorität kann nachher wirksam werden.

2.6. Zifferanzeige

Bei Unklarheiten in der Funktion, insbesondere mit wechselnden Geräte-Konfigurationen ist es für die Praxis von großer Wichtigkeit, evtl. Fehler schnell eingrenzen zu können. Die an der Frontplatte des Controllers angebrachten 4 Leuchtziffern in 7-Segment-Technik dienen diesem Zweck. Den zugehörigen 7-Segment-Verschlüsslern werden je 3 bit zugeführt, so daß die 12 bit-PDP-Worte in der gewohnten Oktal-Darstellung abgelesen werden können. Ein Schiebeschalter gestattet die Wahl von 4 Quellen: Schreibleitungen Low und High Order und

Leseleitungen Low und High Order. Die Informationen werden jeweils mit dem SI-Impuls in Halte-Flipflops übernommen und gestatten auf einfache Weise die Kontrolle der vom Rechner kommenden Datenworte sowie die Auslese aus Moduln in den Controller im Einzelschritt-Betrieb.

3. Programmgesteuerter und "halbautonomer" Datenverkehr

Der Controller in der vorliegenden Ausstattung erlaubt den Datenverkehr in diesen beiden Betriebsarten. Während die erste umständlich wortweise abgewickelt werden muß, bedient sich die zweite des Schnellkanals und verursacht damit während des Übertragungsvorganges nur die durch das Data-Break bedingten Fehlzeiten. Die das Ende der Übertragung signalisierende Mitteilung "EOR" wird normalerweise zum "Absetzen" des Kanals und Starten der Analyse der gerade übertragenen Daten benutzt.

Im programmgesteuerten Betrieb lassen sich die im CAMAC-Rahmen befindlichen nach Norm aufgebauten Moduln auslesen als auch einschreiben: Wenn das Programm auf einen den CAMAC-Rahmen betreffenden Befehl läuft (er könnte z.B. auch durch Drücken einer Fernschreibertaste hervorgerufen sein), wird in den Akkumulator das Befehlswort geladen und mit dem IOT CAMNAF dem Controller angeboten. Wird der Befehl angenommen, reagiert der Controller mit einem Skip. Falls der Controller infolge eines internen Dialogs nicht ansprechbar ist, wird das Programm zweckmäßig einen weiteren Display-Zyklus machen und den Operator mit einer entsprechenden Meldung unterrichten. Soll etwas eingeschrieben werden, wird nach Annahme des Befehls das einzuschreibende Wort ebenfalls in den Akkumulator genommen und mit CAMEXEC dem Controller übermittelt, der es direkt an den eingestellten Modul weitergibt. Sollen mehr als 12 bit in den Modul geschrieben werden (max. 24), so werden im Zwei-Wort-Betrieb zunächst die höherwertigen Bits in einen Zwischenspeicher genommen (MSB des Befehlswords auf L), danach werden die niedrigwertigen Bits direkt und die höherwertigen aus dem Zwischenregister gleichzeitig an den Modul übergeben. Im Fall des Auslesens wird ebenfalls das Kommandowort mit CAMNAF herausgegeben (diesmal mit dem entsprechend anderen F-Code). Der hierauf folgende CAMEXEC-Befehl bringt das Datenwort über den Schnellkanal in den Eingangsspeicher. Das Programm beendet den Dialog mit dem Controller durch CAMEND, befördert das Datenwort in den Akkumulator und behandelt es dann nach den geschriebenen Programmteilen weiter.

Zur Verdeutlichung des Ausdrucks "halbautonomer" Datenverkehr sei darauf hinge-

wiesen, daß der Begriff "autonomer" Datenverkehr in allen Fällen anwendbar ist, in dem 2 verschiedene Steuerwerke Zugang zu gleichen Speicherbereichen haben. Es sind auch CAMAC-Lösungen bekannt (z.B. der CAMAC-Branch-Driver der Fa. Borer), die mit ihrem Ausbau als Ein-Zyklus-Schnellkanal einen vollautonomen Transfer gestatten. Es ist dann immer nur noch ein einziges Interrupt mit Identifizierungs-IOT am Ende der Übertragung nötig, die gleichzeitig Analysen-Beginn ist (wie oben). Der Begriff "halbautonomer" Datentransfer ergibt sich aus der Tatsache, daß aus Gründen der Arbeitsorganisation und der Kosten die in den meisten Kleinrechnern bei DESY vorhandenen Kanäle benutzt werden. Diese Datenkanäle werden vom Programm "auf"- und "abgesetzt". Sie haben damit - vom CAMAC-Controller aus gesehen - eine gewisse ENABLE-Funktion. Wichtig ist aber vor allem die Tatsache, daß sie alle für Ein-Zyklus-Betrieb notwendigen Zähler erhalten, die sonst CAMAC-seitig eingebaut werden müßten. Die Geschwindigkeit der Datenübertragung wird durch sie nicht beeinträchtigt.

4. Beispiel der Datenübertragung bei einem kleineren Experiment

Zur Demonstration sei ein kleinerer Meßaufbau am Synchrotron herangezogen: Mehrere Proportionalkammern (mit einigen hundert Drähten) sollen nach jedem Event ausgelesen werden, Eventrate 5 bis 50/sek. Gleichzeitig sollen 3 ADC's und 1 sog. Bit-Pattern (10 Bits) abgefragt werden. Nach jedem "Run" (etwa 10 000 Events) sollen außerdem ein DVM, eine sog. Parameterbox und 4 Zähler ausgelesen werden. Es wird angenommen, daß außer dem Suchlaufgerät (SLG) für die Prop-Kammern alle Geräte bei der Industrie gekauft sind.

Der Master-Trigger startet das SLG, welches z.B. die Plätze 17 und 18 von 25 Plätzen im CAMAC-Rahmen einnimmt. Der Controller erhält noch keine Nachricht über den im Gang befindlichen Suchvorgang. Erst beim Auffinden der ersten gültigen Adresse fordert das SLG über die zugehörige LAM-Leitung den Controller zur Übernahme dieses Datenwortes in den Pufferspeicher auf. (Sollte der Controller gerade anderweitig beschäftigt sein, muß das SLG mit seiner L-Flagge warten). Der Controller schaltet auf Busy. Das bedeutet, der CAMAC-Rahmen kann von jetzt bis zur vollständigen Abwicklung weder von anderen Modulen noch vom Rechner angesprochen werden. Das P1-Signal aus dem SLG leitet den Ablauf des Timing-Zyklus S1-S2 ein, mit dem das Abschreiben des Datenwortes vorgenommen wird. Das S2-Signal wird vom SLG als Quittung genommen und die Fortsetzung der Suche veranlaßt. Weitere aufgefundene Drahtadressen werden über P1 und S1/S2 registriert. Wenn das SLG die höchste vorkommende Drahtnummer erreicht hat, signalisiert es mit P2 das Ende des Suchlaufs. Mit P2 wird aber auch der N-Generator gestartet,

der in unserem Beispiel für den ersten der 3 ADCs z.B. die Leitung N_1 aktivieren würde. Je nach dem Grad des Ausbaus der gekauften ADCs würde nur das N allein als Kriterium für das Aufschalten auf die Lesebusse genommen, oder es müßten zusätzlich mit open-collector-Gattern weitere F- und A-Leitungen aktiviert werden. S1/S2 übernimmt dann das Wort des ersten ADCs in den Pufferspeicher. Der N-Generator schaltet auf das nächste N bzw. A, veranlaßt das Einlesen des 2. ADCs, dann des 3. und schließlich der Pattern-Unit. Der auf diesen letzten Schritt folgende Impuls stoppt den N-Generator und startet den M-Generator, der dafür sorgt, daß mit einer zu 128 komplementären Zahl von Schritten das zuerst eingelesene Datenwort am Ausgang des MOS-Schieberegisters erscheint. Der Datenkanal der PDP 8 befindet sich seit dem Ende der Analyse des letzten Events im "aufgesetzten" (aufnahmebereiten) Zustand.

Der Dialog mit dem Rechner beginnt mit dem ersten Adresse-gefunden-Signal, das so lange ausgesendet wird, bis das Einlesen in den Schnellkanal durch "Adresse akzeptiert" quittiert wird. Der Empfang dieses Signals bewirkt ein sofortiges Weiterschieben des MOS-Speichers um ein Wort, das mit einem weiteren "Adresse gefunden" zur Übernahme gemeldet wird. Da zu Beginn gleichzeitig der Kanal auf Blocktransfer geschaltet worden ist, wiederholen sich diese Vorgänge mit der vom Rechner bestimmten Geschwindigkeit. Die Obergrenze der Einlesefrequenz ist durch die maximale Taktfrequenz der Schieberegister gegeben. Sie liegt z.Zt. bei 2 MHz, würde also das Zusammenspiel mit allen bisher bekannten Kleinrechnern ermöglichen. Der Dialog wird beendet mit EOR. Es bewirkt das "Absetzen" des Kanals und den Beginn der Analyse.

Stellt der Rechner fest, daß z.B. mit dem 10000 Event ein "Run" beendet ist, dann beginnt das wortweise Abfragen der in unserem Beispiel angenommenen Parameterbox, des DVM und der Zähler. Nachdem der Kanal wieder aufgesetzt ist mit SVC, EXCPD,, wird das Kommandowort für "Lesen aus der Kassette XY" in den Akkumulator geladen und mit CAMNAF in den Controller transferiert. Sollte dieser gerade busy sein, wird kein Skip ausgelöst und der Vorgang erneut versucht. Auf CAMEXEC wird eingelesen, das im Eingangsspeicher befindliche Wort in ein geeignetes Array umgeladen und der Kanal wieder aufgesetzt. Dieser Vorgang wiederholt sich in unserem Beispiel 5 mal.⁺⁾ Danach erfolgt die "Run"-Analyse und evtl. ein Wiederstart.

^{+) Das erneute Aufsetzen des Kanals nach jedem eingelesenen Wort ist nicht unbedingt erforderlich, es erhöht nur die Sicherheit der Datenübermittlung.}

Sollte diesem Aufbau ein Gerät zugefügt werden, das mit einem LAM vom Rechner bedient werden will, dann ergibt sich folgender Ablauf:

LAM veranlaßt das Einschreiben des "graded LAM" in den Platz 1 des Eingangspuffers über Schnellkanal im Einwortbetrieb. Auf dessen "Adresse akzeptiert" wird durch den Controller Interrupt ausgelöst. Das Programm läuft die "Scan-Latte" entlang und identifiziert den CAMAC-Rahmen als Verursacher. Der Absprung führt auf einen Programmteil, der das Übernehmen des "graded LAM" in den Akkumulator bewirkt, von wo aus leicht die zu dem aufrufenden Modul gehörende Routine aktiviert werden kann. Sie wird im allgemeinen auf die im vorigen Abschnitt geschilderte Art durchgeführt werden.

