

Interner Bericht
DESY F56-69/2
Dezember 1969

DESY-Bibliothek

16. JAN. 1970

Untersuchungen über Verstärker für die Signale
in Chrapak-Kammern

W. Neff und H. J. Stuckenberg

Untersuchungen über Verstärker für die Signale

in Charpak-Kammern

W. Neff und H.-J. Stuckenberg

1. Einleitung

Die Charpak-Kammer (1) ist ein seit 1968 in der Hochenergiephysik benutzter gasgefüllter Großflächendetektor mit aufgespannten Vieldraht-Ebenen. In der Kammer herrscht in der Nähe der Hochspannungselektroden ein praktisch ebenes Feld, wogegen in der Zähldrahtnähe, wo praktisch Erdpotential liegt, das Feld stark zylindrisch wird, d.h. in der unmittelbaren Umgebung der Zähldrähte herrschen hohe Feldstärken.

Beim Durchgang eines ionisierenden Teilchens entstehen durch Ionisation im Gas (meist Edelgase mit organischen Löschdämpfen) getrennte Ladungen, die im Feld zu ihren Sammelelektroden wandern (2, 3). Die Elektronen werden auf dem Weg zum Draht stark beschleunigt, so daß sie im Gas erneut ionisieren können, es entstehen Lawinen, bis die Elektronen am Draht gesammelt sind. Die Lawinen vervielfachen die Primärladung um den Faktor A (Gasverstärkung), A liegt zwischen 1 und etwa 10^5 . Die Lawinengröße bleibt dabei so beschränkt, daß keine gegenseitige Raumladungsbehinderung eintritt, die Kammer arbeitet im Proportionalbereich. Die Aufbauzeit der Lawinen liegt dabei im Bereich von 10^{-8} bis 10^{-7} sec, die entstandenen Ladungen betragen etwa 10^{-12} bis 10^{-14} Coulomb.

Ordnet man die parallelen Zähldrähte in geringem Abstand an, z.B. 1 mm, so kann man eine Koordinate der durchgehenden Teilchen entsprechend genau bestimmen. Nimmt man zwei gekreuzte Drahtebenen in zwei Kammern, kann man beide Koordinaten des Teilchendurchganges messen. Dazu muß am Ende eines jeden Drahtes ein Verstärker angeordnet sein, der die Millivolt-Signale so weit verstärkt, daß eine digitale Zähl- und Registerlogik damit betrieben werden kann.

Für den Bau einzelner Kammern ist es durchaus lohnend, die Schaltungen aus diskreten linearen und integrierten digitalen Bauelementen zu fertigen, für sehr viele große Kammern sollte auch der Verstärker ein integrierter Schaltkreis sein, der möglichst mit dem digitalen Kreis in einem Gehäuse aufgebaut wird. Dieser Bericht beschreibt die erste Ausführung mit diskreten Bauelementen. Die Schaltungen wurden auf ihre Integrierfähigkeit untersucht.

2. Ausleseprinzipien bei Charpak-Kammern

Jeder Zähldraht muß an seinem Ende eine Verstärker-Logikkombination erhalten, um die auftretenden Signale zu verstärken und, falls sie logisch richtig sind, zu speichern. Dieses Verfahren ist natürlich aufwendig, wenn große Kammern mit vielen Drähten gebaut werden sollen. So haben sich Charpak u.a. (3) Verfahren überlegt, um mehrere Drähte zusammenzufassen und sie gemeinsam auf einem Verstärker arbeiten zu lassen. Solche Anordnungen erfordern eine Codier-Logik, um die Signale der einzelnen Drähte zu adressieren. In dem in diesem Bericht beschriebenen Ausleseverfahren ist vorgesehen, jedem Draht seine eigene Auslese-Elektronik zu geben.

Bild 1 zeigt den prinzipiellen Aufbau der Elektronik sowie die zugehörigen Pulsformen und -zeiten.

Da die dem Verstärker folgende Logik den Standardpegel der TTL-Bausteine haben soll, muß der Verstärker eine minimale Ausgangsamplitude von +2 V erzeugen. Die Eingangsempfindlichkeit ist von der Experimentseite her auf 0,2 mV festgelegt, daher beträgt die Minimalverstärkung 10^4 fach. Das Ausgangssignal wird dann auf eine Pulsbreite von etwa 30 nsec geshaped; dieses Signal wird extra herausgeführt, um zusätzlich eine schnelle Logikbeziehung für das Experiment zu haben. Anschließend wird das Signal mit einem Univibrator um etwa 3 - 400 nsec verzögert, um die im Experiment auftretenden Laufzeiten, bedingt durch geometrischen Aufbau und Übertragungskabel, auszugleichen. Aus der Rückflanke des Univibratorsignals wird ein kurzes Signal von ca. 30 nsec erzeugt, das über ein AND-Gate an einen Speicher-Flip-Flop gelangt. Dort wird es jedoch nur gespeichert, wenn ein von der Masterkoinzidenz des Experiments kommender Strobepuls den Univibratorpuls zeitlich überlappt. Der Flip-Flop muß vorher durch ein Resetsignal zurückgestellt werden. Soll das gespeicherte

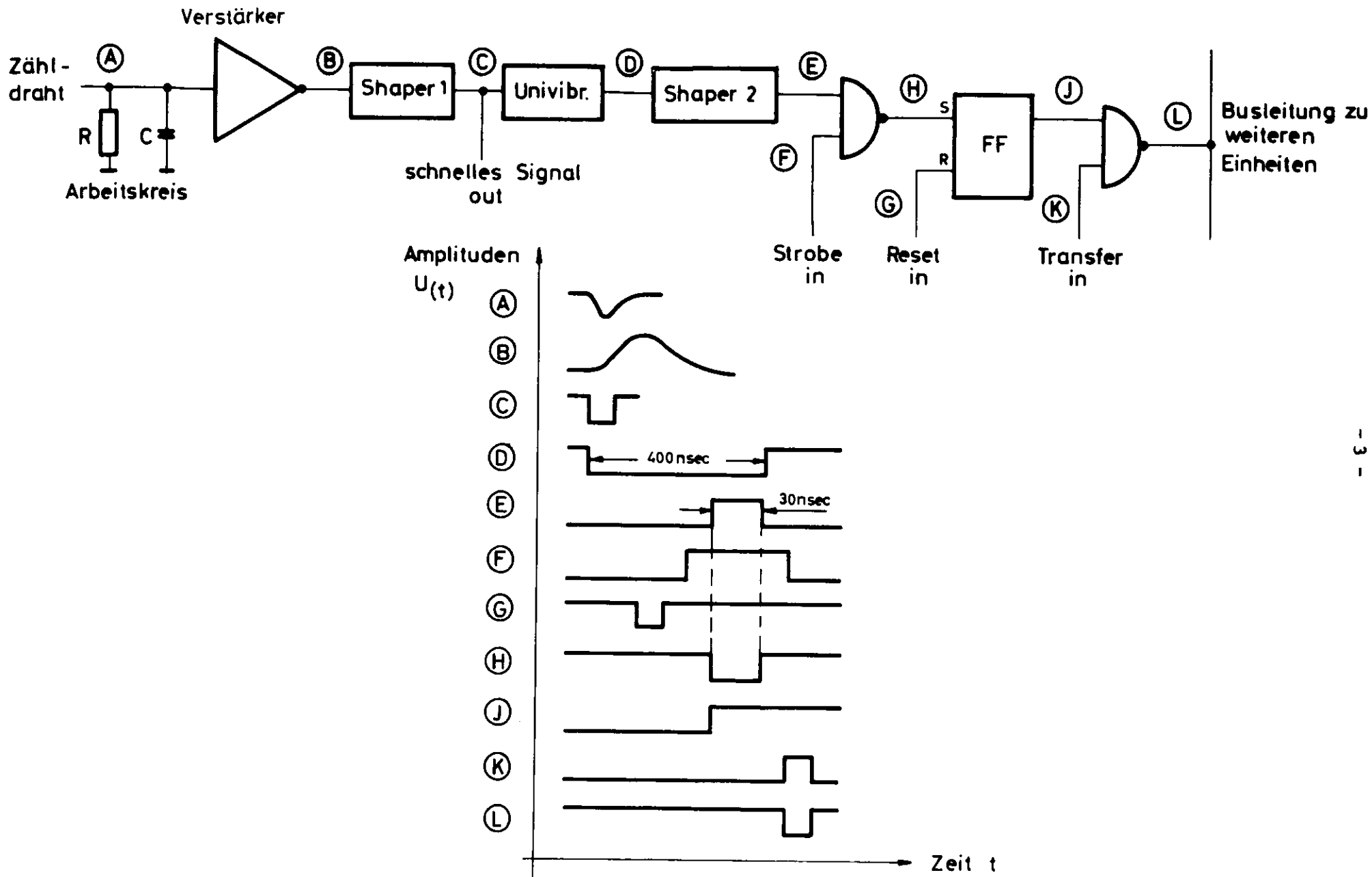


Bild 1
Auslesesystem für Charpak-Kammer

Ereignis in den Rechner gelesen werden, wird von einem Adressoszillator ein Puls in das jeweilige Transferegate gegeben, über die gemeinsame Busleitung kann dann dieses Signal ausgelesen werden. Dieser letzte Logikteil kann variieren, z.B. können die Flip-Flops als Schieberegister aufgebaut werden, der Taktoszillator schiebt dann die Signale durch die Flip-Flopkette aller gemeinsam ausgelesener Drahtsignale durch. Diese Varianten richten sich nach den zur Verfügung stehenden Schaltkreisen sowie ihren Preisen.

3. Signalformen

Da das Potential der inneren Zähldrähte gegenüber der äußeren Hochspannungselektrode positiv ist, werden auf den Drähten die Elektronen gesammelt, während die positiven Ionen zur äußeren Elektrode abwandern. Die Polarität der Signale an den Zähldrähten ist also negativ, ihre Form und Amplitude wird durch die Differentialgleichung

$$U(t) + RC \frac{dU(t)}{dt} = RJ(t)$$

beschrieben. Hier kann man, wie in (3) ausführlich angegeben, die zwei Spezialfälle $RC \ll T_+$ und $RC \gg T_+$ unterscheiden, wobei T_+ die Sammelzeit der Ionen bis zur äußeren Elektrode ist. Im ersten Fall mißt man praktisch nur die Elektronenkomponente der Entladung, dieser Strom fließt direkt durch den Widerstand R ab, im zweiten Fall mißt man die gesamte Ladung der Lawinen, der Strom lädt den Kondensator C auf, der sich dann über das in diesem Fall hochohmige R entlädt. Die Kapazität C der Drähte gegen die Erdelektrode gemessen, beträgt je nach Kammerdimension zwischen 10 und 100 pF, der Arbeitswiderstand R im ersten Spezialfall einige Hundert Ohm, im zweiten Fall ist er > 100 kOhm.

Die gesamte Signalform setzt sich also aus zwei Teilen zusammen, der erste schnelle Signalanstieg bis zur Sammelzeit der Elektronen dauert je nach Kammer-
typ und Gasfüllung etwa 10 - 30 nsec, typische Signalamplituden sind dabei etwa 1 - 10 mV; dann folgt der langsamere Signalanstieg bis zur Sammelzeit der Ionen, also etwa 100 - 200 nsec je nach Bauart, wobei die Amplitude sich auf den maximalen Wert von $U(t) = \frac{Q_{ges}}{C}$ einstellt. Das Abklingen des Signals erfolgt mit der Zeitkonstante RC.

Meist benutzt man wegen der Zeitauflösung nur den schnellen Signalanteil, dann wählt man R zu maximal 1 kOhm, man erhält Anstiegszeiten von etwa 10 bis 30 nsec, Abfallzeiten von 10 bis 100 nsec und Amplituden bis zu 50 mV. Diese Signalform muß der nachfolgend beschriebene Verstärker verarbeiten.

4. Verstärker

4.1 Allgemeine Anforderungen

Ein Verstärker, der die Signale mindestens 10^4 fach verstärkt, muß in gegengekoppelter Schaltung aufgebaut werden, damit die gewünschte Stabilität der Verstärkung sowie der statischen Eingangs- und Ausgangspotentiale gewährleistet bleibt.

Die an ihn zu stellenden Anforderungen sind:

4.1.1 Anstiegszeit $T_R < 100 \text{ nsec}$

4.1.2 Gleichspannungsgekoppelt, Ausgang invertiert

4.1.3 Wechselspannungsverstärkung $G_{AC} > 10^4$

4.1.4 Gleichspannungsverstärkung $G_{DC} < 10^2$

4.1.5 Übersteuerungsfestigkeit am Eingang bis 100 mV, d.h. 500 fach

4.1.6 Bei Pulsen mit $T_R < 100 \text{ nsec}$, $T_F < 200 \text{ nsec}$ soll die maximale Folgefrequenz bis zu 10^6 Pulse/sec betragen

4.1.7 Stromverbrauch $< 10 \text{ mA}$

4.1.8 Platzbedarf $< 5 \text{ cm}^2$

4.1.9 Übersprechen am Ausgang $< 0,4 \text{ V}$ ("0" für TTL)

4.1.10 Der Preis soll für 1000 Stück unter 4 DM pro Stück liegen.

4.1.11 Der Einfluß der Betriebsspannungsschwankungen auf die Stabilität der Verstärkung und das DC-Potential am Eingang und Ausgang soll möglichst gering sein.

4.2 Berechnung der Wechselstrom-Gegenkopplung

Die Gegenkopplung in Verstärkern erstreckt sich im allgemeinen über zwei Inverterstufen oder zwei Inverter mit anschließendem Emitterverstärker, um die Ausgangsimpedanz zu verringern. Eine Gegenkopplung über mehr als zwei Inverterstufen wird wegen der schwierigen Phasenstabilität praktisch nicht

angewandt. Bild 2 zeigt das Prinzipbild des gegengekoppelten Verstärkers (5)

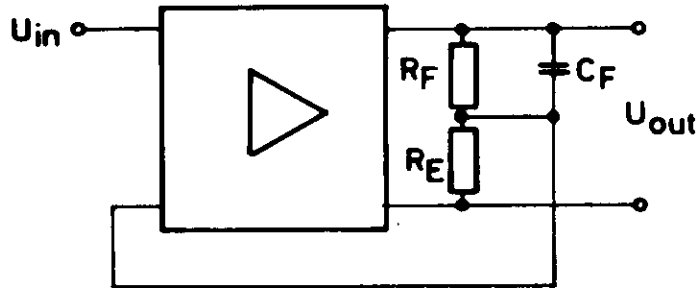


Bild 2
Gegengekoppelter Verstärker

Die Verstärkung mit Gegenkopplung ist

$$A(j\omega) = \frac{G(j\omega)}{1+B(j\omega)G(j\omega)}$$

Darin ist $G(j\omega)$ die Verstärkung ohne Gegenkopplung, $B(j\omega)$ der zurückgekoppelte Teil der Ausgangsspannung

$$B(j\omega) = \frac{R_E}{R_E + \frac{R_F}{1+j\omega R_F C_F}}$$

Bei geeigneter Wahl von $R_F C_F \approx \frac{2R_P C_P}{\sqrt{B_O G_O}}$ mit R_P als effektivem Lastwiderstand

des Inverters, C_P der dabei auftretenden Schalt- bzw. Transistorkapazitäten, $B_O = \frac{R_E}{R_E + R_F}$ und G_O als Verstärkung im mittleren Frequenzbereich ergibt sich die Anstiegszeit der gegengekoppelten Gruppe zu

$$T_R \approx \sqrt{\pi} R_F C_F$$

Werden mehrere Gruppen hintereinandergeschaltet, erhöht sich die Anstiegszeit auf

$$T_{R_{ges}} = \sqrt{T_{R_1}^2 + T_{R_2}^2 + \dots + T_{R_N}^2}$$

4.3 Berechnung der Gleichspannungsgegenkopplung

Die Gleichspannungsgegenkopplung bestimmt die Gleichspannungsverstärkung und damit die Stabilität der Arbeitspunkte. Sie soll nur bei Gleichspannung oder sehr tiefen Frequenzen wirksam sein, für die Signalfrequenzen jedoch nicht. Bild 3 gibt das Prinzip an (6)

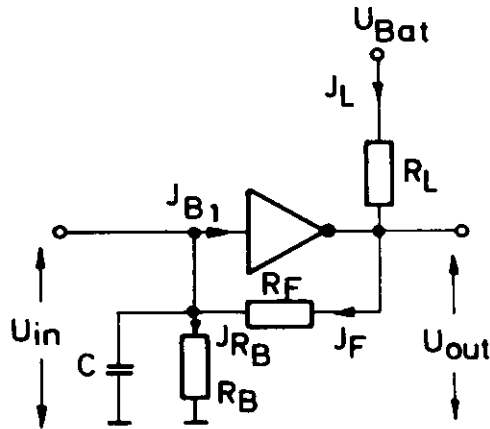


Bild 3
Gleichspannungsgegenkopplung
eines invertierenden Verstärkers

Der Verstärker soll ein Inverter sein, dann ist die Rückführung über R_F und R_B eine Gegenkopplung. Der Kondensator C soll so groß sein, daß er für die Signalfrequenzen Kurzschluß darstellt.

Die Ausgangsspannung ist dann, wenn R_L das Lastwiderstand ist:

$$U_{out} = U_{Bat} - J_L R_L$$

Der Gegenkopplungsstrom J_F ist

$$J_F = \frac{U_{out} - U_{BE1}}{R_F} = J_{B1} + J_{R_B}$$

Hierin ist U_{BE1} die Basisemitterspannung des Eingangstransistors, J_{B1} sein Eingangsstrom. Der Strom J_{R_B} wird:

$$J_{R_B} = \frac{U_{BE1}}{R_B}$$

Damit kann man den Gegenkopplungswiderstand R_F berechnen:

$$R_F = \frac{U_{Bat} - J_L R_L - U_{BE1}}{J_{B1} + \frac{U_{BE1}}{R_B}}$$

Da U_{Bat} , J_L , R_L und U_{BE1} aus der Schaltung bekannt sind, ist $R_F = f(J_{B1}, R_B)$

Hieraus kann man zwei Spezialfälle entnehmen.

4.3.1 Spannungssteuerung

Ist R_B sehr klein, ist $J_{R_B} \gg J_{B1}$; dann folgt

$$R_F = R_B \left(\frac{U_{out}}{U_{BE1}} - 1 \right)$$

Die Gegenkopplung stellt in diesem Fall eine beträchtliche Last dar.

4.3.2 Stromsteuerung

Wenn R_B sehr groß ist, d.h. $R_B \rightarrow \infty$, ergibt sich

$$R_F = \beta_1 \frac{U_{Bat} - J_L R_L - U_{BE1}}{U_{Bat} - U_{BE2}}$$

U_{BE2} ist dabei die Basisemitterspannung der zweiten Stufe. Damit wird

$R_F = f(\beta_1)$, d.h. eine Funktion der Gleichstromverstärkung der Eingangsstufe.

4.4 Aufgebaute Verstärkerkombinationen

Wir haben im Januar 1969 zehn prinzipielle Verstärkerkombinationen unterschieden, die im folgenden gezeigt werden. Alle zehn Typen sind in den folgenden Wochen von F 56 aufgebaut und auf ihre Vor- und Nachteile hin untersucht worden. Wir haben vom Bau reiner Strom-Spannungskonverter abgesehen, da die Gasentladung kein reiner Stromgenerator ist. Zwei dieser Kombinationen wurden dann für einen Aufbau mit diskreten Bauelementen in kleinerer Stückzahl ausgewählt. Die beiden unterscheiden sich durch ihre Bandbreite und den damit verbundenen Aufwand.

4.4.1 Zehn unterschiedliche Verstärker-Versionen

Bild 4 zeigt den Typ V1, der im Februar 1969 aufgebaut wurde. Er hat eine überalles-Gegenkopplung, die für Gleichspannung (DC) und Wechselspannung (AC) gleichermaßen wirkt.

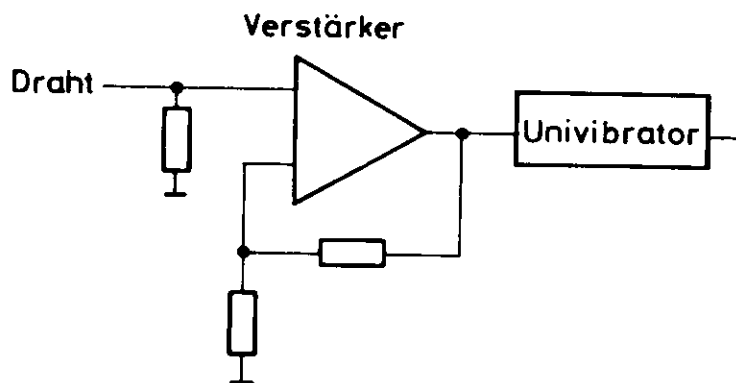


Bild 4
Verstärker V1

Vorteil: Einfacher Aufbau des Verstärkers

Nachteil: Keine Gleichspannungs-Stabilität, AC- und DC-Verstärkung gleich, Betrieb daher praktisch unmöglich.

Bild 5 zeigt den Typ V2, aufgebaut Februar 1969. Er unterscheidet sich durch eine zusätzliche DC-Gegenkopplung.

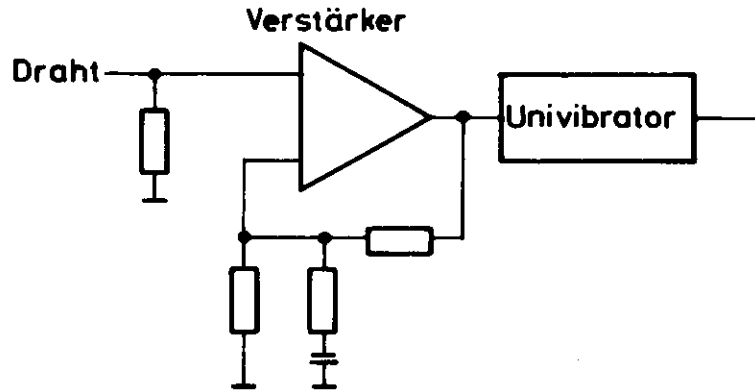


Bild 5
Verstärker V2

Vorteil: Alle Stufen zusammen haben eine unterschiedliche AC- und DC-Gegenkopplung, dadurch hohe AC-, kleine DC-Verstärkung möglich

Nachteil: Durch die hohe Gesamtverstärkung ergibt sich ein schlechtes Widerstandsverhältnis für die Gegenkopplungswiderstände, durch zu große Widerstände wird die Bandbreite beeinträchtigt.

Bild 6 zeigt den Verstärker V3 aus dem Februar 1969, in dem zwischen zwei Einzelverstärkern eine AC-gekoppelte Tunnelodiode als Pulsformer geschaltet ist.

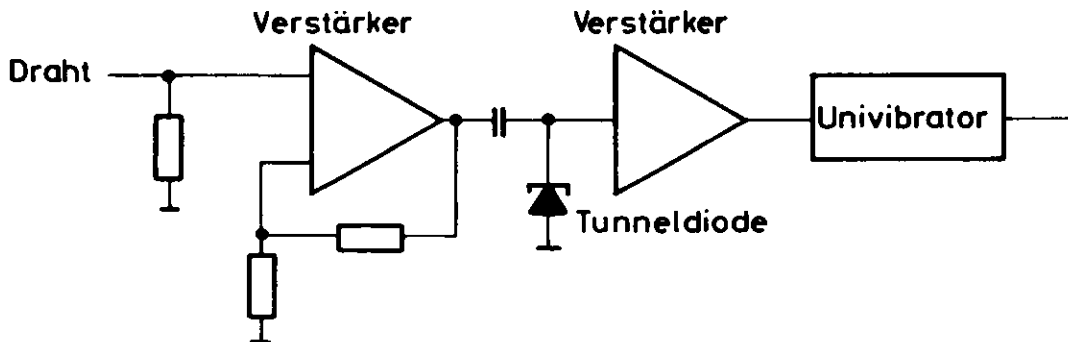


Bild 6
Verstärker V3

Vorteil: Durch die Tunneldiode ist eine empfindliche Pulsformung mit schnellen Flanken möglich

Nachteil: Tunneldioden sind aus Germanium, sie können nicht integriert werden. Außerdem ist die Peakstrom-Stabilisierung von kleinen Peakströmen schwierig und aufwendig. Durch die nichtlineare Tunneldiode ist auch der Verstärker nichtlinear.

Bild 7 zeigt den Verstärker V4 vom Februar 1969, der in zwei Gruppen unterteilt ist, die jeweils eine AC- und DC-Gegenkopplung haben. Da die beiden Stufen nicht invertieren, muß ein zusätzlicher Inverter nachgeschaltet werden.

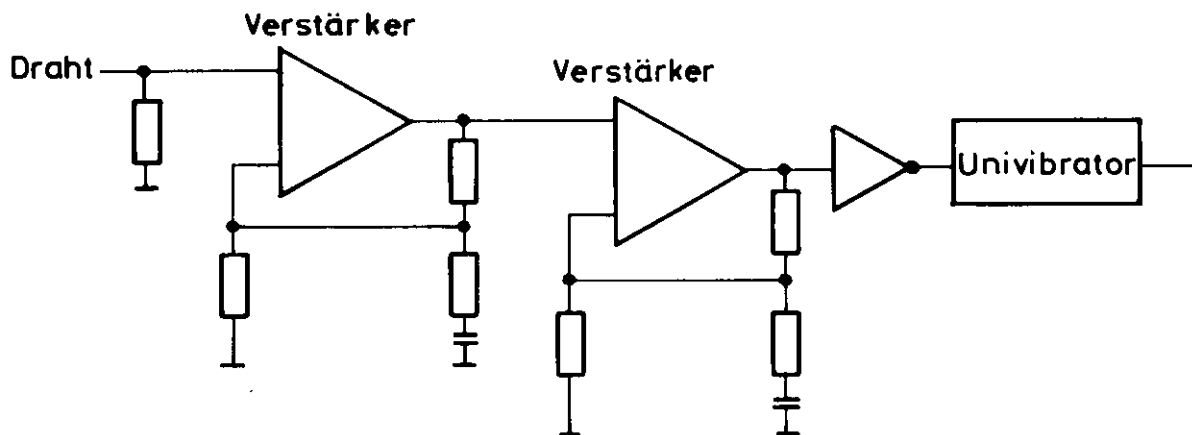


Bild 7
Verstärker V4

Vorteil: Günstiges Verhältnis von AC- zu DC-Verstärkung, durch kleine Teilverstärkung gute Anstiegszeit (<50 nsec) möglich

Nachteil: 2 relativ große Kondensatoren sind nötig. dieser Typ wird als Lösung 1 in Abschnitt 4.5.1 detailliert beschrieben.

Bild 8 zeigt den Verstärker V5 vom März 1969, der als Low-cost-Version ausgewählt und in Abschnitt 4.5.2 behandelt wird. Er enthält eine spannungsgegengekoppelte nichtinvertierende Gruppe, sowie einen stromgegengekoppelten Inverter. Über beide Stufen läuft die DC-Gegenkopplung.

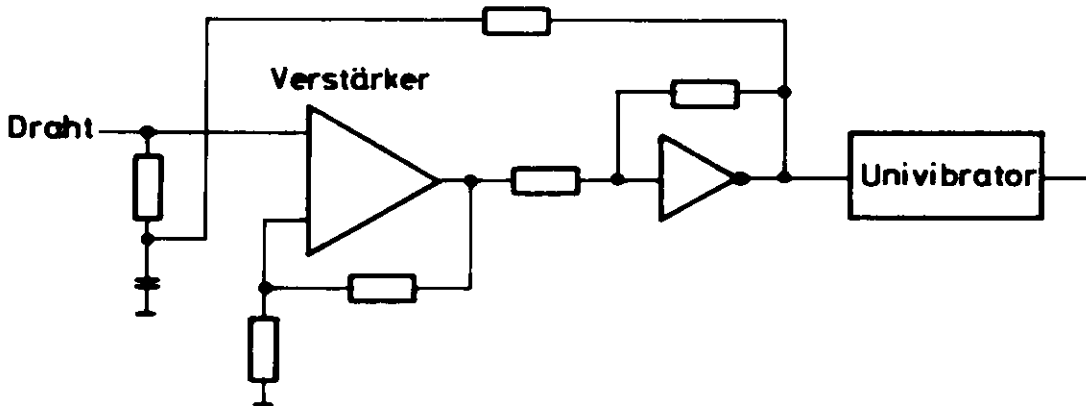


Bild 8
Verstärker V5

Vorteil: DC-Gegenkopplung und damit Stabilität über alle Stufen

Nachteil: Gemisch aus Invertern und Nichtinvertieren

Bild 9 bildet die Verstärker-Version V6 vom April 1969, die aus einem 100-fach Verstärker und einem mV-empfindlichen Univibrator besteht.

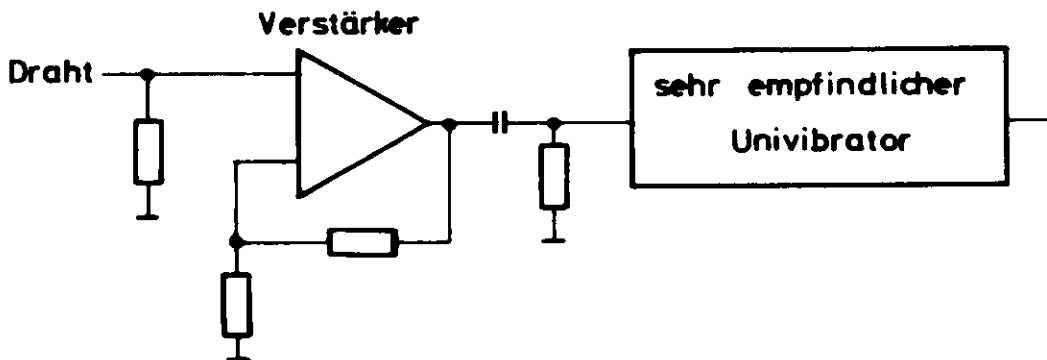


Bild 9
Verstärker V6

Vorteil: Gleichspannungs-Störungen kommen nicht bis zur Schwelle durch, Verstärker braucht nur geringe Verstärkung (ca. 100-fach)

Nachteil: Kapazitive Kopplung, daher störende Zählrateneffekte möglich. Kondensator außerdem schwer zu integrieren. Sehr empfindlicher Univibrator, neigt zum Schwingen.

Bild 10 zeigt den Verstärker V7 vom April 1969, der ähnlich wie V6 aufgebaut ist, nur daß ein empfindlicher Komparator (ähnlich μA 710) vor den normalen Univibrator geschaltet ist.

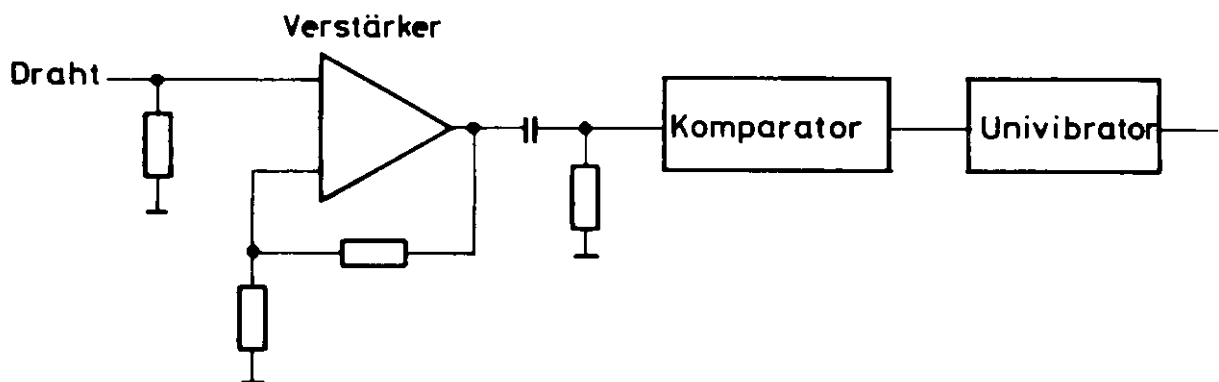


Bild 10

Verstärker V7 mit zusätzlichem Komparator

Vorteil: wie bei Verstärker V6

Nachteil: Schwelleneinstellung beim Komparator gibt wegen der geringen Triggerschwelle ein unglückliches Widerstandsteiler-Verhältnis. Dadurch schlechte Toleranz der Schwelle. Sonstige Nachteile wie bei Verstärker V6.

Bild 11 zeigt die Möglichkeit eines logarithmischen Verstärkers, bei dem kleine Signale mehr verstärkt werden als große. Dieser Verstärker V8 wurde im Mai 1969 aufgebaut.

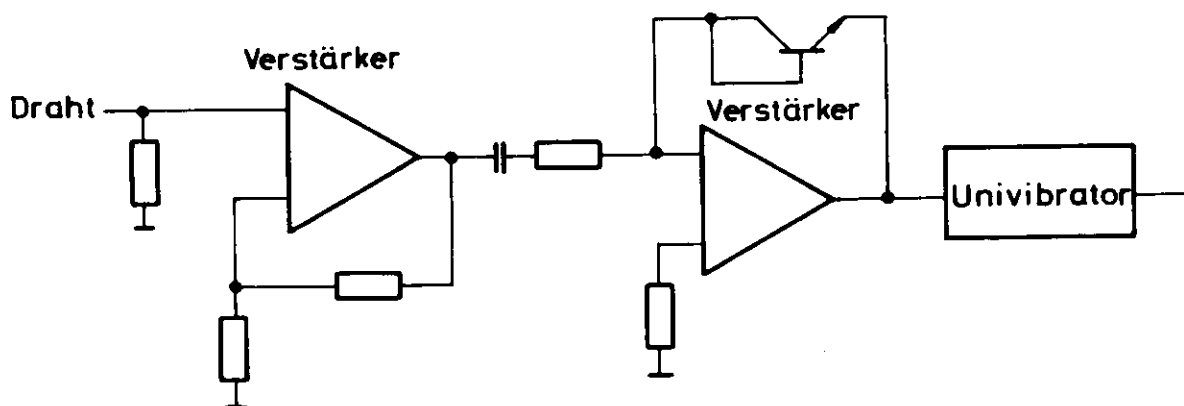


Bild 11

Logarithmischer Verstärker V8

Vorteil: Einfacher Aufbau, da der Verstärker nur als Kompressor arbeitet

Nachteil: Nicht für Analogzwecke geeignet, wie sie z.B. bei Schauer-Detektoren benötigt werden.

Bild 12 (siehe nächste Seite) zeigt den Aufbau einer Verstärker-Kombination aus Einzelverstärkern geringer Verstärkung und Limitern, wie er von uns im Mai 1969 getestet wurde.

Vorteil: Der Einbau von Begrenzern macht den Verstärker unempfindlicher gegen Übersteuerung

Nachteil: Diodenlimiter begrenzen erst bei 700 mV, empfindlichere Limiter sind meist aufwendig. Für wirksame Begrenzung müssen mehrere Limiter im Verstärker vorhanden sein. Der Gesamtaufwand steigt.

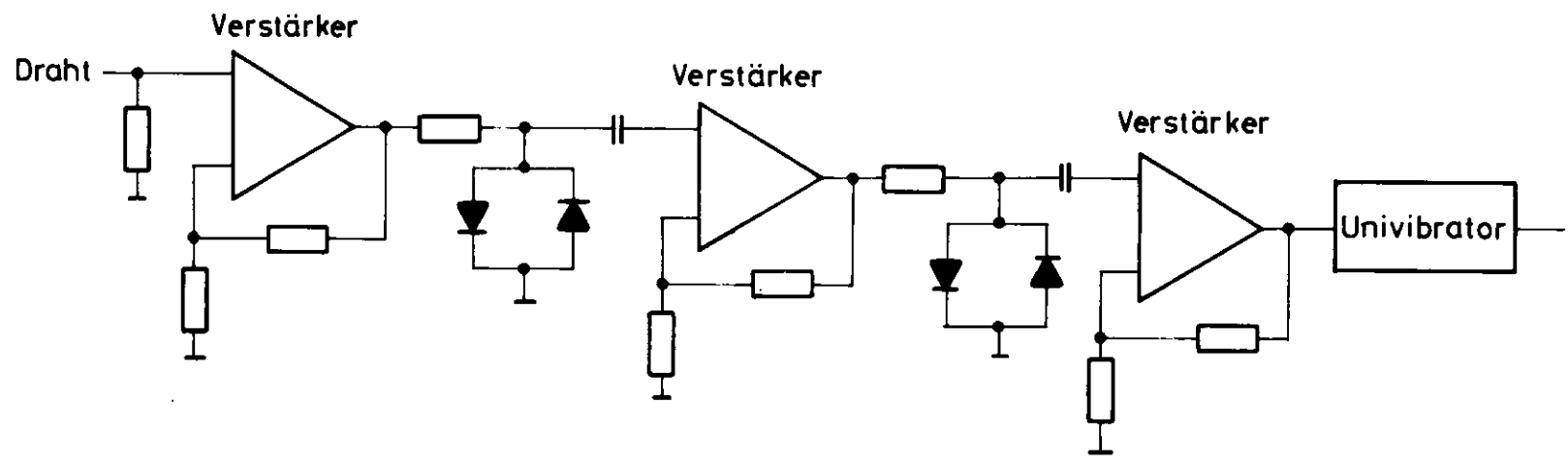


Bild 12
 Limiter Verstärker V9

Bild 13 zeigt die gleiche Verstärker-Kombination, jedoch mit differenzierenden Zeitkonstanten. Dieser V10-Verstärker entstand im Mai 1969.

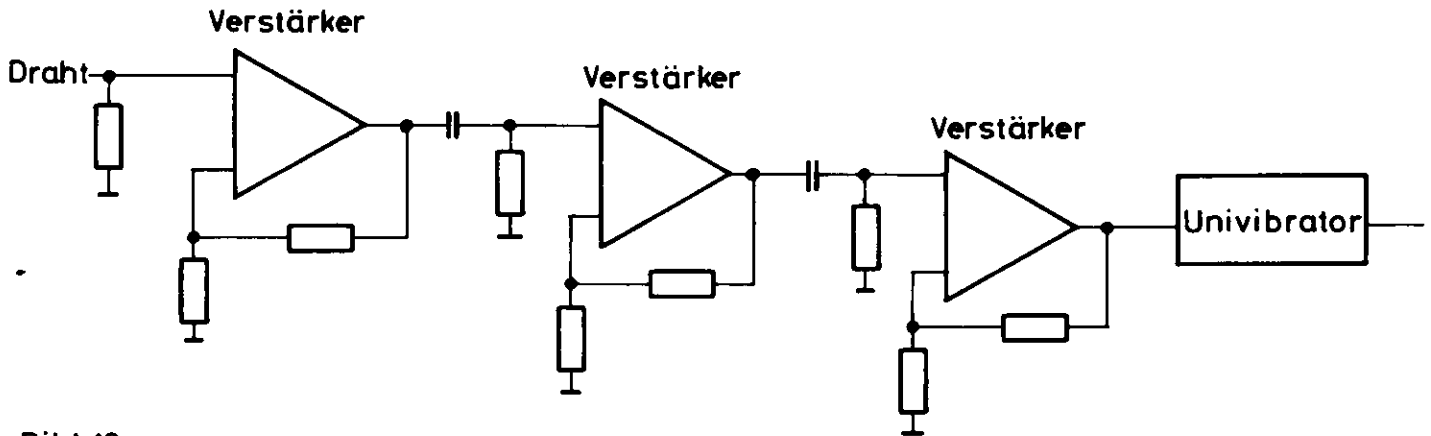


Bild 13
Differenzierender Verstärker V10

Vorteil: Durch geschickte Wahl von Zeitkonstanten kann der Zählraten-effekt durch C-Aufladung verringert werden. Einzelne kleine Verstärkergruppen können DC-stabil aufgebaut werden.

Nachteil: Koppelkondensatoren sind schlecht zu integrieren. Aufwand an Bauelementen ist zu hoch.

4.5 Ausgewählte Verstärker mit diskreten Bauelementen

Wie in Abschnitt 4.4 angegeben, haben wir zwei Verstärkertypen für den diskreten Aufbau in die engere Wahl gezogen, sie sind bereits in kleinen Stückzahlen gebaut und getestet. Der Unterschied liegt in der Anstiegszeit und dem Preis. Die Version mit einer Risetime unter 50 nsec ist logischerweise aufwendiger und teurer als die für etwa 100 nsec. Trotzdem kann es manchmal günstig sein, die bessere Zeitauflösung auszunutzen, dafür jedoch mehr Bauelemente in Kauf zu nehmen.

4.5.1 Schneller Verstärker nach Typ V4

Die in Bild 7 gezeigte Prinzipschaltung kann auf verschiedene Arten realisiert werden. Bild 14 zeigt eine Version, die insgesamt nicht invertiert, dafür aber den Ausgang auf TTL-"1"-Pegel legt. Beim Eintreffen eines Signals wird also der Ausgang von "1" nach "0" geschaltet. Damit die Logik wieder richtig wird, muß anschließend ein digitaler TTL-Inverter zugeschaltet werden.

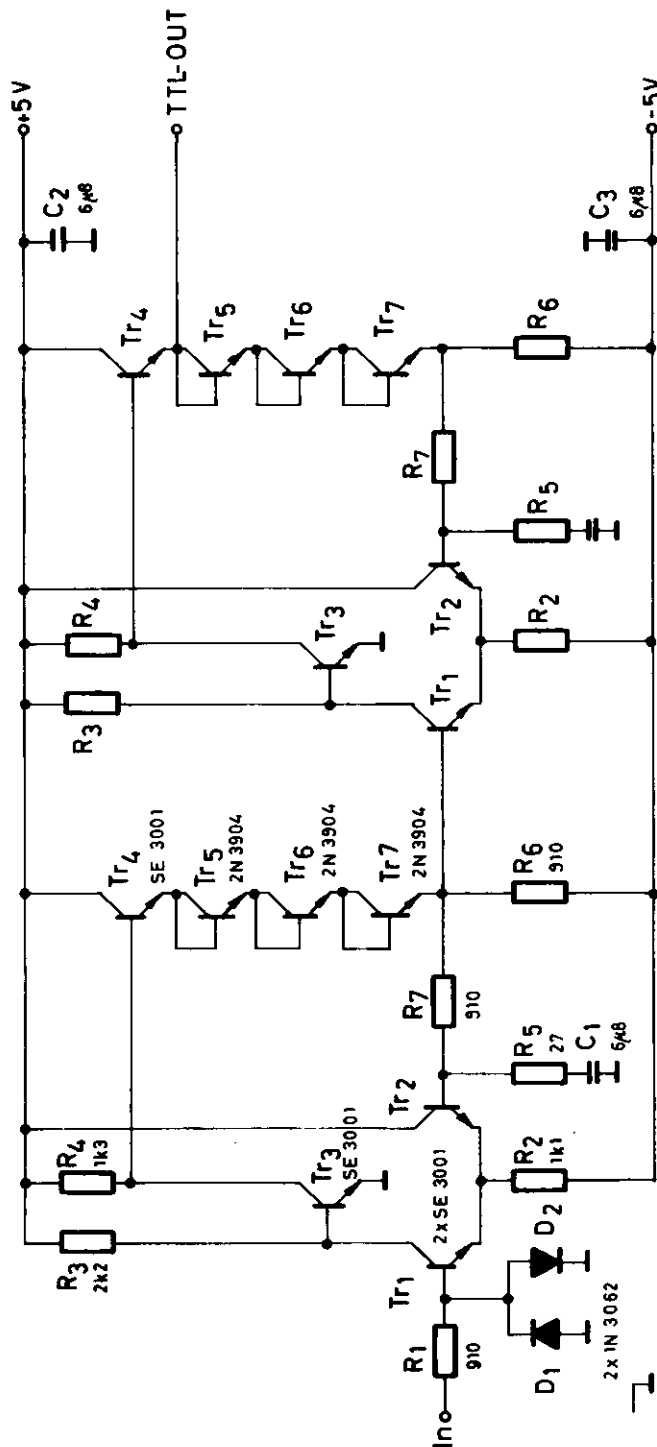
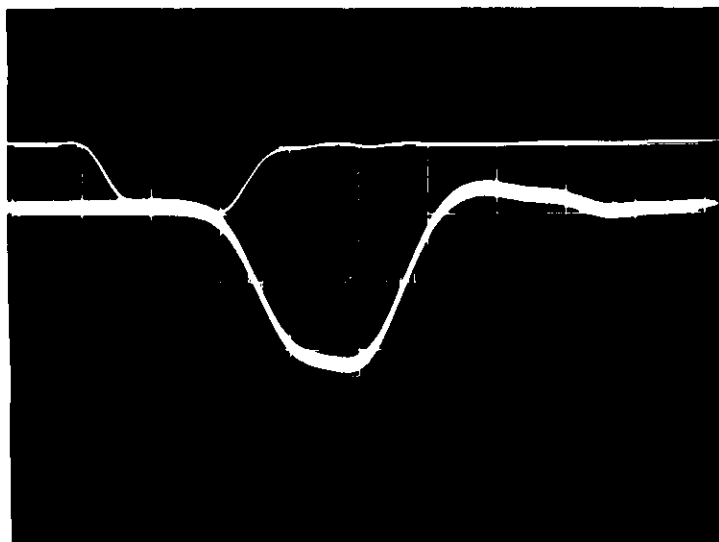


Bild 14
Schaltbild des schnellen Verstärkers nach Typ V4

Die Schaltung zeigt zwei Gruppen von Transistoren, die jeweils zu einem Differenzverstärker mit anschließendem Inverter und Emitterfolger geschaltet sind. Der Differenzverstärker Tr 1 und Tr 2 enthält Transistoren mit einem f_T -Wert von 6 - 900 MHz bei einigen mA Strom. Das Signal gelangt von der Basis des Tr 1 über dessen Kollektor an den Inverter Tr 3. Von hier aus wird es über einen Emitterfolger Tr 4 auf die Basis des zweiten Differenztransistors Tr 2 gegengekoppelt. Die Widerstände R_7 und R_5 bestimmen das Gegenkopplungsverhältnis und damit die Verstärkung. Die Transistoren Tr 5 bis Tr 7 arbeiten als Level-Shifter, um die Basis von Tr 2 DC-mäßig auf etwa Null Volt zu bringen. Die Gesamtverstärkung der zwei Gruppen beträgt etwa 10^3 -fach. Wegen des DC-Potentials am Verstärkereingang (ca. Null Volt) und der emittergekoppelten Schaltung müssen zwei Betriebsspannungen vorhanden sein; es wurden ± 5 V gewählt, die von C_2 und C_3 gesiebt werden. Der Verstärker ist vom Eingang bis zum Ausgang DC-gekoppelt.

Bild 15 zeigt das Eingangs- und Ausgangssignal sowie die Gesamtverzögerung durch den Verstärker. Die Anstiegszeit des Ausgangssignals beträgt etwa 10 nsec, die Verzögerung etwa 20 nsec. Da die Eingangskapazität durch die Verwendung



1 mV/cm

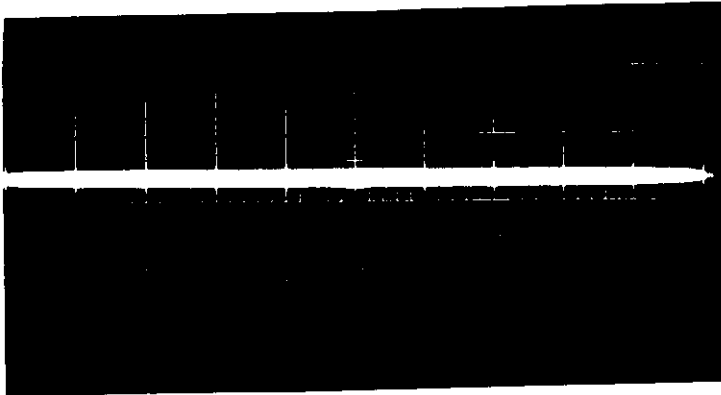
0,5 mV/cm

t = 10 ns/cm

Bild 15

guter HF-Transistoren sowie durch die Schaltungsauslegung nur wenige pF beträgt, ist der Einfluß des Diodenschutzwiderstands R_1 (910Ω) auf die Anstiegszeit nicht sehr groß. Durch Verkleinerung von R_1 und Verwendung anderer Dioden kann die Zeit jedoch noch verkürzt werden. Das Eigenrauschen des Verstärkers ist trotz der großen Bandbreite (ca. 30 MHz) bei 10^3 -facher Verstärkung nur etwa

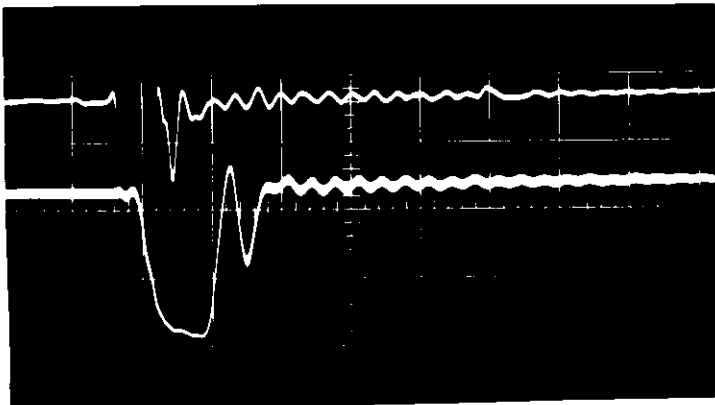
0,2 V_{SS} am Ausgang, wie Bild 16 zeigt. Bild 17 gibt die Verhältnisse bei Übersteuerung am Eingang wieder. Für 100 mV Eingangssignal erhält man knapp 3 V Ausgangssignal. Das Ausschwingen nach Ablauf des Pulses rührt nicht vom Verstärker, sondern vom Generator her.



0,5 V/cm

t = 50 ns/cm

Bild 16



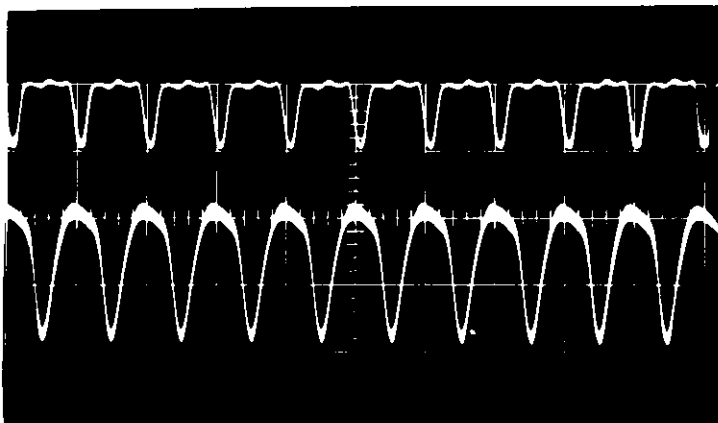
5 mV/cm

1 V/cm

t = 50 ns/cm

Bild 17

Dieser Verstärker erfüllt nicht alle Forderungen aus Abschnitt 4.1, er verstärkt nur 10^3 -fach statt 10^4 -fach. Beim Einsatz von Gasen mit hoher Elektronenbeweglichkeit entstehen meist auch höhere Gasverstärkungen, d.h. höhere Signale. Nur bei diesen "schnellen Gasen" ist der Einsatz der schnellen Verstärker erforderlich. Durch die hohe Bandbreite (kurze Anstiegszeit!) wird aber auch mehr Strom verbraucht, etwa 20 mA statt der geforderten 10 mA. Die maximale Folgefrequenz beträgt jedoch $2 \cdot 10^7$ Pulse/sec, wie Bild 18 zeigt.



1 mV/cm

0,5 V/cm

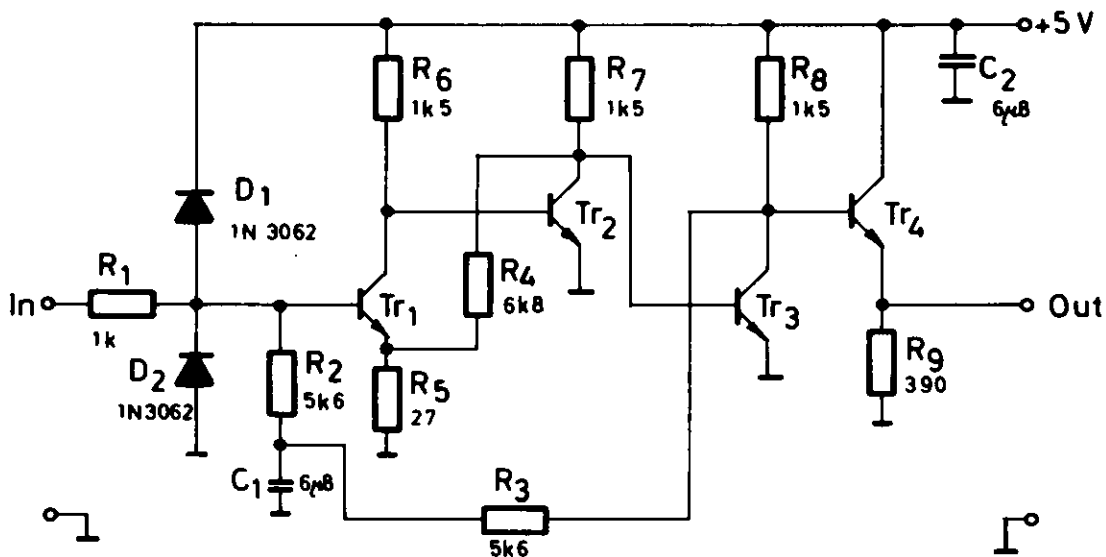
t = 50 ns/cm

Bild 18

Schließlich wird durch die gesteigerte Zahl von Transistoren (14 Stück) der Preis des Verstärkers etwa 15 - 20 DM beim Aufbau mit diskreten Bauelementen.

4.5.2 Low-cost-Verstärker nach Typ V5

Die Schaltung des V5-Verstärkers wurde so ausgewählt, daß ein preiswerter Typ zum Aufbau aus diskreten Elementen zur Verfügung steht, der trotz seiner Billigkeit die Forderungen aus Abschnitt 4.1 erfüllt. Das Schaltbild zeigt Bild 19. Die Schaltung besteht aus dem dreistufigen Verstärker mit den Transistoren Tr 1 bis Tr 3 sowie einem Emitterverstärker Tr 4.



Alle Transistoren 2N 3904 oder 2N4124 (Motorola)

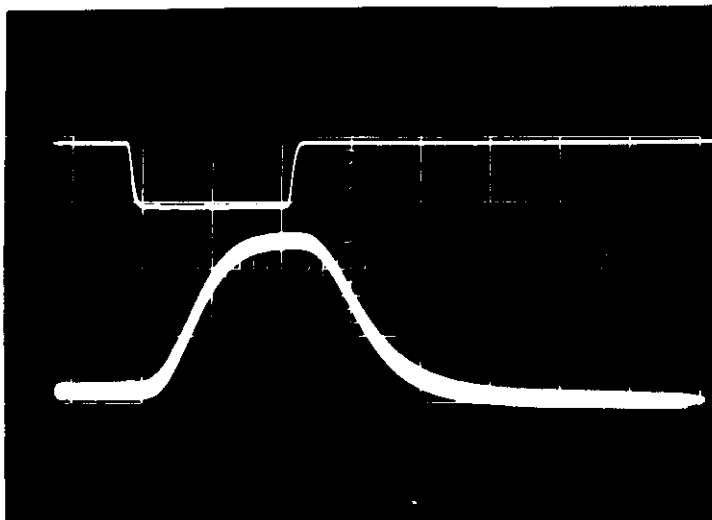
Bild 19

Low - cost - Verstärker V5

Vor der eigentlichen Verstärkerschaltung befindet sich das Funkenschutz-Netzwerk aus dem Widerstand R_1 mit den Dioden D1 und D2. Die Dioden sollen bei einem Funkendurchbruch in der Kammer maximal 3 A Strom ziehen, daher ist der Widerstand auf $1\text{ k}\Omega$ bemessen, denn typische Spannungen an der Kammer sind 2 bis 3 kV. Der Funkendurchbruch dauert etwa $1\text{ }\mu\text{sec}$, aus der Verlustleistung des Widerstands ergibt sich, daß eine maximale Funkenfolge von einigen Hz noch zulässig ist. Die Eingangsschaltung wird mit Stromstößen aus einem auf 4 kV aufgeladenen Kondensator von 10 n getestet.

Der Verstärker selbst enthält die in Abschnitt 4.2 beschriebene AC-Gegenkopplung mit den Transistoren Tr1 und Tr2 sowie den Widerständen R_4 und R_5 . An diese gegengekoppelte Gruppe schließt sich der Inverter Tr3 an, so daß beide Stufen zusammen eine Verstärkung von 10^4 erreichen. Durch Reduzieren des Widerstandes R_4 kann die Verstärkung verringert werden. Hinter dem Inverter beginnt die DC-Gegenkopplung mit R_3 und C_1 , d.h. die Stufen Tr1 bis Tr3 haben eine sehr kleine DC-Verstärkung (etwa 1-fach). Den Abschluß bildet ein Emitterverstärker, der mit dem $390\text{ }\Omega$ Widerstand den richtigen Betrieb für die nachfolgende TTL-Schaltung erzeugt. Der Kondensator C_2 siebt die positive Spannungsversorgung.

Bild 20 zeigt das Eingangs- und Ausgangssignal des Verstärkers, der Eingangspuls wurde zu etwa 300 nsec Länge gewählt. Das Ausgangssignal hat eine Anstiegszeit von knapp 100 nsec bei einer Amplitude von über 2 V. Die Verzögerung Eingang gegen Ausgang beträgt etwa 90 nsec. Wird der Diodenschutzwiderstand R_1 ($1\text{ k}\Omega$) überbrückt, ergibt sich eine Verstärkeranstiegszeit



200 $\mu\text{V}/\text{cm}$

$t = 100\text{ ns}$

1 V/cm

Bild 20

von weniger als 50 nsec, wie Bild 21 zeigt. Der Widerstand R_1 bildet



zusammen mit der Eingangskapazität ein Integrationsglied, durch das die Anstiegszeit verschlechtert wird. Reduziert man die Verstärkung von 10^4 auf etwa $2 \cdot 10^3$, ergeben sich Ausgangskurven, die in den Bildern 22 und 23 dargestellt sind.

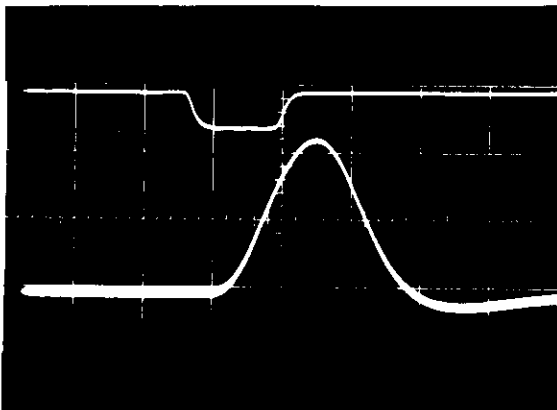


Bild 22

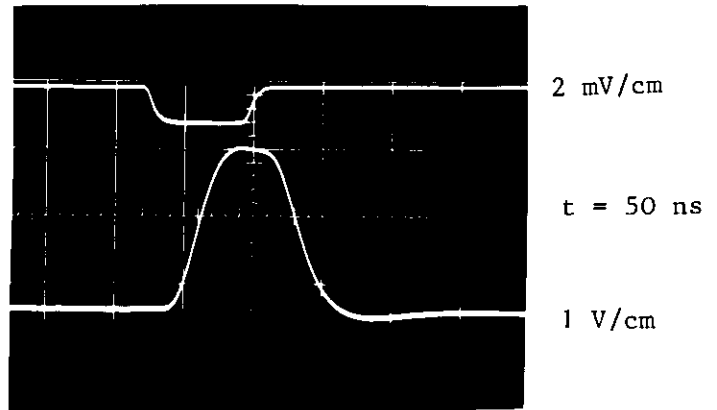
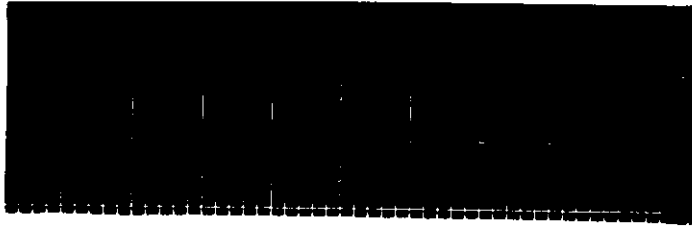


Bild 23

Mit Schutzwiderstand R_1 erhält man knapp 50 nsec Anstiegszeit, ohne Widerstand etwa 25 nsec. Auch die Verzögerung wird geringer.

Das Eigenrauschen des Verstärkers bei 10^4 -facher Verstärkung zeigt Bild 24, es bleibt, wie gefordert, unter $0,3 V_{ss}$.

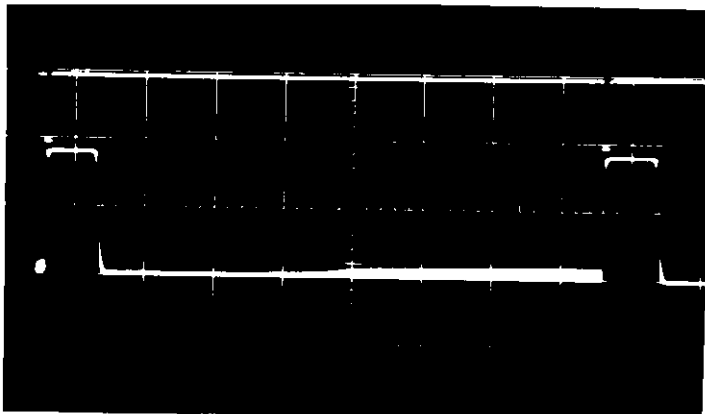


0,5 V/cm

$t = 1 \mu\text{sec/cm}$

Bild 24

Bild 25 bringt die Übersteuerungsfestigkeit des Verstärkers zum Ausdruck,



100 mV/cm

2 V/cm

$t = 1 \mu\text{sec/cm}$

Bild 25

bei einer Eingangsamplitude von 100 mV erhält man ein gesättigtes Ausgangssignal von knapp 4 V, der Puls ist zwar verbreitert, es gibt aber keine Über- oder Unterschwinger, so daß die Logik mehrfach ansprechen könnte.

Dieser Verstärker erfüllt also alle Bedingungen aus Abschnitt 4.1, er stellt offenbar die preiswerteste Lösung des Problems dar.

Wir danken Herrn Prof. J.P. Waloschek für die Problemstellung
sowie für sein ständiges aktives Interesse und viele nützliche
Ratschläge beim Aufbau und Durchmessen der Schaltungen.

Literatur

- (1) G. Charpak, R. Bouclier, T. Bressani, J. Favier und C. Zupancic, The use of multiwire proportional counter to select and localize charged particles, Nucl.Instr. and Meth. 62, 262 (1968)
- (2) H. Neuert, Kernphysikalische Meßverfahren zum Nachweis für Teilchen und Quanten, Karlsruhe 1966
- (3) G. Charpak, R. Bouclier, T. Bressani, J. Favier und C. Zupancic, Some read-out systems for proportional multiwire chambers, Nucl. Instr. and Meth. 65, 217 (1968)
- (4) H.J. Stuckenberg, Aufbau der Gasentladungen im Proportional- und Geigerbereich zur Anwendung in Charpak-Kammern, DESY 69/49
- (5) H.J. Stuckenberg, Nukleare Elektronik I, DESY F56-1, Int. Bericht, Juli 1968
- (6) F. Losch, Niederfrequenzverstärker, Valvo-Bericht über Integrierte Halbleiterschaltungen, Hamburg, März 1969

