

Interner Bericht
DESY F56-74/2
Februar 1974

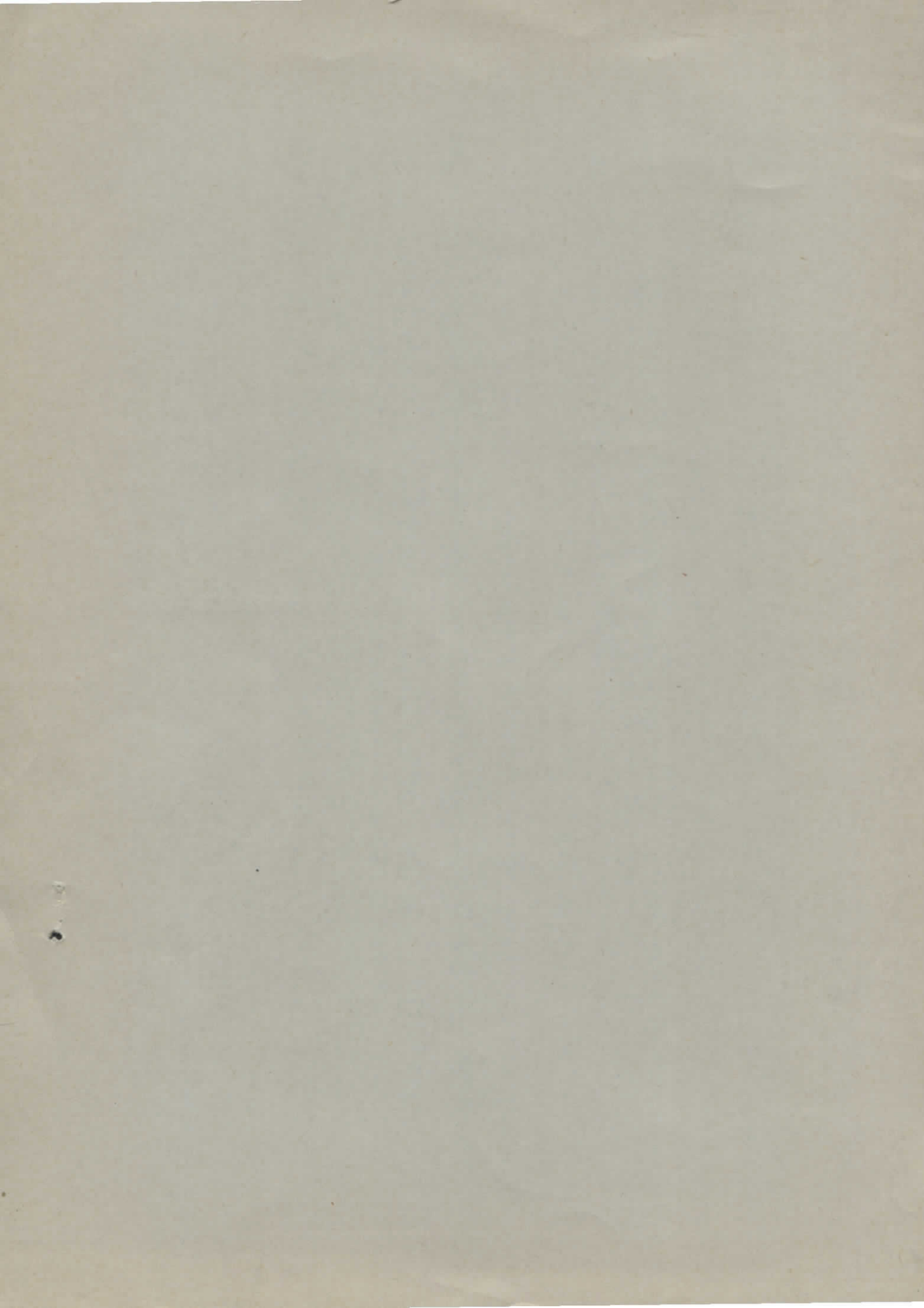
DESY-Bibliothek

16. APR. 1974

Ein Zeitdigitalkonverter (TDC)
für Flugzeitmessungen

von

H. Quehl und H.-J. Stuckenberg



1. Einleitung

Es wird ein Zeit-Digital-Converter (TDC) beschrieben, dessen Zeitdigitalisierung in 128 Kanälen vorgenommen wird und der 3 verschiedene, im Gerät umlötbare Zeitempfindlichkeiten von 0.2, 0.5 und 1 nsec/Kanal besitzt.

Das Gerät hat sowohl im Start- als auch im Stopeingang Zweifach-Koinzidenzgates, in denen von zwei Fotomultipliern kommende Signale logisch verknüpft werden können. Das Startsignal kann über eine zusätzliche BNC-Buchse auf der Frontplatte zu weiteren TDC's durchgeschleift werden.

Von dem Gerät, das nach Vorschlägen von H. Krehbiel u.a. entstand, sind für die Gruppen F21, F22, F32, F35 bisher über 60 Stück gebaut und im Experiment eingesetzt worden.

2. Methoden der Zeitdigitalisierung

Geräte zur Zeitdigitalisierung werden in der Nuklear-Elektronik meist zur Messung von Flugzeiten benutzt. Gemessen wird die Zeitdifferenz der Eintrittszeiten des Teilchens in zwei in der Flugbahn stehende Detektoren.

Es gibt verschiedene Methoden, diese Zeitdifferenz in ein Digitalwort umzuwandeln, dessen Inhalt proportional zur Meßzeit, also zur Flugzeit ist. Die drei bekanntesten werden im folgenden erläutert, dabei sei

- T_{start} die Zeitmarke aus dem ersten Detektor,
- T_{stop} die Zeitmarke aus dem zweiten Detektor,
- $T_{\text{stop}} - T_{\text{start}}$ die Meßzeit,
- $T = 1/f$ der Abstand zweier Oszillatorpulse, mit denen die Zeitdifferenz verglichen wird und
- n der Inhalt des Scalers, in dem die Oszillatorpulse gezählt werden; n ist proportional zur Meßzeit.

2.1 Direkte Digitalisierung

Bild 1 zeigt das Meßverfahren. Die Oszillatorpulse werden in einem Puls-Shaper PS geformt und über ein Gate während der Zeit in den Scaler gegeben, in der das Startsignal den FF gesetzt, das Stoppsignal ihn aber noch nicht gecleart hat. Der Vorteil dieses Verfahrens ist der geringe Aufwand sowie die Verwendung ausschließlich digitaler Bauelemente, der Nachteil die relativ schlechte Zeitauflösung, die bestenfalls bis 2 nsec/Kanal heruntergeht. Es ist dann

$$n = \frac{T_{\text{stop}} - T_{\text{start}}}{T} \quad \text{mit } T \geq 2 \text{ nsec,}$$

die Konversionszeit ist praktisch $T_{\text{stop}} - T_{\text{start}}$.

2.2 Chronotron

Das unter diesem Namen bekannt gewordene Meßprinzip zeigt Bild 2. Das Startsignal triggert einen Oszillator, dessen Signale in einer Schleife der Zeitdauer $T + \Delta T$ auf den Oszillatoreingang zurückgeführt werden und damit den nächsten Oszillatorpuls triggern. Die Frequenz dieses Oszillators ist also

$$f_1 = \frac{1}{T + \Delta T}$$

Der Stoppuls triggert den Stoposzillator, der ebenfalls eine Rückkopplungsschleife hat, deren Zeitdauer aber T ist, d.h.

$$f_2 = \frac{1}{T} .$$

Beide Oszillatorfrequenzen werden auf eine Koinzidenzstufe geführt. Wenn der schnellere Stoposzillator den Startoszillator eingeholt hat, spricht die Koinzidenz an, deren Ausgang die Rückkopplungsschleife unterbricht.

Der Vorteil dieser Anordnung ist der relativ einfache Aufbau mit digitalen Elementen, der Nachteil der beschränkte Bereich der Oszillatorfrequenzen bzw. der Konversionszeit. Die Konstanz der Messung ist von der Zeitschwankung der Oszillatoren und der Auflösungszeit der Koinzidenz abhängig.

Die Auflösung geht herunter bis 10 psec/Kanal, der Scalerinhalt ist

$$n = \frac{T_{\text{stop}} - T_{\text{start}}}{\Delta T} + 1 ,$$

wo $\Delta T \geq 10$ psec sein müßte. Außerdem muß $T + \Delta T > T_{\text{stop}} - T_{\text{start}}$ sein, sonst wird die Anordnung komplizierter, weil sowohl f , als auch f_2 gemessen werden müssen. Als Konversionszeit ergibt sich $T(n - 1)$.

2.3 Zeit-Amplituden- und Amplituden-Digitalkonversion

Bild 3 zeigt diese meist gebrauchte Schaltung, die die Zeitdifferenz erst in eine ihr proportionale Amplitude, dann diese in ein entsprechendes Digitalwort umwandelt. Der zweite Teil dieser Wandlung, der ADC, ist Standardtechnik.

Das Startsignal setzt den FF, dieser schaltet die Ladestromquelle auf den Meßkondensator, der dadurch mit konstantem Strom geladen wird. Das Stoppsignal clear den FF, die Ladestromquelle wird abgeschaltet, eine Entladestromquelle hoher Konstanz eingeschaltet, die den Kondensator wieder bis zur Nullspannung entlädt. Die Zeit, die diese Entladung benötigt, ist proportional zur Zeitdifferenz zwischen Start und Stop. Während der Entladungszeit zählt ein Oszillator Pulse in den Scaler.

Der Vorteil dieser Schaltung ist die hohe Konstanz, die durch gute Stromquellen erreichbar ist, außerdem ist die Frequenz des Oszillators unabhängig von der Aufladezeit. Der Nachteil ist die Mischung der Schaltung aus analogen und digitalen Bausteinen.

Die Gesamtdauer der Signalbearbeitung ist die Summe aus Aufladezeit und Konversionszeit, d.h. aus $C \frac{dU}{dI}$ und nT , wobei dU die Ladespannung und dI der Ladestrom des Kondensators ist.

Die beschriebene Schaltung benutzt das Meßprinzip nach 2.3.

3. Zeit-Amplituden-Konverter

Bild 4 zeigt den detaillierten Schaltplan dieser Einheit.

Der Startpuls gelangt entweder über die Eingangsbuchse B (mit 51Ω abgeschlossen) oder über die hochohmig ($10K\Omega$) angeschlossene Buchse A in die Schaltung. Aus der zu A gehörenden Parallelbuchse kann das Startsignal zum Durchschleifen wieder herausgeholt werden. Falls diese Buchse nicht benutzt wird, muß sie mit einem 50Ω -Aufsteckwiderstand abgeschlossen werden.

Das Startsignal ist ein NIM-Puls, dieser wird zur Verwendung mit den folgenden ECL-Schaltkreisen im Emitterfolger Q1 bzw. Q2 um $0.7V$ negativer geschoben und gelangt, zusammen mit Starteingang B, in die Zweifach-Koinzidenz IC3, die durch eine einfache Umlösung auf der Platine abschaltbar ist.

Der Eingangsteil für das Stoppsignal ist sehr ähnlich, nur sind beide Eingänge mit 51Ω abgeschlossen.

Das Startsignal clockt einen sehr schnellen D-Typ-FF, dessen D-Eingang auf HIGH ($-0.8V$) liegt. Nach dem Setzen dieses FF geht der Q-Ausgang von LOW ($-1.6V$) auf HIGH ($-0.8V$) und gibt damit erst den D-Eingang des Stop-FF (IC2) frei, so daß dieser nicht vor dem Startsignal gesetzt werden kann. Der \bar{Q} -Ausgang des Start-FF, von HIGH auf LOW geschaltet, öffnet das Gate IC7, dessen zweiter Eingang, nämlich Q des Stop-FF auf LOW liegt. Dieses Gate

hat komplementäre Ausgänge, die die Basen des Differenzverstärkers Q5 und Q6 ansteuern und dadurch die 23 mA, die statisch durch Q5 fließen, in Q6 hineinschalten.

Dieser Differenzverstärker steuert einen zweiten, der die eigentliche Ladestromquelle darstellt (Q9, Q10). Um den Ladestrom nicht durch die Ausgangskapazität des ersten Differenzverstärker sowie durch unterschiedlichen Basisstrom im zweiten störend zu belasten, ist die Basis des Transistors Q9, der den Ladestrom aus Q10 beim Schalten aufnehmen soll, über einen Emitterfolger an den Kollektor von Q6 geschaltet. Dazu muß das Ausgangssignal von Q6 um die Spannung einer Basis-Emitterstrecke, d.h. um 0.75V größer sein als das von Q5, daher ist $R20 = 82\Omega$, $R18 = 51\Omega$. Das genaue Versorgungspotential von -8.75V wird durch Kombination aus den Zeuerdioden D3-D5 sowie aus D2 und Emitterfolger Q7 hergestellt.

Ist der Startpuls gekommen, schickt die Ladestromquelle Q9 über R27 den konstanten Ladestrom von 22 mA in den Meßkondensator C101, dessen Schaltung im ADC-Teil (Abschnitt 4) beschrieben wird.

Wenn der Stoppuls eintrifft, wird die Stromquelle wieder abgeschaltet, da der Stop-FF (IC2) gesetzt wird, dessen Q-Ausgangssignal von LOW auf HIGH geht, wodurch das UND-Gate IC7 schließt und die statischen Potentiale in den Differenzverstärkern Q5, Q6 und Q9, Q10 wiederherstellt, denn die komplette Schaltung ist DC gekoppelt.

Leider ist wegen der unvermeidbaren Streukapazitäten besonders das Ausschalten der Stromquelle von Ausschwingvorgängen begleitet, die während dieser Zeit eine zuverlässige Ladung des Kondensators beeinträchtigen. Um diesen Effekt zu eliminieren, verzichtet die Schaltung auf die Auswertung der Spannung 20 nsec nach Ende der Aufladung und schreibt daher dem Anwender vor, in die Eingangsleitung zum Stoppuls etwa 4m Koaxkabel, entsprechend 20 nsec, zu schalten, damit die Fehlzeit ausgeglichen wird; der genaue Abgleich sollte mit einer Delaybox vor dem Stopeingang ausgeführt werden.

Beim Entladen wird also die Kondensatorspannung, die während der ersten 20 nsec entladen wird, nicht mitgemessen, indem man eine entsprechende Zahl

von Kanälen vorzählt, ehe man mit Kanal 0 beginnt. Dies wird dadurch erreicht, daß die FF des Scalers mit dem Komplement der Kanalzahl, die etwa 20 nsec entspricht, vorge setzt werden, vgl. Abschnitt 5.

Der Oszillator ist ein Vierfach-OR/NOR-Gate (IC8), dessen NOR-Ausgang über ein Kabel der halben Periodendauer auf den Eingang zurückkoppelt und dadurch die Schwingung anregt.

Die Kabellänge beträgt bei

- 0.2 nsec/Kanal ca. 2.2 m RG 187/U (75 Ω)
- 0.5 nsec/Kanal ca. 6.1 m RG 187/U (75 Ω)
- 1 nsec/Kanal ca. 12.3 m RG 187/U (75 Ω)

Der Oszillator startet, wenn alle vier Eingänge auf LOW sind:

- der Rückkopplungseingang
- der Eingang für das OUT OF BALANCE-Signal (OOB) das die Kondensatorspannung mißt (vgl. Abschnitt 4). Dieses Signal ist LOW zwischen Startpuls und Konversionsende.
- der Eingang für das ANALOG OVERFLOW-Signal (ANAOVF), das anzeigt, daß am Meßkondensator eine Ladespannung von -6.6V überschritten ist und deshalb die Messung abgebrochen werden soll. Unterhalb dieser Spannung ist ANAOVF auf LOW, darüber auf HIGH und sperrt dann den Oszillator.
- der Eingang für das RUNUP-Signal, das vom Startpuls über das Gate IC7 auf HIGH gesetzt wird und damit den Oszillator während des Ladevorgangs sperrt. Der Stoppuls schaltet das RUNUP-Signal auf LOW, der Oszillator startet den Entladevorgang.

Der OR-Ausgang des Oszillators wird über eine LEMO-Buchse als Test-OUT-Signal an die Frontplatte geführt.

Die Kondensatorspannung wird zusätzlich verfälscht durch den Kollektorreststrom von Q102 und den Basisstrom von Q104 (beide belasten den Kondensator, vgl. Abschnitt 4). Um diese Ströme zu kompensieren und zusätzlich eine Regelung des Nullpunkts zu ermöglichen, ist eine konstante Stromquelle von 50 μ A eingebaut, die durch die Kombination aus der Zenerdiode D6, dem Transistor Q11 und dem Widerstand R27 gebildet wird und ihren Strom dauernd dem Kondensator zuführt. Der Regelmechanismus ist in Abschnitt 4 genauer erläutert.

4. Amplituden-Digital-Converter (ADC)

Bild 5 zeigt die Schaltung des ADC. Der Meßkondensator C101 (150p bei 0.2 nsec/Kanal; 330 p bei 0.5 nsec/Kanal; 560 p bei 1 nsec/Kanal) wird aus der Ladestromquelle mit 22 mA während der Zeit zwischen dem Start- und dem Stoppuls geladen.

Seine Spannung wird von der Basis des Transistors Q104 gemessen, der mit Q105 einen symmetrischen Differenzverstärker bildet. Da die Basis von Q105 auf Nullpotential liegt, wird die Differenz zu Null Volt bestimmt. Der Ausgang des Differenzverstärkers, also der Kollektor von Q105 liefert ein negativ gehendes Signal, das maximal 0.75V erreicht, wenn der Kondensator auf ca. -40 mV geladen ist. Der zweite Differenzverstärker Q106, Q107 schaltet an seinem Ausgang 0.75V, wenn sein Eingang vom ersten Differenzverstärker mindestens 0.5V gesteuert wird. Dieses Ausgangssignal wird durch den Emitterfolger Q108 und die Diode D107 so geschoben, daß das OUT OF BALANCE-Signal (OOB) entsteht, das den Oszillator solange schwingen läßt, bis durch die Entladestromquelle die Kondensatorspannung wieder zu etwa Null Volt geworden ist.

Die Entladestromquelle wird aus dem Transistor Q102 und den Widerständen R105 und R106 (Helitrim) gebildet, deren Betriebsspannung aus +24V über die Zenerdioden D105, D106 sowie dem Widerstand R107 auf +16.4V stabilisiert wird. Der Entladestrom wird eingeschaltet, wenn durch den Beginn der Ladung der Transistor Q104 gesperrt wird, sein Kollektor also +6V annimmt. Dann wird Q103 gesperrt (pnp!) und der Entladestrom, der vorher durch Q103 floß, in den Transistor Q102 geschaltet. Dieser Strom wird durch das Helitrim auf etwa 220 μ A eingestellt. Wegen des dauernd fließenden Stroms von 50 μ A aus Q11 bleiben nur 170 μ A für die Entladung, die daher etwa 19 μ sec maximal dauert. Ist der durch die 22 mA negativ aufgeladene Kondensator auf Null Volt entladen, möchte der 170 μ A-Strom ihn positiv aufladen. Dadurch schaltet Q104 wieder in den Strom, erzeugt an seinem Kollektorwiderstand R108 einen Spannungsabfall von etwa 0.75V, wodurch Q103 ebenfalls zu leiten beginnt, den Entladestrom aus Q102 übernimmt und der durch die Entladung beendet.

Die ständig fließenden 50 μ A unterhalten eine Regelschleife vom Kondensator über Q104, Q103 und Q102 zum Kondensator. Ihre Wirkung ist die folgende: Steigt (sinkt) die Spannung an C101, zieht Q104 mehr (weniger) Strom, dadurch wird die Basis von Q103 negativer (positiver), der Strom in Q103 steigt (sinkt), der Strom in Q102 sinkt (steigt), damit fließt in der Regelschleife weniger (mehr) Strom, die Spannung an C101 sinkt (steigt) wieder.

Wäre diese ständig kontrollierende Regelschaltung nicht, würde der Kondensator durch die 50 μ A kontinuierlich negativ geladen.

Steigt die Spannung am Kondensator C101 durch den Ladestrom von 22 mA über den Maximalwert von -6.6V, beginnt Diode D101 zu leiten, der Kondensator wird über den Transistor Q101 entladen, dessen Kollektorpotential steigt dadurch von -0.8V auf -1.6V und setzt den Analog-Overflow-FF(IC102). Der Ausgang des FF schaltet von LOW auf HIGH und sperrt damit den Oszillator; dieses Event wird nicht verwertet, die Entladung des Kondensators mit etwa 3 mA durch Q101 geht in ca. 1 μ sec vor sich. Der Analog-Overflow-FF wird durch das Ende der Entladung, d.h. durch das Schalten des OOB-Signals von LOW auf HIGH aus D107 und R116 wieder gecleart.

5. Digitale Auslese

Bild 6 zeigt diese Schaltung. Der Taktoszillator (IC8) gibt seine Pulse in die FF-Zählkette (IC205-IC211), die aus AC-gekoppelten FF(MC1032P) besteht, die mit positiver Flanke auf den verbundenen $\bar{J}\bar{K}$ -Eingängen gesetzt werden. Die Zählkette wird auf eine Kanalzahl vorgesetzt, die der Laufzeit von etwa 20 nsec entspricht, um die in Abschnitt 3 beschriebene nicht benutzte Entladezeit auszugleichen. Dazu werden die Set(S)- bzw. Reset(R)-Eingänge der FF wie folgt angeschlossen, vgl. auch Schaltung der Anschlüsse in Bild 7:

FF-Wertigkeit	0.2nsec/Kanal		0.5nsec/Kanal		1 nsec/Kanal	
	R-Eing.	S-Eing.	R-Eing.	S-Eing.	R-Eing.	S-Eing.
1	-5.2	R	R	-5.2	R	-5.2
2	R	-5.2	-5.2	R	-5.2	R
4	-5.2	R	R	-5.2	R	-5.2
8	-5.2	R	R	-5.2	-5.2	R
16	R	-5.2	-5.2	R	R	-5.2
32	R	-5.2	R	-5.2	-5.2	R
64	R	-5.2	-5.2	R	-5.2	R

Im ersten Fall sind 114 Kanäle vorge setzt, im zweiten Fall 45, im dritten Fall 21, die erst durchlaufen werden müssen, ehe der > 0 - FF(IC212) gesetzt wird und die echte Kanal zählung beginnt.

Falls beim Laden des Kondensators C101 eine Spannung von $-6.6V$ überschritten wird, wird der Analog-Overflow-FF gesetzt (vgl. Abschnitt 4). Dessen Ausgangssignal (positiv gehend) startet über IC251 und IC252 die Latch-Übernahme-/Resetfolge durch die Univibratoren IC253-IC258, wodurch die FF gecleart bzw. neu gesetzt werden, je nach Anschluß der S- bzw. R-Eingänge (s. Vorseite Tabelle).

Ist die Kondensatorspannung unter $-6.6V$, startet der Oszillator seine Pulsfolge, deren Ende durch das OUT OF BALANCE-Signal (positiv gehend) gegeben ist, welches genau wie das Analog-Overflow-Signal erst das Latch-Übernahme-Signal erzeugt, das den Inhalt des Scalers in das Latch bewirkt und anschließend mit dem Resetsignal alle FF auf den Anfangswert zurückstellt.

Das Resetsignal kann zusätzlich von extern eingeschleust werden, und zwar entweder über eine Koaxbuchse an der Frontplatte oder über den AMP-M-Datenstecker an der Rückwand (26 polig). Beide Signale müssen TTL-Pegel haben.

Ist der Inhalt des Scalers im Latch und ist der > 0 -FF ordnungsgemäß beim ersten Nulldurchgang der Kanalzahl gesetzt worden (dadurch werden die Ausgabegates IC223-IC229 freigegeben), kann die Ausgabe der Daten an den Datenstecker bzw. die Lampenanzeige an der Frontplatte erfolgen, vorausgesetzt, der Digital-Overflow-FF(IC213) ist nicht durch einen zweiten Nulldurchgang der Kanalzahl (zweites Triggern des > 0 -FF IC 212) gesetzt worden und dadurch die Ausgabegates IC230-IC236 gesperrt. Der Digital-Overflow-Bereich liegt zwischen der Kanalzahl 128 und dem Analog-Overflow bei $-6.6V$ am Kondensator, was, je nach Kondensatorwert einer Kanalzahl um 170 entspricht.

Die Daten werden über die Gates IC230-IC236 und die Inverter IC237-IC243 an die Lampen L201-L207 geführt, über weitere Gates IC244-IC250 durch das TTL-Strobesignal (vom Datenstecker kommend) als TTL-Pegel oder über die Levelshifter Q201-Q207 als DEC-Pegel ($-5.2V$) ausgegeben.

Die Meßdaten bleiben im Latch, an den Lampen und dem Datenstecker stehen, bis nach einer neuen Messung die Latch-FF überschrieben werden.

Der AMP-M-Datenstecker hat folgende Pinbelegung:

A	DEC-Ausgang	1	}	negative Logik
B	"	" 2		
C	"	" 4		
D	"	" 8		
E	"	" 16		
F	"	" 32		
H	"	" 64		
I	TTL	" 1		
K	"	" 2		
L	"	" 4		
M	"	" 8		
N	"	" 16		
P	"	" 32		
R	"	" 64		
Y	"	Strobe-Eingang	positive Logik	
Z	"	Reset-Eingang	negative Logik	
a	Erde			

6. Prüfvorschrift

6.1 DC-Prüfung

Alle Meßpunkte können den Schaltbildern 4-6 entnommen werden, die Prüfung wurde mit einem DVM des Typs Schneider Digitest 501 ausgeführt.

6.2 AC-Prüfung

An die in Koinzidenz geschalteten Startbuchsen A und B sowie die gleichartig geschalteten Stopbuchsen werden NIM-Signale gegeben, die, wie Bild 8 zeigt, dem Generator EH-120D entnommen und über zwei Diskriminatoren erzeugt werden. Der Generator wird durch einen zweiten (GR-1340) mit ca. 50 Hz oder Einzelpulsen gegatet. Das Startsignal wird direkt, das Stoppsignal über zwei Verzögerungsstrecken geführt, von denen eine grob-, die andere feinvariabel ist. Durch Veränderung der Verzögerung werden verschiedene Flugzeiten simuliert. Für eine feste Flugzeit müssen die Pulsformen und Amplituden, die in den Schaltbildern 4-6 angegeben sind, oszillographisch gemessen werden.

Für verschiedene Flugzeiten müssen die Auf- und Entladevorgänge am Meßkondensator C101 gemessen werden, wie sie Bild 9 zeigt. Je nach Pulsabstand zwischen Start und Stop wird C101 unterschiedlich geladen. Daraus ergeben sich unterschiedliche Inhalte der Kanäle, die durch binär codierte Lampen an der Frontplatte angezeigt werden.

Die integrale Linearität wird durch die variablen Verzögerungsstrecken sowie R110 (Conversions Gain) auf der Frontplatte für den Gesamtbereich der 128 Kanäle eingestellt. Die Delayline wird so lange verändert, bis Kanal 1 gerade angesprochen hat (Lampenanzeige). Dann werden in der Delaybox je nach Gerätetyp 25, 62.5 oder 125 nsec zugeschaltet, so daß Kanal 126 gerade anspricht. Zeigen die Lampen weniger als 126 an, muß der Entladestrom durch R110 vergrößert werden (links herumdrehen), zeigen sie mehr an, muß er verkleinert werden (rechts herumdrehen).

Nach der integralen (Gesamt-) Linearität wird die differentielle, d.h. die Konstanz der Kanäle selbst, gemessen. Dies soll am Beispiel des 0.2 nsec/Kanal-TDC gezeigt werden.

Man stellt die kontinuierlich variable Verzögerungsleitung so ein, daß Kanal 1 gerade anspricht. Dieses möge, wie am unten angeführten Zahlenbeispiel ersichtlich, der Zahl 149,8 auf der Skala der Verzögerungsleitung entsprechen. Jetzt verändert man die Leitung, bis Kanal 2 gerade anspricht, dieses wird in diesem Beispiel bei 155,9 erreicht. 6 Einheiten (cm) auf der Skala bedeuten 0.2 nsec. Die Prüfung wird nun von Kanal zu Kanal fortgesetzt. Erreicht man etwa das Ende der kontinuierlich variablen Delayline bei 174,2, entsprechend Kanal 5, wird die in Stufen variable Delaybox um 1 nsec weitergestellt und Kanal 5 noch einmal bestimmt, jetzt bei 143,6. Nach dem nächsten Ende (bei Kanal 10) wird eine weitere nsec zugefügt usw.

Die differentielle Nichtlinearität ist die Schwankung der Kanalbreite, dividiert durch die Kanalbreite, also in diesem Beispiel $0.1 \text{ cm} / 6 \text{ cm}$ bzw. $3.33 \text{ psec} / 200 \text{ psec} = 1.6 \%$.

Zahlenbeispiel

Kanal-Nr.	Verzögerung(Skala+Boxeinstellung)		Kanalbreite
1	149.8		6.1
2	155.9		6.1
3	162.0		6.1
4	168.1		6.1
5	174.2	143.6	6.1
6		149.7	6.1
7		155.8	6.0
8		161.8	6.0
9		167.8	5.9
10	143.0	173.7	5.9
11	148.9		5.9
12	154.8		5.9
13	160.7		5.9
14	166.6		5.9
15	172.5	142.7	6.0
16	'	148.7	
	'	'	
	'	'	

usw.

- Kanalbreite 6 bedeutet 200 psec
- Kanalbreite 1 bedeutet 33.33 psec
- Kanalbreite 0.1 bedeutet 3.33 psec

7. Mechanischer Aufbau

Bild 10 zeigt im Foto die Frontplatte und die Leiterbahn- und Bestückungsseite, Bild 11 die Rückseite mit Datenstecker (oben) und Kassettenstecker (unten). Auf der Platinenrückseite erkennt man die Spule mit dem aufgewickelten 75Ω -Kabel als zeitbestimmendes Element des Oszillators.

Bild 12 zeigt den Lageplan der Bauelemente auf der Leiterbahn- und Bestückungsseite, Bild 13 einen Ausschnitt des Lageplans der Bauelemente und Brückenverbindungen für Koinzidenz bzw. Nichtkoinzidenz der Eingangssignale auf der Rückseite der Leiterplatte.

8. Stückliste

8.1 Integrierte Schaltkreise

ECL-Motorola-Typen

1 x MC 1669 L	für	JC1-2
1 x MC 1663 L	"	JC3-6
1 x MC 1661 L	"	JC7-8
3 x MC 1010 P	"	JC101-103, 202-204, 251-252, 254-255, 257-258
1 x MC 1017 P	"	JC201
5 x MC 1032 P	"	JC205-212, 253, 256
1 x MC 1013 P	"	JC213
2 x MC 1040 P	"	JC214-220, 223-229
1 x MC 1016 P	"	JC221-222
2 x MC 1039 P	"	JC230-236

TTL-Texas-Typen

2 x SN 4930 N	für	JC237-243, 260
2 x SN 7403 N	"	JC244-250, 259

8.2 Transistoren

4 x 2N2784 (Transitron)	für	Q1-4
2 x 2N4261 (Motorola)	"	Q5-6
12 x 2N3906 (")	"	Q7, Q102-103 mit $\beta > 150$, 106-107, 201-207
3 x BFY90 (Telefunken)	"	Q8-10

3 x 2N3904 (Motorola) für Q11, 101, 108
1 x BSX29 (SGS) " Q12
1 x TD101 (Sprague) " Q104-105

8.3 Dioden

7 x 1N4148 (verschiedene) für D1, 101-104, 203-204
1 x MZD10 (Motorola) " D2
3 x ZF4.7 (JTT) " D3-5
1 x ZF12 (") " D6
2 x ZF5.1 (") " D105-106
1 x 1N4151 (verschiedene) " D107
1 x ZL1 (JTT) " D201
1 x 1N4007 (") " D202
7 x MV50 (Monsanto) " L201-207

8.4 Widerstände

Kohleschicht, Valvo SLAK 0206, 0.1 W, 5 %

3 x 24 Ω für R13, 15, 34
2 x 33 Ω " R21-22
6 x 51 Ω " R1, 3-5, 14, 17
1 x 91 Ω " R25
1 x 120 Ω " R30
1 x 220 Ω " R31
8 x 270 Ω " R101, 203-209
1 x 390 Ω " R24
3 x 510 Ω " R12, 32-33
3 x 680 Ω " R7-9
3 x 750 Ω " R11, 108-109
1 x 910 Ω " R10
11 x 1 k Ω " R16, 20, 104, 107, 212, 215, 218, 221, 224, 227, 230
2 x 1.5k Ω " R19, 103
7 x 2.2k Ω " R210, 213, 216, 219, 222, 225, 228
1 x 2.7k Ω " R29
4 x 5.1k Ω " R201-202, 231-232
9 x 6.2k Ω " R6, 102, 211, 214, 217, 220, 223, 226, 229
2 x 10 k Ω " R2, 35
1 x 2 k Ω " R233

Kohleschicht, Valvo SLAK 0411, 0.5 W, 5 %

1 x 68 Ω für R115
1 x 150 Ω " R116

Metallglasur, Vitrom RG, 0.25 W, 2 %

1 x 51 Ω für R26
1 x 75 Ω " R114
1 x 82 Ω " R18
1 x 560 Ω " R112
1 x 2.2k Ω " R113
1 x 12 k Ω " R110
1 x 39 k Ω " R105

Metallschicht, Stemag MKAD, 0.5 W, 2 %

1 x 680 Ω für R23
1 x 1 k Ω " R28
1 x 1.8k Ω " R111
1 x 220 k Ω " R27

Potentiometer, Helitrim 79 P

1 x 10 k Ω für R106

8.5 Kondensatoren, Keramik bzw. Tantal, Roederstein

2 x 6.8 p, Bauform GUU 606, für C7, 104
3 x 22 p, " GUU 608, " C1, 5, 8
1 x 47 p, " GUU 611, " C6
1 x 220 p, " GOU 767.14 " C3
2 x 680 p, " GIX 606, " C201-202
31 x 10 n, " GSX 710, " C2, 4, 9, 102-103, 105-106, 217-230
2 x 6.8 μ /35 V, Tantal, Bauform ETR 3, für C204-205
2 x 33 μ /10 V " " ETR 3, " C203, 206

Meßkondensator C101 wird nach Meßbereich gewählt:

für 0.2 nsec/Kanal 150 p, Bauform 611-63 V, Siemens
" 0.5 nsec/Kanal 330 p, " 611-63 V, "
" 1 nsec/Kanal 560 p, " 611-63 V "

8.6 HF-Drosseln

- 2 x 5.6 μ H, Bauform Jahre 71-S122 für L210-211
- 2 x 22 μ H, " " 71.3 " L208-209

8.7 Mechanik

- 1 AEC-NIM Kassette, komplett mit Stecker, Knürr EK 2-AK511
- 1 Gravierplatte nach mech. Zeichnung DESY-F56
- 6 BNC-Buchsen, Suhner, UG-657/U
- 6 Lötflammen für BNC-Buchsen
- 1 LEMO-Buchse, LEMO-RA00250
- 1 Lötflamme für LEMO-Buchse
- 1 Buchsengehäuse, AMP-M-26pol., komplett mit 2 Rasthaken, Zentrierstift, Zentrierbuchse mit 17 Buchsenkontakten für 0.25 ϕ
- 1 Leiterplatte, DESY-Nr. 1261
- 1 Leiterplatte, DESY-Nr. 1262
- 2 Kühlkörper, Souriau T X B 2 P - 019 - 028 B
- 1 Verbindungsstück für Kühlkörper, nach mech. Zeichnung DESY-F56
- 6 Abstandsstücke, Ettinger 5.3.15
- 1 Rohrniete, Ms 4 x 0.3 x 20
- 0.3 m Koaxkabel, 50 Ω RG 196/U
- Oszillatorkabel, 75 Ω RG 187/U wird nach Meßbereich gewählt:
 - für 0.2 nsec/Kanal 2,2 m, davon 2,0 auf der Spule
 - " 0.5 nsec/Kanal 6,1 m, davon 5,9 auf der Spule
 - " 1.0 nsec/ Kanal 12,3 m, davon 12,1 m auf der Spule.
- 1 Spule nach mech. Zeichnung DESY-F56
- Litze 0.25 ϕ je 0,5 m in den Farben schwarz, braun, rot, orange, gelb, grün, blau, violett, weiß, grau
- Litze 0.5 ϕ je 0,2 m in den Farben schwarz, rot, orange, blau, violett
- Cu-Ag-Draht 0.6 und 0.8 ϕ
- 8 Zylinderkopfschrauben M 3 x 5 mm
- 4 Senkschrauben M 3 x 8 mm
- 6 Senkschrauben M 3 x 10 mm
- 4 Linsensenkschrauben M 3 x 8 mm
- 8 Schnorr-Scheiben für M 3
- 2 Schnorr-Scheiben für M 2

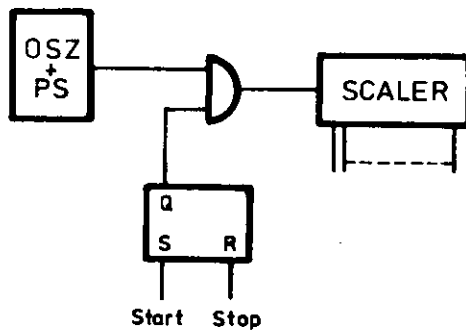


Bild 1 Direkte Umwandlung

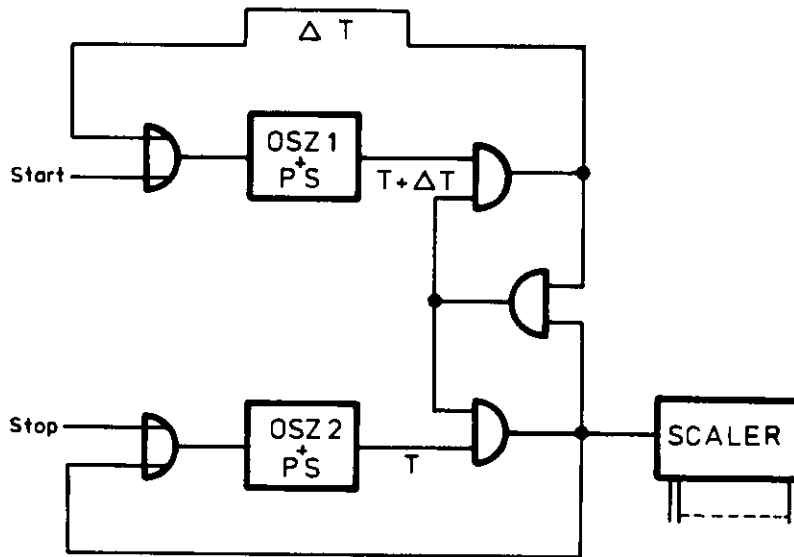


Bild 2 Chronotron - Prinzip

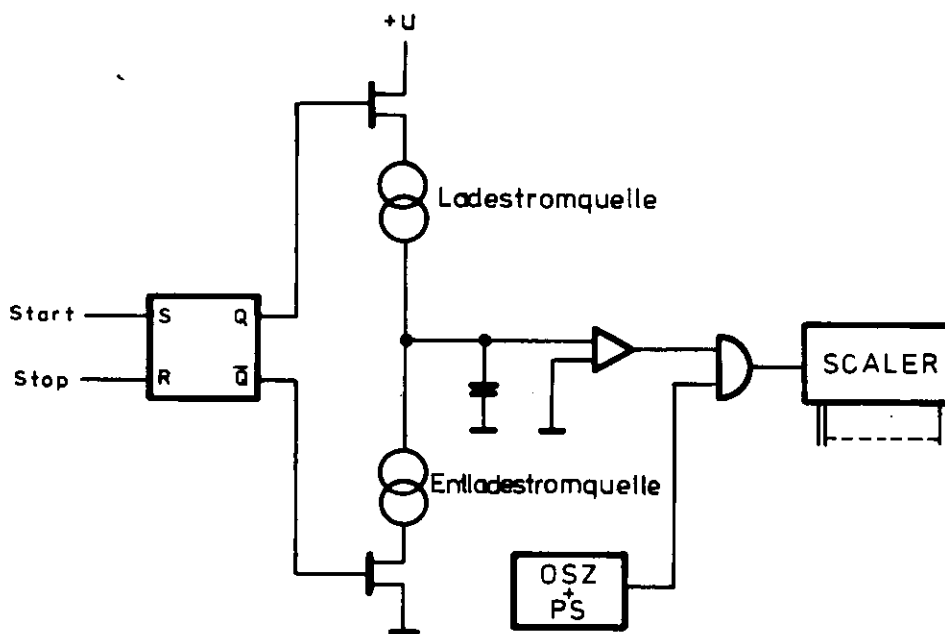


Bild 3 TAC - ADC

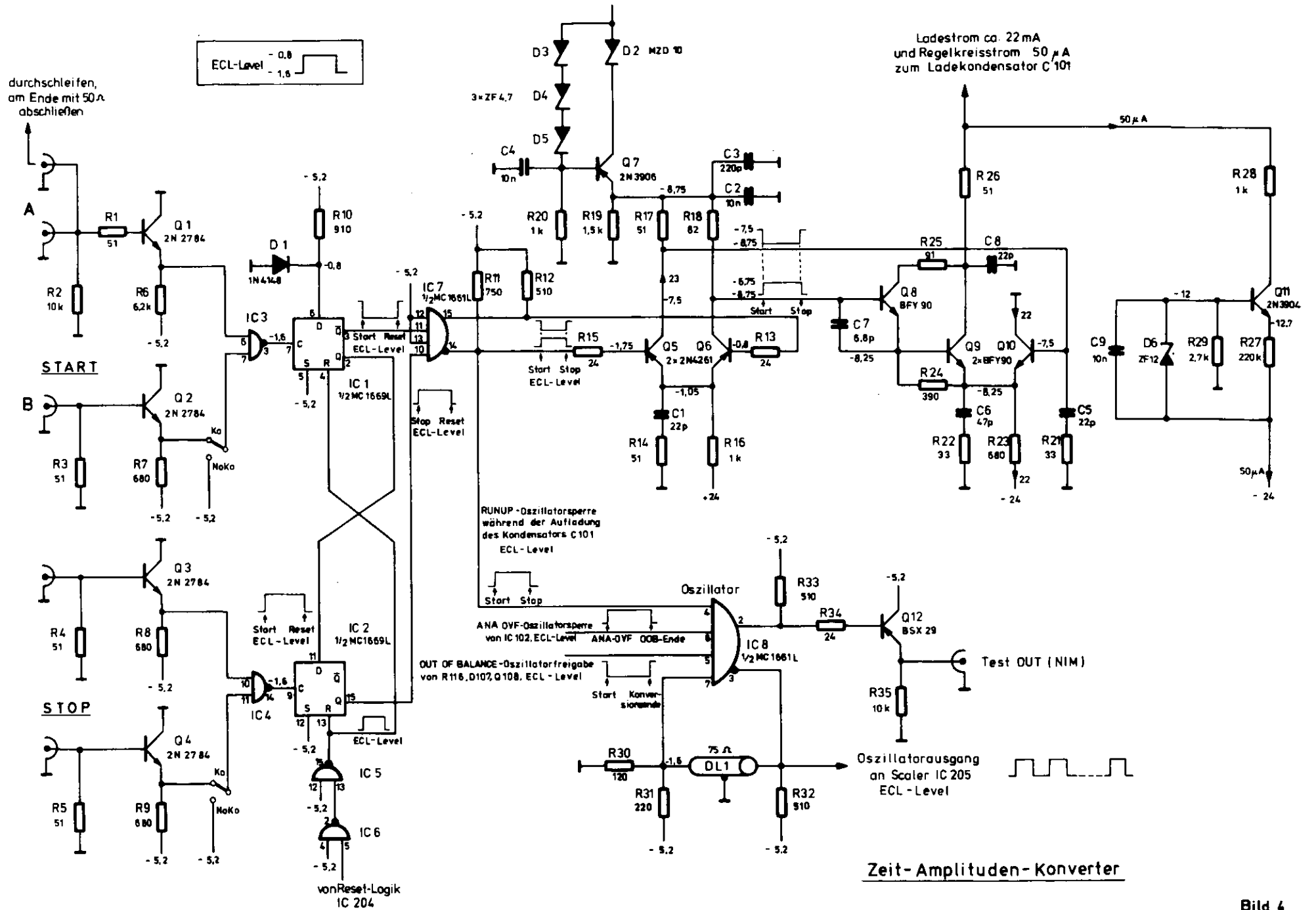


Bild 4

Analog-Digital-Konverter

Ladestrom ca. 22 mA
von Q 9 über R 27

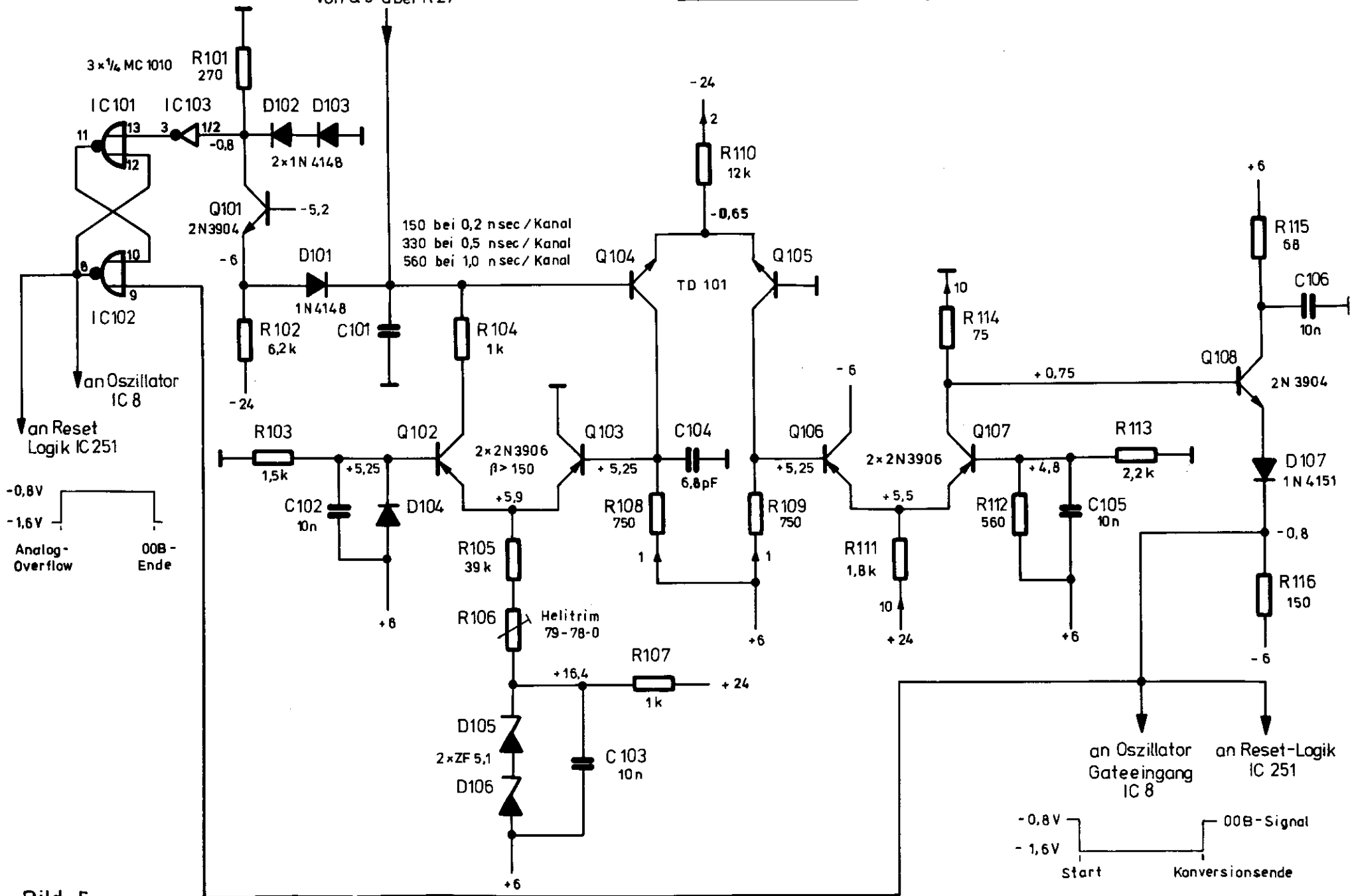
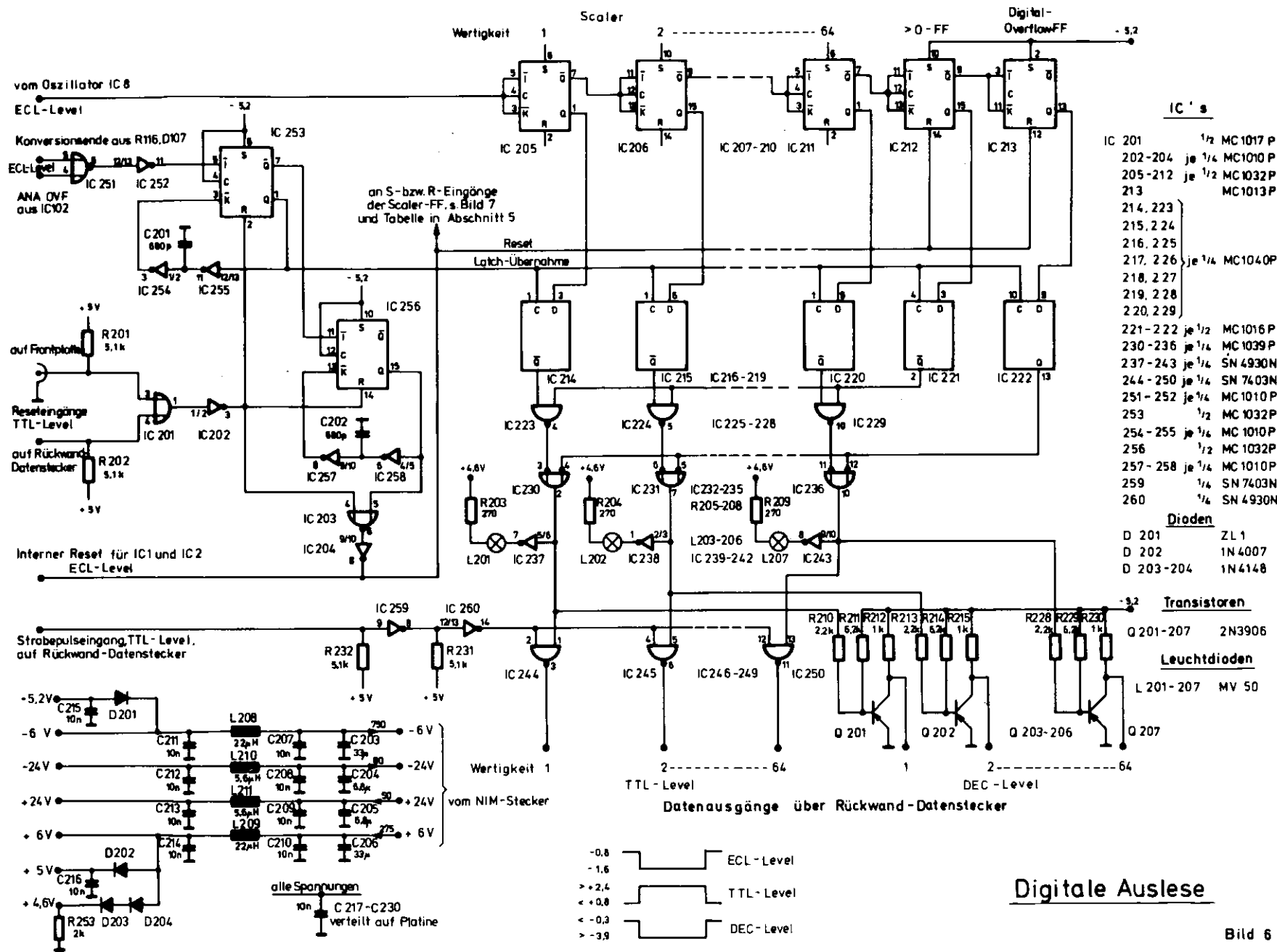


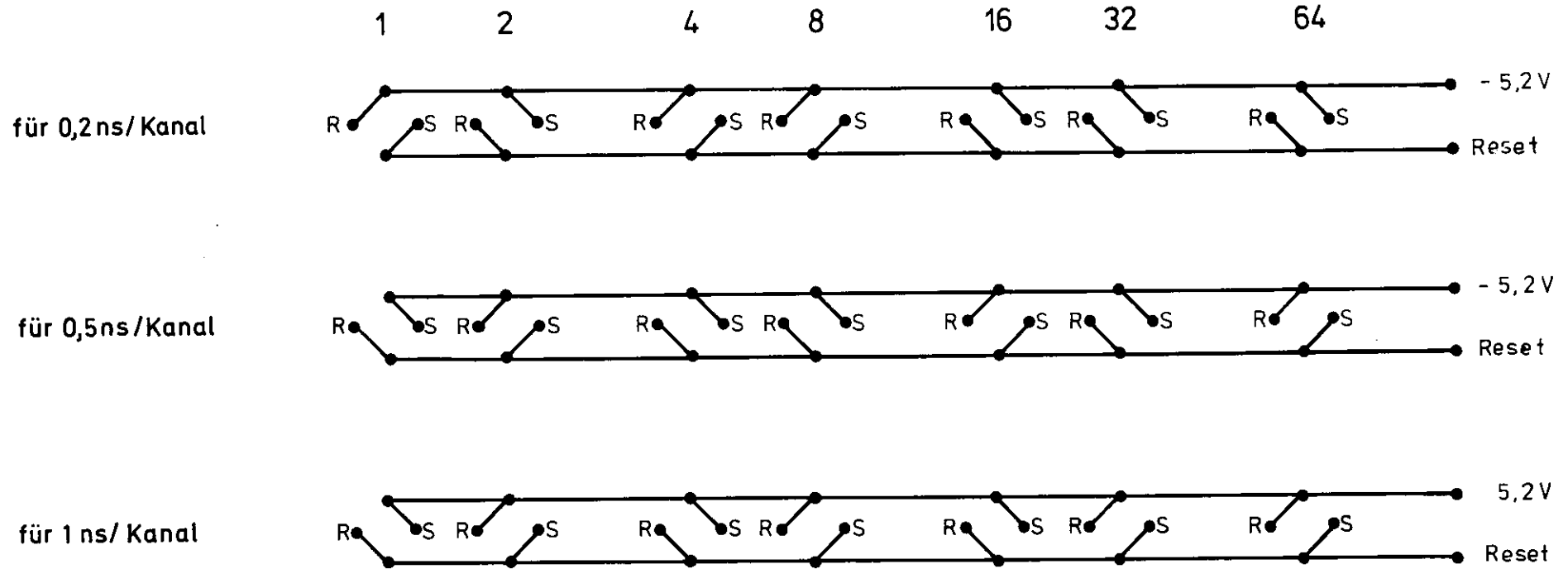
Bild 5

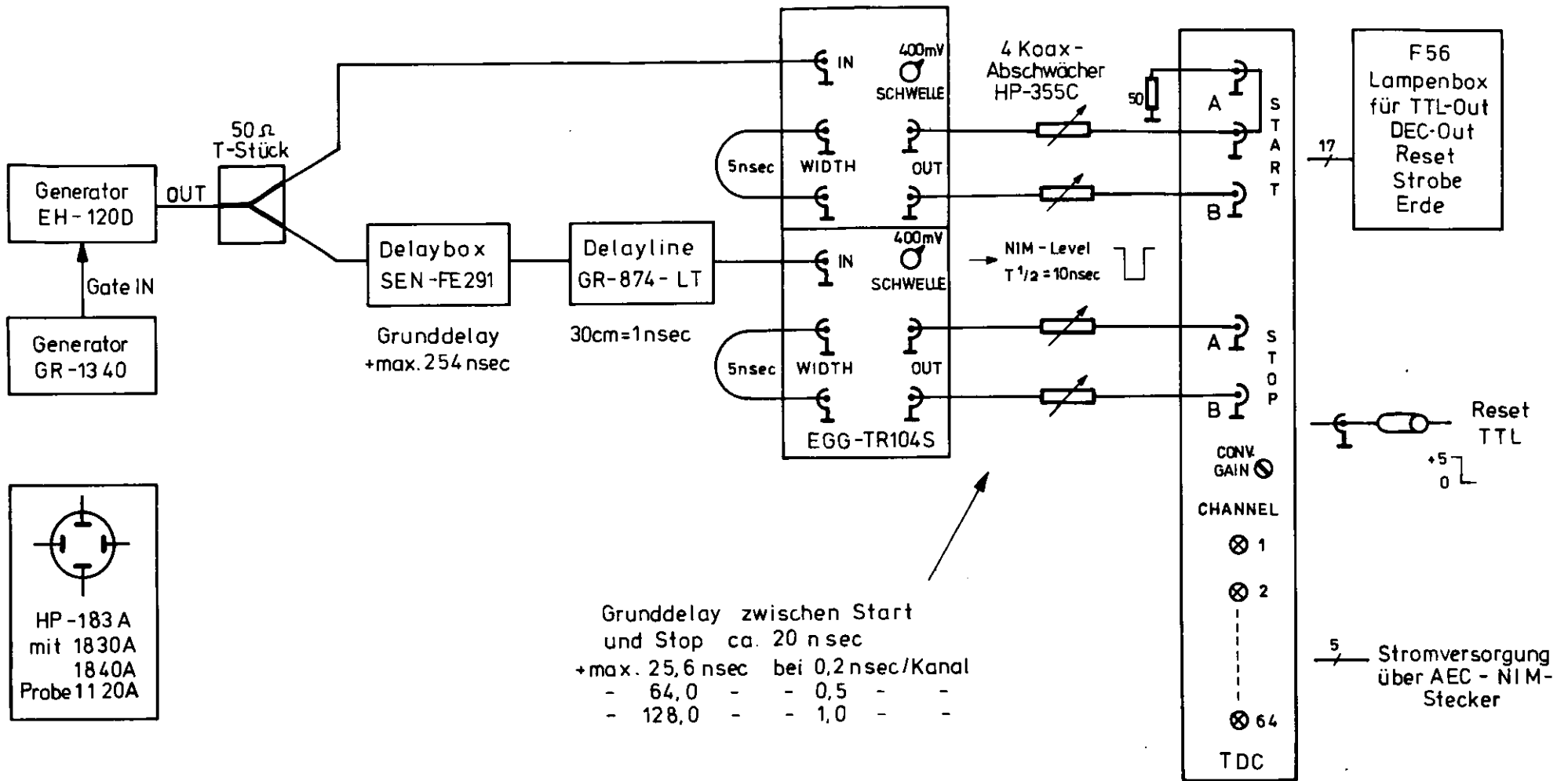


Digitale Auslese

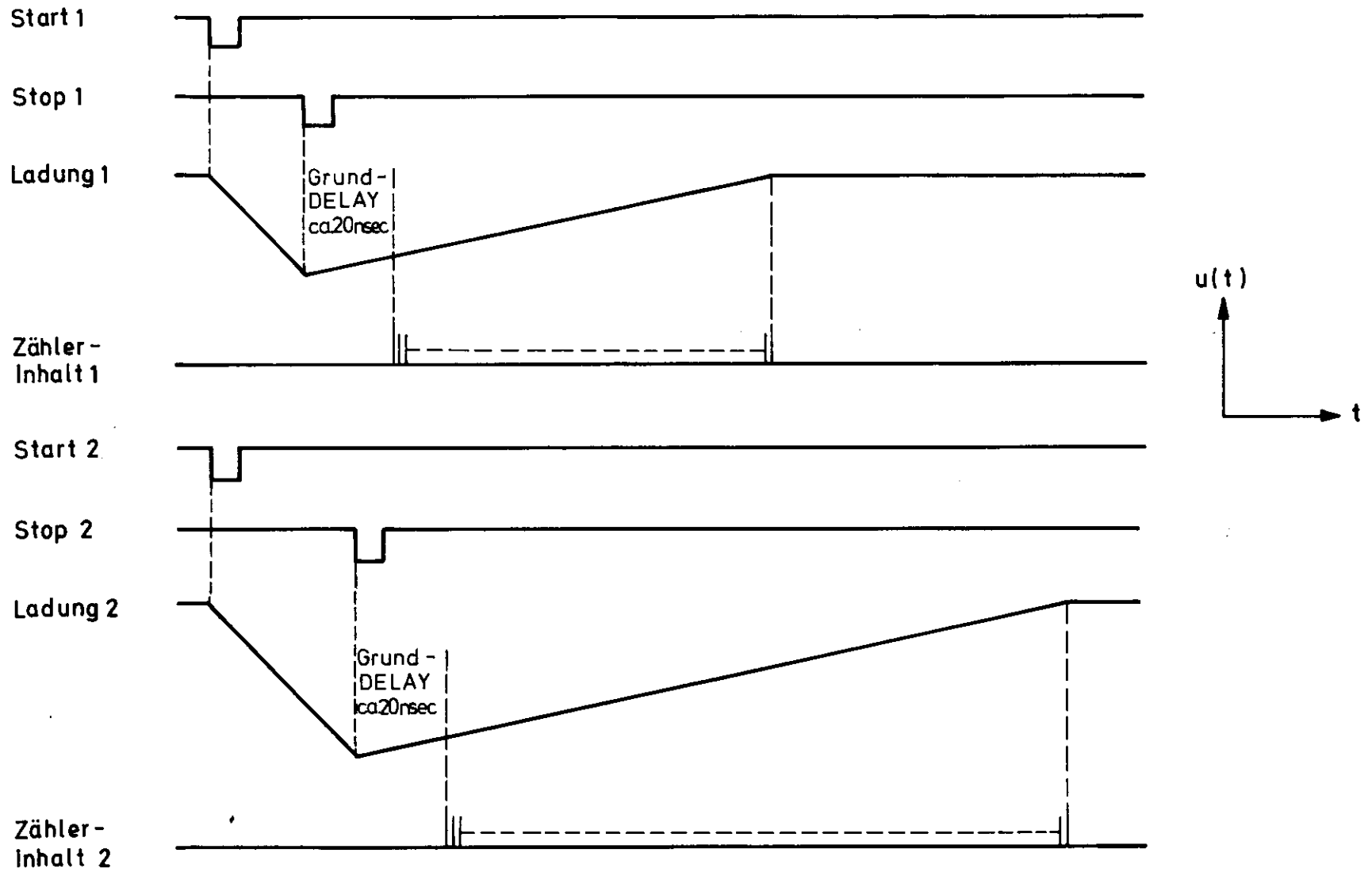
Bild 6

Reset/Set für die Zählkette bei 20ns Grunddelay





Prüfung der TDC



Ladevorgänge am Meßkondensator C 101

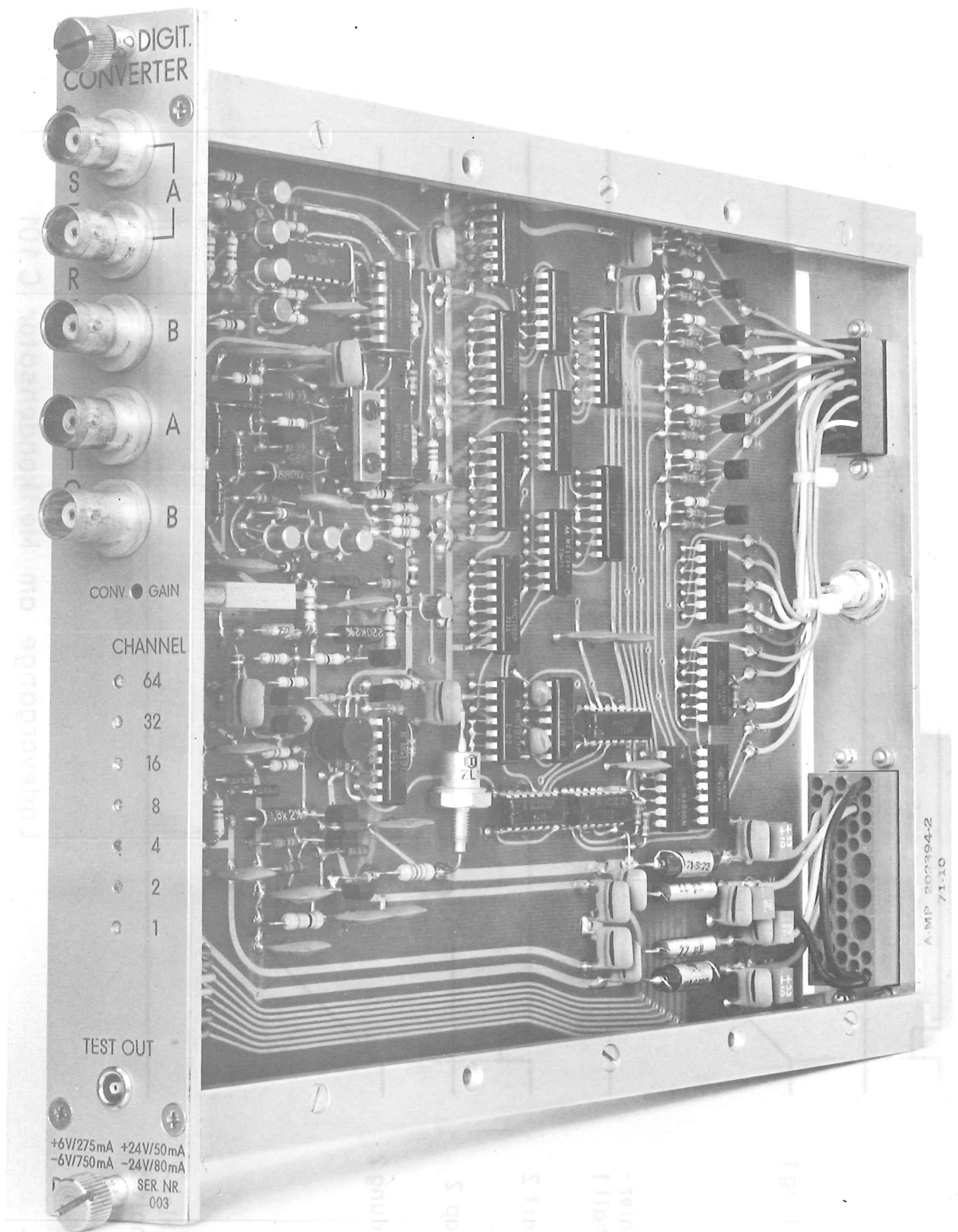


Bild 10

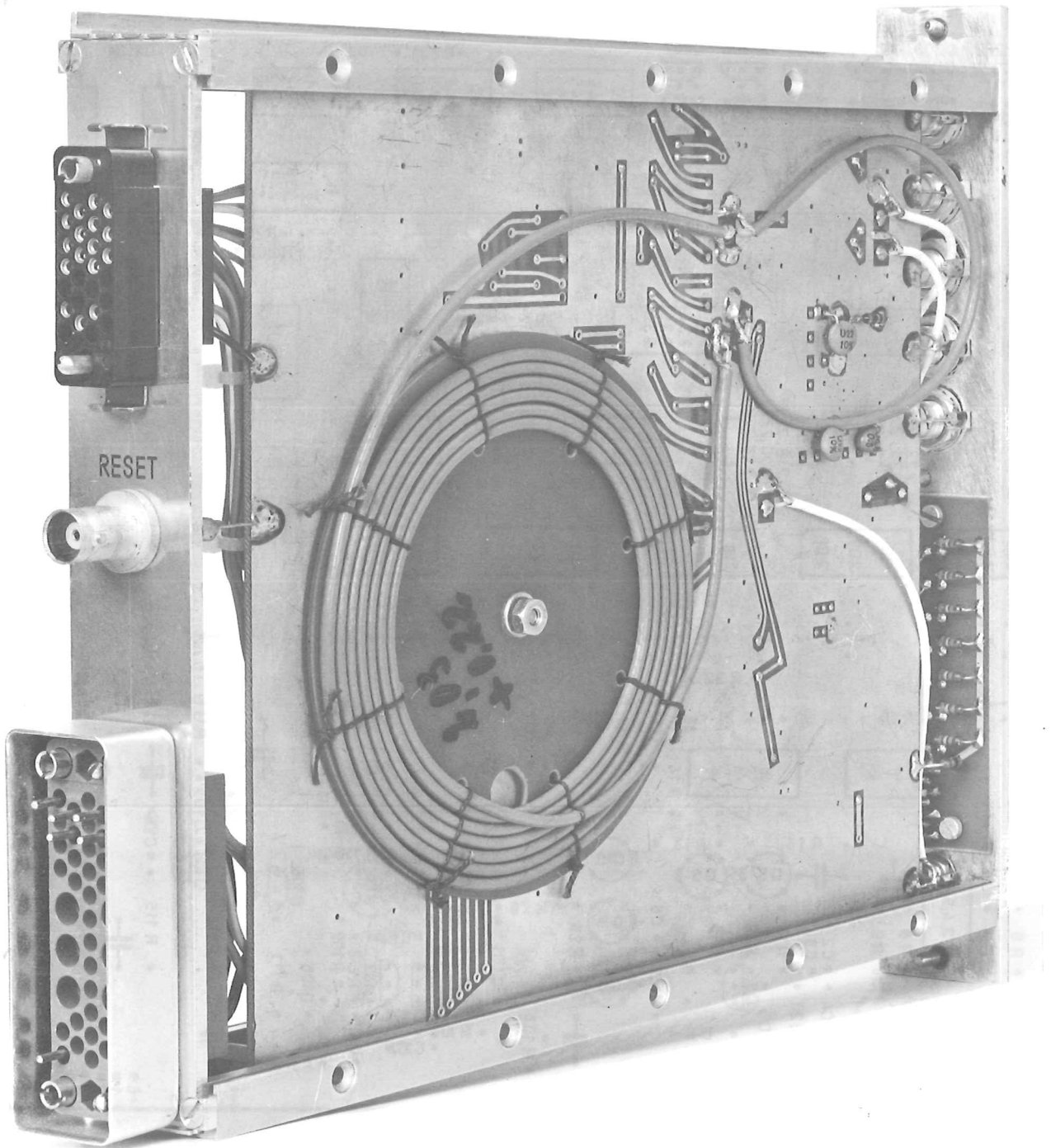
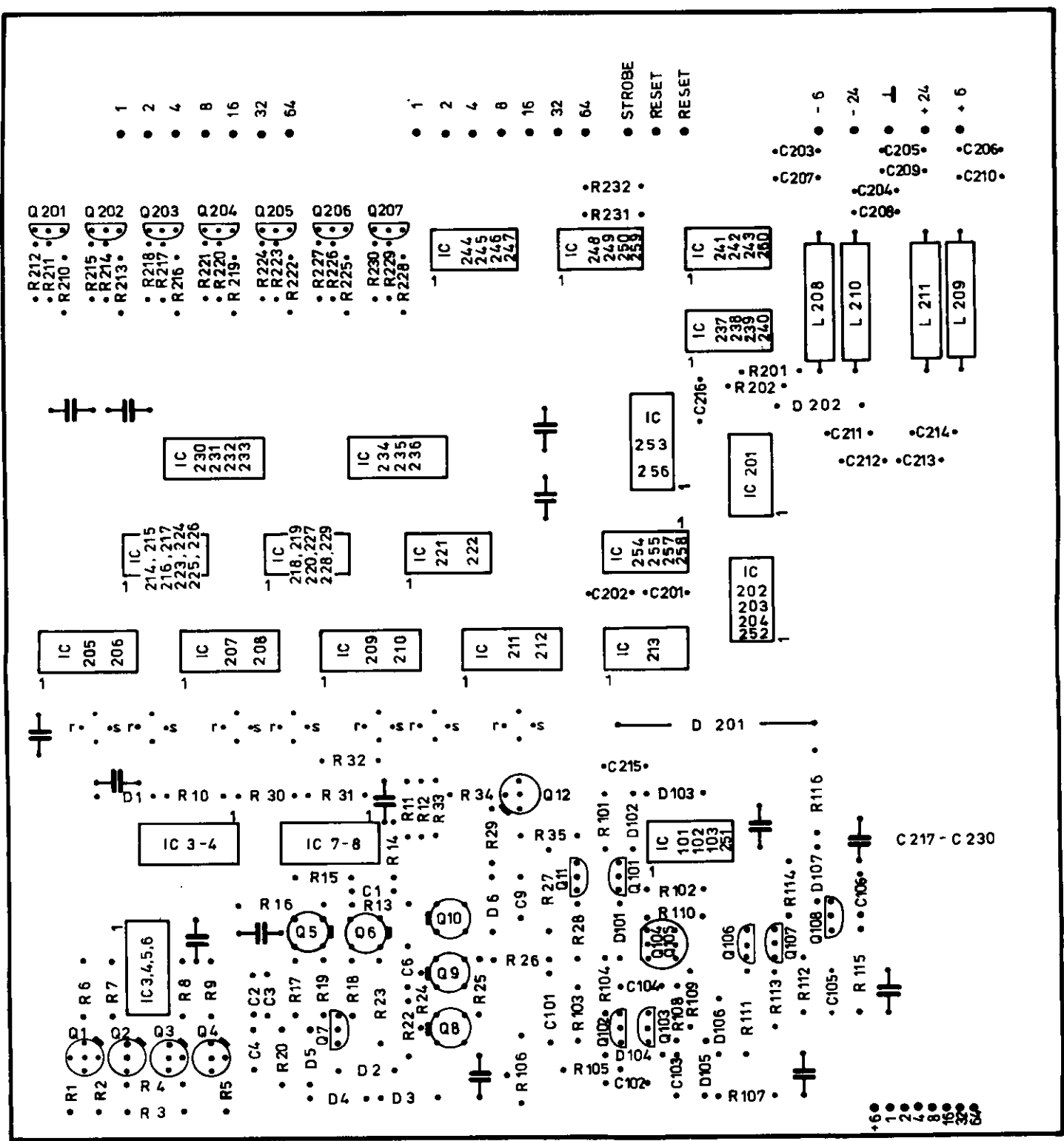
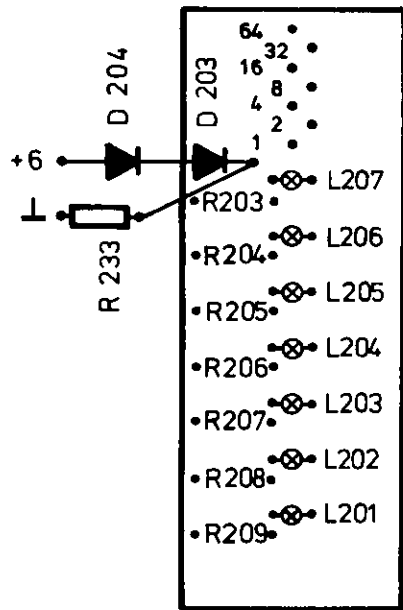


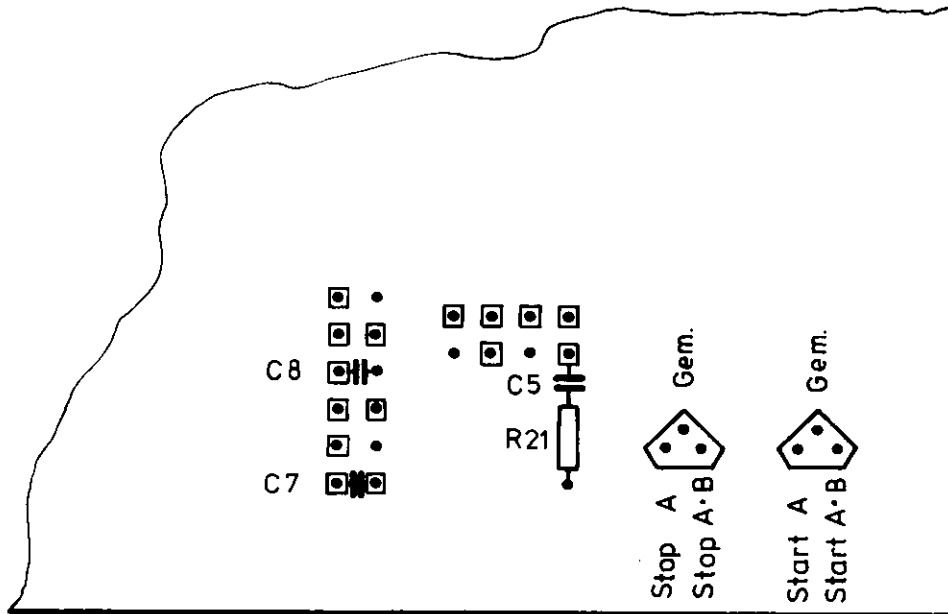
Bild 11



Bestückungsplan



Lampenleiterplatte



Rückseite der TDC-Leiterplatte

